SIEMENS

SIMATIC

Sistema de automatización S7-300 Datos de las CPU 312 IFM a 318-2 DP

Manual de referencia

Prólogo, Índice

CPUs 1

CPU 31x-2 como maestro DP/ esclavo DP e intercambio directo de datos 2

Tiempos de ciclo y de respuesta 3

Funciones de CPU dependientes de la versión CPU y STEP 7 4

Sugerencias y trucos 5

Anexos

Normas y homologaciones A

Croquis acotados B

Lista de abreviaturas C

Glosario, Índice alfabético



Ya no es possible solicitar la documentación con la referencia indicada abajo!

Esta documentación forma parte del paquete de documentación
6ES7398-8FA10-8DA0

Edición: 10/2001
A5E00111192-01

Consignas de seguridad para el usuario

Este manual contiene la información requerida para la seguridad personal y prevención de daños materiales. Este tipo de información se indica mediante señales de precaución. Las señales que figuran a continuación representan distintos grados de peligro:



Peligro

Si no se adoptan las medidas preventivas adecuadas, **puede producirse** la muerte, lesiones corporales graves o daños materiales.



Advertencia

Si no se adoptan las medidas preventivas adecuadas, **puede producirse** la muerte, lesiones corporales graves o daños materiales.



Precaución

Si no se adoptan las medidas preventivas adecuadas, pueden producirse lesiones corporales.

Precaución

Si no se adoptan las medidas preventivas adecuadas, pueden producirse daños materiales.

Atención

Se trata de una información importante, sobre el producto o sobre una parte determinada del manual, sobre la que se desea llamar particularmente la atención.

Personal cualificado

Sólo está autorizado a intervenir en este equipo el **personal cualificado,** es decir, personas que disponen de los conocimientos técnicos necesarios para poner en funcionamiento, conectar a tierra y marcar los aparatos, sistemas y circuitos de acuerdo con las normas estándar de seguridad.

Uso conforme

Considere lo siguiente:



Advertencia

El equipo o los componentes del sistema sólo se podrán utilizar para los casos de aplicación previstos en el catálogo y en la descripción técnica, y sólo con los equipos y componentes de proveniencia tercera recomendados y homologados por Siemens.

Un funcionamiento correcto y seguro del producto presupone un transporte, un almacenamiento, una instalación y un montaje conforme a las prácticas de la buena ingeniería, así como un manejo y un mantenimiento rigurosos.

Marcas

SIMATIC® , SIMATIC NET® y SIMATIC HMI® son marcas registradas por SIEMENS AG .

Los restantes nombres y designaciones contenidos en el presente documento pueden ser marcas registradas cuya utilización por terceros para sus propios fines puede violar los derechos de los proprietarios.

Copyright © Siemens AG 2001 All rights reserved

La divulgación y reproducción de este documento, así como el uso y la comunicación de su contenido, no están autorizados, a no ser que se obtenga el consentimiento expreso para ello. Los infractores quedan obligados a la indemnización de los daños. Se reservan todos los derechos, en particular para el caso de concesión de patentes o de modelos de utilidad.

Siemens AG
Bereich Automatisierungs– und Antriebstechnik
Geschaeftsgebiet Industrie-Automatisierungssysteme
Postfach 4848, D- 90327 Nuernberg

Exención de responsabilidad

Hemos probado el contenido de esta publicación con la concordancia descrita para el hardware y el software. Sin embargo, es posible que se den algunas desviaciones que nos impiden tomar garantía completa de esta concordancia. El contenido de esta publicación está sometido a revisiones regularmente y en caso necesario se incluyen las correcciones en la siguiente edición. Agradecemos sugerencias.

© Siemens AG 2001
Sujeto a cambios sin previo aviso.

Excellence in Automation & Drives: Siemens

Prólogo

Finalidad del manual

Este manual ofrece una vista general sobre las CPU 312 IFM a 318-2 de un S7-300. En él podrá consultar el manejo, la descripción de las funciones y los datos técnicos de las CPU.

Conocimientos básicos necesarios

Para comprender el manual se requieren conocimientos generales en el campo de la técnica de automatización. También se requieren conocimientos del software básico *STEP 7*, que se recogen en el manual *Programar con STEP 7 V 5.1*.

Ambito de validez del manual

Este manual es válido para las siguientes CPU con las siguientes versiones de hardware y software:

CPU	Referencia	a partir de la versión	
		Firmware	Hardware
CPU 312 IFM	6ES7 312-5AC02-0AB0 6ES7 312-5AC82-0AB0	1.1.0	01
CPU 313	6ES7 313-1AD03-0AB0	1.1.0	01
CPU 314	6ES7 314-1AE04-0AB0 6ES7 314-1AE84-0AB0	1.1.0	01
CPU 314 IFM	6ES7 314-5AE03-0AB0 6ES7 314-5AE83-0AB0	1.1.0	01
CPU 314 IFM	6ES7 314-5AE10-0AB0	1.1.0	01
CPU 315	6ES7 315-1AF03-0AB0	1.1.0	01
CPU 315-2 DP	6ES7 315-2AF03-0AB0 6ES7 315-2AF83-0AB0	1.1.0	01
CPU 316-2 DP	6ES7 316-2AG00-0AB0	1.1.0	01
CPU 318-2	6ES7 318-2AJ00-0AB0	V3.0.0	03

El presente manual incluye la descripción de todos los módulos/tarjetas válidos hasta la fecha de publicación del mismo. Nos reservamos el derecho de describir en una información de producto nuevos módulos o módulos con nueva versión, que se adjunta a los mismos.

Modificaciones respecto a la versión anterior

En comparación con la versión anterior, el manual *configuración, datos de la CPU* con el número de referencia 6ES7398-8AA03-8AA0, edición 2, existen los cambios siguientes:

- El manual contiene solamente la descripción de la CPU. La información sobre la configuración y la instalación de un S7-300 se encuentra en el *manual de instalación*.
- CPU 318-2 DP: la CPU 318-2 DP a partir de la versión V3.0.0 se comporta como maestro DP según PROFIBUS DPV1.

Convenio para CPU 314 IFM

Se prevén dos variantes de la CPU 314 IFM:

- con receptáculo para memory card (6ES7314-5EA**10**-0AB0)
- sin receptáculo para memory card (6ES7314-5EA**0x**-0AB0)

Todas las indicaciones en este manual rigen para las dos variantes de la CPU 314 IFM, a no ser que se haga referencia expresamente a las divergencias.

Aprobaciones, normas y homologaciones

La gama de productos SIMATIC S7-300 cumple:

- los requisitos y criterios de la IEC 61131, parte 2
- marca CE
  - Directiva 73/23/CEE sobre baja tensión
  - Directiva 89/336/CEE sobre compatibilidad electromagnética
- Canadian Standards Association: CSA C22.2 número 142, verificado (Process Control Equipment)
- Underwriters Laboratories, Inc.: UL 508 registrado (Industrial Control Equipment)
- Underwriters Laboratories, Inc.: UL 508 (Industrial Control Equipment)
- Factory Mutual Research: Approval Standard Class Number 3611
- Marca C para Australia

Clasificación en el conjunto de la documentación

Este manual forma parte del paquete de documentación sobre S7-300:

Manual de referencia “Datos de la CPU” Está leyendo este manual. → Datos de la CPU: De CPU 312 IFM a 318-2 DP Datos de la CPU: De CPU 312C a 314C-2 PtP/ DP	Descripción del manejo, las funciones y los datos técnicos de la CPU
Manual “Funciones tecnológicas” Manual Ejemplos	Descripción de las funciones tecnológicas individuales: • Posicionamiento • Contaje • Acoplamiento punto a punto • Regulación El CD contiene ejemplos sobre las funciones tecnológicas
Manual de instalación Manual	Descripción de la configuración, el montaje, el cableado, la interconexión en red y la puesta en funcionamiento de un S7-300
Manual de referencia “Datos de los módulos” Manual	Descripción de las funciones y datos técnicos de los módulos de señal, los módulos de alimentación y los módulos interface
Lista de operaciones “CPU 312 IFM, 314 IFM, 313, 315, 315-2 DP, 316-2 DP, 318-2 DP” “CPUs 312C a 314C-2 PtP/DP	Lista de las operaciones de la CPU y sus tiempos de ejecución. Lista de los bloques ejecutables (OBs/SFCs/SFBs) y sus tiempos de ejecución
Guías rápidas “CPU 31xC: Posicionamiento con salida analógica” “CPU 31xC: Posicionamiento con salidas digitales” “CPU 31xC: Contaje” “CPU 31xC: Acoplamiento punto a punto” “CPU 31xC: Regulación” “CPU 31xC:” “S7-300”	Las diversas guías rápidas le proporcionan ayuda para la puesta en funcionamiento en función de sus aplicaciones

Figura 1-1 Conjunto de la documentación sobre el S7–300

Además de este paquete de documentación, necesitará los siguientes manuales:

Manual **“Funciones integradas CPU 312 IFM/314 IFM”**  Manual Número de referencia: 6ES7398-8CA00-8DA0	Descripción de las funciones tecnológicas de las CPU 312 IFM/314 IFM.
Manual de referencia “Software de sistema para funciones estándar y del sistema S7–300/400”  Manual de referencia Parte integrante del paquete de documentación STEP7 con el número de referencia 6ES7810-4CA05-8DR0	Descripción de las SFC, los SFB y los OB de las CPU. La descripción también se encuentra en la ayuda en pantalla de STEP 7.

Figura 1-2 Documentación adicional

Asistencia adicional

Si tiene preguntas relacionadas con el uso de los productos descritos en el manual a las que no encuentre respuesta, diríjase a la sucursal o al representante más próximo de Siemens, en donde le pondrán en contacto con el especialista.

http://www.ad.siemens.de/partner

Centros de formación

Para ofrecer a nuestros clientes un fácil aprendizaje de los sistemas de automatización SIMATIC S7, ofrecemos distintos cursillos de formación. Diríjase a su centro de formación regional o a la central en D 90327 Nürnberg.

Teléfono: +49 (911) 895-3200.

http://www.sitrain.com

Automation and Drives, Service & Support

Acceso desde todo el mundo a cualquier hora del día:



Línea telefónica SIMATIC

Worldwide (Nuremberg) **Technical Support** (llamada gratuita) Hora local: Lu – Vi de 7:00 a 17:00 Teléfono: +49 (180) 5050-222 Fax: +49 (180) 5050-223 Correo electrónico: techsupport@ad.siemens.de GMT: +1:00	**Worldwide** (Nuremberg) **Technical Support** (a cargo del cliente, sólo con SIMATIC Card) Hora local: Lu – Vi de 0:00 a 24:00 Teléfono: +49 (911) 895-7777 Fax: +49 (911) 895-7001 GMT: +01:00	
Europa/África (Nuremberg) **Authorization** Hora local: Lu – Vi de 7:00 a 17:00 Teléfono: +49 (911) 895-7200 Fax: +49 (911) 895-7201 Correo electrónico: authorization@nbgm.siemens.de GMT: +1:00	**América** (Johnson City) **Technical Support and Authorization** Hora local: Lu – Vi de 8:00 a 19:00 Teléfono: +1 423 262-2522 Fax: +1 423 262-2289 Correo electrónico: simatic.hotline@sea.siemens.com GMT: –5:00	**Asia / Autralia** (Singapur) **Technical Support and Authorization** Hora local: Lu – Vi de 8:30 a 17:30 Teléfono: +65 740-7000 Fax: +65 740-7001 Correo electrónico: simatic.hotline@sae.siemens.com.sg GMT: +8:00
Los operadores de las líneas telefónicas de SIMATIC hablan normalmente inglés y alemán; en la línea europea, hablan también francés, italiano y español.		

Documentación SIMATIC en Internet

Encontrará documentación gratuita en la siguiente página de Internet:

http://www.ad.siemens.de/support

Utilice los Knowledge Manager disponibles para localizar rápidamente la documentación que necesita. Para cualquier consulta o sugerencia relacionada con la documentación vaya al foro de Internet y participe en la conferencia dedicada a la documentación.

Service & Support en Internet

Además de nuestra documentación, en Internet le ponemos a su disposición todo nuestro know-how.

http://www.ad.siemens.de/support

En esta página encontrará:

- Informaciones de actualidad sobre productos (Actual), FAQs (Frequently Asked Questions), Downloads, Tips & Tricks.
- Los Newsletter le mantendrán siempre al día ofreciéndole informaciones de última hora
- El Knowledge Manager encontrará los documentos adecuados para usted.
- En el Foro podrá intercambiar sus experiencias con cientos de expertos en todo el mundo
- También hemos puesto a su disposición una base de datos que le ayudará a encontrar el especialista o experto de Automation & Drives de su región.
- Bajo la rúbrica ”Servicios” encontrará información sobre el servicio técnico más próximo, sobre reparaciones, repuestos etc.

Índice

Prólogo

1 CPUs

1.1 Elementos de manejo e indicación 1-2
1.1.1 Indicaciones de estado y de error 1-3
1.1.2 Selector de modo de operación 1-4
1.1.3 Pila tampón/batería 1-5
1.1.4 Memory Card 1-6
1.1.5 Interfaces MPI y PROFIBUS-DP 1-7
1.1.6 Reloj y contador de horas de funcionamiento 1-10

1.2 Posibilidades de comunicación de la CPU 1-12

1.3 Funciones de test y diagnóstico 1-19
1.3.1 Funciones de test 1-19
1.3.2 Diagnóstico mediante indicador LED 1-22
1.3.3 Diagnóstico mediante STEP 7 1-22

1.4 Datos técnicos de las CPU 1-24
1.4.1 CPU 312 IFM 1-25
1.4.2 CPU 313 1-37
1.4.3 CPU 314 1-40
1.4.4 CPU 314 IFM 1-43
1.4.5 CPU 315 1-59
1.4.6 CPU 315-2 DP 1-62
1.4.7 CPU 316-2 DP 1-65
1.4.8 CPU 318-2 1-68

2 CPU 31x-2 como maestro DP/esclavo DP y comunicación directa

2.1 Información sobre la funcionalidad DPV1 2-2

2.2 Áreas de direccionamiento DP de las CPU 31x-2 2-4

2.3 CPU 31x-2 como maestro DP 2-5

2.4 Diagnóstico de la CPU 31x-2 como maestro DP 2-6

2.5 CPU 31x-2 como esclavo DP 2-13

2.6 Diagnóstico de la CPU 31x-2 como esclavo DP 2-18
2.6.1 Diagnóstico mediante indicación LED 2-19
2.6.2 Diagnóstico mediante STEP 5 ó STEP 7 2-19
2.6.3 Lectura del diagnóstico 2-20
2.6.4 Estructura del diagnóstico de esclavo 2-24
2.6.5 Estado de las estaciones 1 a 3 2-25
2.6.6 Dirección PROFIBUS del maestro 2-27
2.6.7 Identificador del fabricante 2-27
2.6.8 Diagnóstico de módulo 2-28
2.6.9 Diagnóstico de estación 2-29
2.6.10 Alarmas 2-31

2.7 Comunicación directa 2-32

2.8 Diagnóstico en la comunicación directa 2-33

3 Tiempos de ciclo y de respuesta

3.1 Tiempo de ciclo 3-2

3.2 Tiempo de respuesta 3-3

3.3 Ejemplo de cálculo de los tiempos de ciclo y de respuesta 3-10

3.4 Tiempo de respuesta a alarmas 3-14

3.5 Ejemplo de cálculo del tiempo de respuesta a alarma 3-16

3.6 Reproducibilidad de alarmas de retardo y cíclicas 3-17

4 Funciones de CPU dependientes de la versión CPU y STEP 7

4.1 Diferencias entre la CPU 318-2 y las CPU 312 IFM a 316-2 DP 4-2

4.2 Diferencias entre las CPU 312 IFM a 318 y sus versiones anteriores 4-6

5 Sugerencias y trucos

A Normas y homologaciones

B Croquis acotados

C Lista de abreviaturas

Glosario

Índice alfabético

Figuras

1-1	Elementos de manejo e indicación en las CPU	1-2
1-2	Indicadores de estado y error en las CPU	1-3
1-3	Principio de los recursos de enlace en CPU 318-2	1-15
1-4	Principio del forzado permanente en las CPU del S7-300 (CPU 312 IFM hasta 316-2 DP)	1-21
1-5	Visualización de los estados de las entradas de alarma en la CPU 312 IFM	1-26
1-6	Vista frontal de la CPU 312 IFM	1-27
1-7	Esquema de conexiones de la CPU 312 IFM	1-34
1-8	Esquema de principio de la CPU 312 IFM	1-36
1-9	Visualización de los estados de las entradas de alarma en la CPU 314 IFM	1-45
1-10	Vista frontal de la CPU 314 IFM	1-46
1-11	Esquema de conexiones de la CPU 314 IFM	1-56
1-12	Esquema de principio de la CPU 314 IFM (entradas especiales y entradas/salidas analógicas)	1-57
1-13	Esquema de principio de la CPU 314 IFM (entradas/salidas digitales)	1-57
1-14	Cableado de las entradas analógicas de la CPU 314 IFM con transductor de medida a 2 hilos	1-58
1-15	Cableado de las entradas analógicas de la CPU 314 IFM con transductor de medida de 4 hilos	1-58
2-1	Diagnóstico para CPU 315-2 DP < 315-2AF03	2-8
2-2	Diagnóstico para CPU 31x-2 (315-2 DP desde 315-2AF03)	2-9
2-3	Direcciones de diagnóstico para maestro DP y esclavo DP	2-10
2-4	Memoria intermedia en la CPU 31x-2 como esclavo DP	2-14
2-5	Direcciones de diagnóstico para maestro DP y esclavo DP	2-22
2-6	Estructura del diagnóstico de esclavo	2-24
2-7	Configuración del diagnóstico de módulo para CPU 31x-2	2-28
2-8	Estructura del diagnóstico de estación	2-29
2-9	Byte de x +4 hasta x +7 para las alarmas de proceso y diagnóstico	2-30
2-10	Comunicación directa con CPUs 31x-2	2-32
2-11	Dirección de diagnóstico para el receptor en la comunicación directa	2-33
3-1	Elementos del tiempo de ciclo	3-2
3-2	Tiempo de respuesta mínimo	3-4
3-3	Tiempo de respuesta máximo	3-5
3-4	Variación del tiempo de rotación en PROFIBUS DP para 1,5 Mbit/s y 12 Mbit/s	3-9
4-1	Ejemplo de configuración	4-4
B-1	Croquis acotado de la CPU 312 IFM	B-1
B-2	Croquis acotado de las CPU 313/314/315/315-2 DP/316-2 DP	B-2
B-3	Croquis acotado de la CPU 318-2	B-3
B-4	Croquis acotado de la CPU 314 IFM, vista frontal	B-3
B-5	Croquis acotado de la CPU 314 IFM, vista lateral	B-4

Tablas

1-1	Diferentes elementos de manejo e indicación en las distintas CPU	1-2
1-2	Operación mediante pila tampón o batería	1-5
1-3	Tipos de Memory Card	1-6
1-4	Interfaces de las CPU	1-7
1-5	Características del reloj de las CPU	1-10
1-6	Posibilidades de comunicación de las CPU	1-12
1-7	Recursos de enlace en las CPU 312 IFM a 316-2 DP	1-14
1-8	Recursos de enlace de la CPU 318-2	1-15
1-9	LEDs de diagnóstico en la CPU	1-22
1-10	Información de arranque para OB 40 asociada a entradas de alarma de las E/S integradas	1-26
1-11	Información de arranque para OB 40 asociada a entradas de alarma de las E/S integradas	1-44
1-12	Propiedades de las entradas/salidas integradas en la CPU 314 IFM	1-50
2-1	Funciones del diodo ”BUSF” para la CPU 31x-2 como maestro DP	2-6
2-2	Lectura del diagnóstico mediante STEP 7	2-7
2-3	Detección de eventos de las CPU 31x-2 como maestro DP	2-11
2-4	Evaluación de transiciones RUN-STOP del esclavo DP en el maestro DP	2-12
2-5	Ejemplo de configuración para las áreas de direccionamiento de la memoria intermedia	2-15
2-6	Funciones del diodo ”BUSF” para la CPU 31x-2 como esclavo DP	2-19
2-7	Lectura del diagnóstico con STEP 5 y STEP 7 en el sistema maestro	2-20
2-8	Detección de eventos de las CPU 31x-2 como esclavo DP	2-23
2-9	Evaluación de transiciones RUN-STOP en maestro DP/esclavo DP	2-23
2-10	Estructura del estado de estación 1 (byte 0)	2-25
2-11	Estructura del estado de estación 2 (byte 1)	2-26
2-12	Estructura del estado de estación 3 (byte 2)	2-26
2-13	Estructura de la dirección PROFIBUS del maestro (byte 3)	2-27
2-14	Estructura del identificador de fabricante (bytes 4 y 5)	2-27
2-15	Detección de eventos de las CPU 31x-2 como receptores en la comunicación directa	2-33
2-16	Evaluación de fallo de estación del emisor en la comunicación directa.	2-34
3-1	Tiempos de ejecución del sistema operativo de las CPU	3-6
3-2	Actualización de la imagen del proceso de las CPU	3-7
3-3	Factor específico de CPU para el tiempo de ejecución del programa de aplicación	3-7
3-4	Actualización de los temporizadores S7	3-7
3-5	Tiempo de actualización y tiempos de ejecución de SFB	3-8
3-6	Prolongación del tiempo de ciclo al intercalarse alarmas	3-10
3-7	Tiempos de reacción a alarmas de proceso de las CPU	3-14
3-8	Tiempos de respuesta a alarma de diagnóstico de las CPU	3-15
3-9	Reproducibilidad de las alarmas de retardo y cíclicas de las CPU	3-17

CPUs

1

Indice del capítulo

Apartado	Tema	Página
1.1	Elementos de manejo e indicación	1-2
1.2	Posibilidades de comunicación de la CPU	1-12
1.3	Funciones de test y diagnóstico	1-19
1.4	Datos técnicos de las CPU	1-24

Convenio para CPU 314 IFM

Se ofrecen dos variantes de la CPU 314 IFM:

- con slot para Memory Card (6ES7314-5EA**10**-0AB0)
- sin slot para Memory Card (6ES7314-5EA**0x**-0AB0/ 6ES7314-5EA**8x**-0AB0)

Todas las indicaciones en este manual rigen para las dos variantes de la CPU 314 IFM, salvo que se indique lo contrario.

1.1 Elementos de manejo e indicación

La figura 1-1 muestra los elementos de manejo e indicación de una CPU.
En algunas CPU, los elementos están dispuestos de manera diferente a la representada aquí. Las distintas CPU no poseen siempre todos los elementos abajo representados.
En la tabla 1-1 se especifican las divergencias.

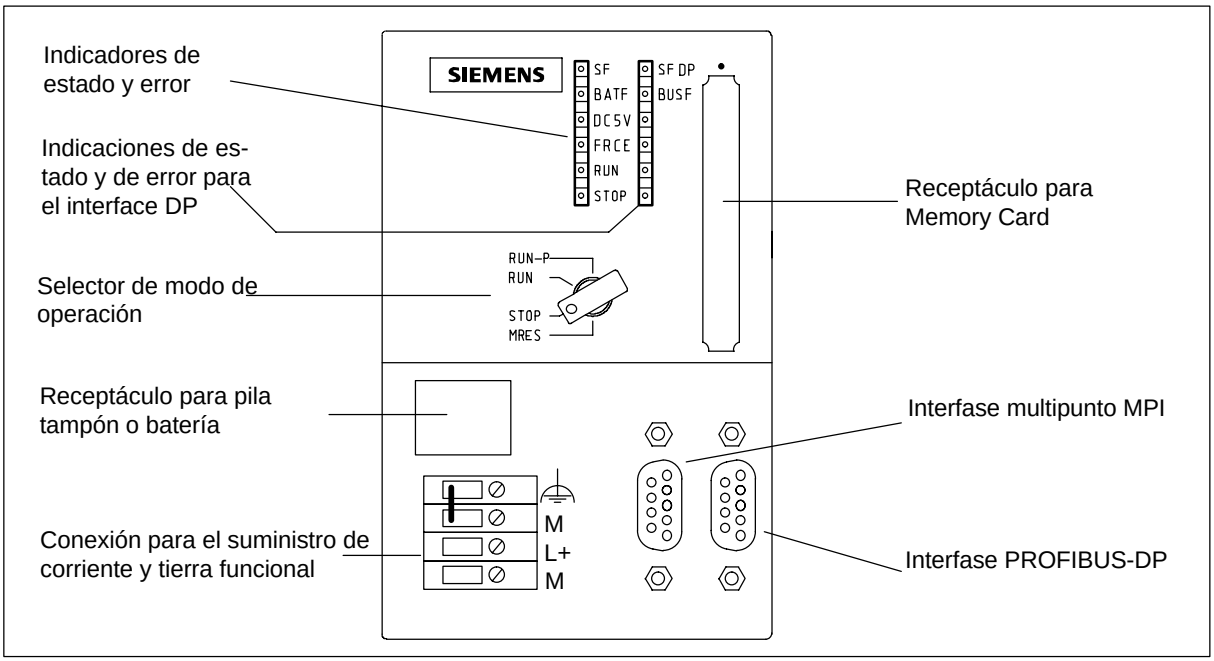


Figura 1-1 Elementos de manejo e indicación en las CPU

Diferencias entre las CPU

Tabla 1-1 Diferentes elementos de manejo e indicación en las distintas CPU

Elemento	312 IFM	313	314	314 IFM		315	315-2 DP	316-2 DP	318-2
				-5AE0x-	-5AE10-				
Diodos para interfase DP	no						sí		
Pila tampón/batería	no	sin batería	sí						
Conexión para el suministro de corriente	no;mediante conetor frontal	sí							
Memory Card	no	sí		no	sí	sí			
Interfase PROFIBUS-DP	no						sí		

1.1.1 Indicaciones de estado y de error

Indicaciones para CPU:



SF ... (rojo) ... Error de hardware o de software
BATF ... (rojo) ... Error de batería (excepto CPU 312 IFM)
DC5V ... (verde) ... Alimentación de 5 V c.c. para CPU y el bus S7-300 en orden
FRCE ... (amarillo) ... Petición de forzado permanente activada
RUN ... (verde) ... CPU en RUN; el LED parpadea en Arranque con 1 Hz; en PARADA con 0,5 Hz
Stop ... (amarillo) ... CPU en stop, paro o arranque; el LED parpadea cuando aparece una petición de borrado total

Indicaciones para PROFIBUS:

CPU 315-2 DP/
CPU 316-2 DP



BUSF ... (rojo) ... Error de hardware o software en interfase PROFIBUS

CPU 318-2



BUS1F ... (rojo) ... Error de hardware o software en interfase 1
BUS2F ... (rojo) ... Error de hardware o software en interfase 2

Figura 1-2 Indicadores de estado y error en las CPU

1.1.2 Selector de modo de operación

El selector de modo de operación es idéntico en todas las CPU.

Posiciones del selector de modo de operación

Las posiciones del selector de modo están explicadas en el mismo orden en que aparecen en la CPU.

Si desea información más detallada sobre los modos operativos de la CPU, consulte la ayuda online de *STEP 7*.

Posición	Significado	Explicaciones
RUN-P	Modo RUN-PROGRAM	La CPU ejecuta el programa de aplicación. En esta posición no es posible sacar la llave.
RUN	Modo RUN	La CPU ejecuta el programa de aplicación. El programa de usuario no se puede modificar sin legitimación a través de contraseña. El interruptor de llave se puede colocar en esta posición para que nadie pueda modificar el modo de operación sin autorización.
Stop	Modo de operación Stop	La CPU no ejecuta ningún programa de aplicación. El interruptor de llave se puede colocar en esta posición para que nadie pueda modificar el modo de operación sin autorización.
MRES	Borrado total	Posición no estable del selector de modo de operación, para el borrado total de la CPU (en 318-2 también para el arranque en frío). El borrado total a través del selector de modo de operación requiere una secuencia de manejo especial.

1.1.3 Pila tampón/batería

Excepciones

Las CPU 312 IFM y 313 no poseen reloj de tiempo real, por lo que no requieren batería. La CPU 312 IFM no está respaldada, no pudiendo enchufarse en la misma ninguna pila.

¿Pila tampón o batería ?

La tabla 1-2 muestra las diferencias existentes entre el respaldo mediante batería y mediante pila de respaldo.

Tabla 1-2 Operación mediante pila tampón o batería

Respaldo mediante	Elementos respaldados	Observaciones	Autonomía de respaldo
Batería	Unicamente el reloj de tiempo real	La batería se recarga cuando está conectada la red en la CPU. **Nota:** El programa de usuario se debe guardar en la Memory Card o, en caso de la CPU 314 IFM (-5AE**0x**-), en la memoria ROM.	120h (a 25°C) 60 h (a 60°C) ... cada vez tras una carga de 1 hora
Pila tampón	• El programa de aplicación (si no se almacena en la Memory Card a prueba de fallos de red) • Los bloques de datos deben contener más áreas de datos remanentes que las ya existentes sin batería. • El reloj de tiempo real	**Nota:** La CPU puede conservar de forma remanente y con independencia de la batería una parte del volumen de datos. Sólo es necesario utilizar una pila tampón si desea mantener remanentes una cantidad mayor de datos.	1 año

1.1.4 Memory Card

Excepciones

En las CPU 312 IFM y 314 IFM (-5AE**0x**-) no se puede insertar una Memory Card. Estas CPU llevan integrada una memoria no volátil.

Finalidad de la Memory Card

La Memory Card permite ampliar la memoria de carga de la CPU.

En la Memory Card pueden almacenarse el programa de aplicación y los parámetros que determinan el comportamiento de la CPU y de los módulos.

Asimismo, es posible guardar el sistema operativo de la CPU en una Memory Card; excepto en el caso de la CPU 318-2.

Si se almacena el programa de aplicación en la Memory Card, éste se conservará incluso sin pila tampón aunque la CPU esté desconectada de la red.

Memory Cards utilizables

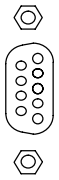
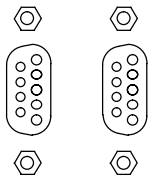
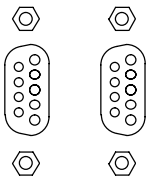
Se dispone de las siguientes Memory Cards:

Tabla 1-3 Tipos de Memory Card

Capacidad	Tipo	Observaciones
16 Kbytes	5 V - FEPROM	La CPU soporta las siguientes funciones: • Cargar el programa de aplicación en el módulo CPU En esta función se borra totalmente la CPU, se transfiere el programa de aplicación a la Memory Card y después se carga el mismo desde la Memory Card en la memoria central de la CPU. • Copiar de RAM a ROM (no en CPU 318-2)
32 Kbytes		
64 Kbytes		
256 Kbytes		
128 Kbytes		
512 Kbytes		
1 Mbyte		
2 Mbytes		
4 Mbytes		
128 Kbytes	5 V - RAM	Sólo en la CPU 318-2
256 Kbytes		
512 Kbytes		
1 Mbyte		
2 Mbytes		

1.1.5 Interfaces MPI y PROFIBUS-DP

Tabla 1-4 Interfaces de las CPU

CPU 312 IFM CPU 313 CPU 314 IFM CPU 314	**CPU 315-2 DP CPU 316-2 DP**		**CPU 318-2**	
Interfase MPI	Interfase MPI	Interfase PROFI-BUS-DP	Interfase MPI/DP	Interfase PROFI-BUS-DP
 MPI	 MPI DP		 MPI/ DP DP	
–	–	–	Reconfiguración en una interfase PRO-FIBUS-DP posible	–

Interfase MPI

La MPI es la interfase de la CPU para el equipo PG/OP o para la comunicación en una subred MPI.
La velocidad de transferencia típica (predeterminada) es de 187,5 kbaudios (CPU 318-2: ajustable hasta 12 Mbaudios).
Para la comunicación con un S7-200 hay que ajustar 19,2 kbaudios.

La CPU envía por la interfase MPI automáticamente los parámetros de bus que tiene ajustados (p.ej. la velocidad en baudios). De esta manera, una unidad de programación p.ej. puede ”engancharse” automáticamente en una subred MPI.

Interfase PROFIBUS-DP

En las CPU con 2 interfaces, también hay disponible un interface PROFIBUS-DP para la conexión a PROFIBUS-DP. Son posibles velocidades de transmisión de hasta 12 Mbaudios.

La CPU envía por la interfase PROFIBUS-DP automáticamente sus parámetros de bus ajustados (p.ej. la velocidad en baudios). De esta manera, una unidad de programación p.ej. puede ”engancharse” automáticamente en una subred PROFIBUS.

En STEP 7 puede desconectar la transmisión automática de los parámetros de bus.

Equipos conectables

MPI	PROFIBUS-DP
• PG/PC y OP • autómatas S7 con interfase MPI (S7-300, M7-300, S7-400, M7-400, C7-6xx) • S7-200 (**Nota:** sólo 19,2 kbaudios)	• PG/PC y OP • autómatas S7 con interfase PROFIBUS-DP (S7-200, S7-300, M7-300, S7-400, M7-400, C7-6xx) • otros maestros DP y esclavos DP

Conexión de un S7-200 a MPI sólo con 19,2 Kbaudios

Nota

Para la comunicación con S7-200 a 19,2 Kbaudios rige lo siguiente:

- en una subred se admiten **como máximo 8 estaciones** (CPU, PG/OP, FM/CP con dirección MPI propia) y
- no es posible la **comunicación por datos globales**.

Para más información, consulte el *Manual del sistema S7-200*.

Extracción e inserción de módulos en la subred MPI

Durante el intercambio de datos a través de la MPI no deberán enchufarse ni desenchufarse módulos (SM, FM, CP) de una configuración S7-300.



Precaución

Si durante la transmisión de datos vía MPI se insertan o extraen módulos (SM, FM, CP) del S7-300 podrían falsearse datos debido a impulsos perturbadores.

¡Durante el tráfico de datos a través de la MPI no deben extraerse ni insertarse módulos (SM, FM, CP) del S7-300!

Pérdida de paquetes GD en caso de modificar la subred MPI durante el servicio



Precaución

¡Pérdida de paquetes de datos en la subred MPI!

Si se enlaza una CPU adicional a la subred MPI mientras está funcionando, pueden perderse paquetes de datos globales (GD) y prolongarse el tiempo de ciclo.

Remedio:

1. desconecte la tensión en las estaciones que vaya a insertar.
2. conecte la estación a la subred MPI.
3. conecte la alimentación de la estación.

1.1.6 Reloj y contador de horas de funcionamiento

La tabla 1-5 contiene las características y funciones del reloj de cada CPU.

Mediante parametrización de la CPU en *STEP 7*, es posible ajustar también otras funciones como la sincronización y el factor de corrección. Consulte a tal efecto la ayuda online de *STEP 7*.

Tabla 1-5 Características del reloj de las CPU

Características	312 IFM	313	314	314 IFM	315	315-2 DP	316-2 DP	318-2
Tipo	reloj software		reloj hardware (”reloj de tiempo real” integrado)					
Preajuste de fábrica	DT#1994-01-01-00:00:00							
Respaldo	no es posible		• pila tampón • batería					
Contadores de horas de funcionamiento	–	1						8
Número		0						0 a 7
Margen		0 a 32.767 horas						0 a 32.767 horas
Precisión	... discrepancia máxima por día:							
• si la tensión de alimentación está conectada 0 a 60° C	±9s							
• si la tensión de alimentación está desconectada								
0° C	+2s a –5s							
25° C	±2s							
40° C	+2s a –3s							
60° C	+2s a –7s							

Comportamiento del reloj en caso de RED DESC.

La tabla siguiente muestra el comportamiento del reloj en función del tipo de respaldo con la CPU en POWER OFF.:

Respaldo	CPU 314 a 318-2	CPU 312 IFM y 313
Con pila tampón	El reloj sigue funcionando en caso de POWER OFF.	Tras POWER ON., el reloj de la CPU sigue funcionando con la hora que tenía cuando se produjo POWER OFF Como no hay respaldo de la CPU, el reloj deja de funcionar con POWER OFF
Con batería	El reloj de la CPU sigue funcionando en caso de POWER OFF. durante la autonomía de la batería. Con POWER ON. se carga de nuevo la batería.	
	Si se produce algún fallo en el respaldo, **no**se indica mensaje de error. Tras POWER ON, el reloj sigue funcionando con la hora que tenía cuando se produjo POWER OFF.	
Ninguno	Tras POWER ON, el reloj de la CPU sigue funcionando con la hora que tenía cuando se produjo POWER OFF. Como no hay respaldo de la CPU, el reloj deja de funcionar con POWER OFF.	

1.2 Posibilidades de comunicación de la CPU

Las CPU ofrecen las siguientes posibilidades de comunicación:

Tabla 1-6 Posibilidades de comunicación de las CPU

Comunicación	MPI	DP	Explicación
Funciones PG/OP	x	x	Una CPU puede mantener simultáneamente varios enlaces online con uno o diferentes PG/OP. Para la comunicación PG/OP a través de la interfase DP, es necesario activar la función “Programación y Observar/forzar ...” en la configuración y parametrización de la CPU.
Funciones básicas S7	x	x	Las funciones de sistema I permiten transmitir datos a través de la red MPI/DP dentro de un S7-300 (intercambio de datos con acuse). Los datos se intercambian por enlaces S7 no configurados.
	x	–	Las funciones de sistema X permiten transmitir datos a otros interlocutores de la subred MPI (intercambio de datos con acuse). Los datos se intercambian por enlaces S7 no configurados.
			Una relación de las SFC I/X aparece en la *Lista de operaciones*, describiéndose las mismas detalladamente en la ayuda online de *STEP 7* o en el manual de referencia *Funciones de sistema y funciones estándar*.
Routing de funciones PG	x	x	Mediante las CPU 31x-2 y *STEP 7* desde V 5/0 se dispondrá de un acceso online con un equipo PG/PC a estaciones S7 más allá de los límites de una subred, p.ej. para cargar programas de aplicación o una configuración de hardware o para ejecutar funciones de verificación y de puesta en marcha. Para el routing de la interfase DP, es necesario activar la función “Programación y Observar/Forzar ...” en la configuración y parametrización de la CPU. El routing se describe detalladamente en la ayuda online de *STEP 7*.
Funciones S7	x	–	La comunicación S7 tiene lugar a través de enlaces S7 configurados. En estos enlaces S7, las CPU S7-300 son servidores para las CPU S7-400. Esto quiere decir que las CPU S7-400 pueden escribir datos en las CPU S7-300 o leer datos de las CPU S7-300.
Comunicación por datos globales	x	–	Las CPU de los S7-300/400 pueden intercambiar entre sí datos globales (intercambio de datos sin acuse).

Recursos de enlace

Cada enlace de comunicación requiere en la CPU S7 un recurso de enlace como elemento de gestión mientras esté establecida esa comunicación. De acuerdo con sus datos técnicos, cada CPU S7 cuenta con una determinada cantidad de recursos de enlace, que son aprovechados por distintos servicios de comunicación (funciones PG/OP, funciones S7 o funciones básicas S7).

La distribución de los recursos de enlace es diferente entre las CPU 312 IFM a 316-2 DP (consulte la tabla 3-6) y la CPU 318-2 (consulte la tabla 1-8):

Recursos de enlace en las CPU 312 IFM a 316-2 DP

En las CPU 315-2 DP y 316-2 DP, los recursos de enlace son independientes de la interfase. Esto quiere decir que un enlace de comunicación PG ocupa un recurso de enlace independientemente del hecho de que el enlace se efectúe a través del interface MPI o DP.

Tabla 1-7 Recursos de enlace en las CPU 312 IFM a 316-2 DP

Funciones de comunicación	Explicación
Funciones PG/ Funciones OP/ Funciones básicas S7	A fin de que la ocupación de los recursos de enlace no dependa sólo del orden cronológico en que se inician los diferentes servicios de comunicación, es posible reservar recursos de enlace para los siguientes servicios: • funciones PG y funciones OP • funciones básicas S7 Para las funciones PG/OP se reserva previamente en cada caso por lo menos un recurso de enlace. No son posibles valores menores. En los datos técnicos de las CPU se especifican los recursos de enlace ajustables, así como los valores predeterminados para cada CPU. Los recursos de enlace pueden ”redistribuirse” al parametrizar la CPU en *STEP 7*.
Funciones S7	Otros servicios de comunicación, como por ejemplo, la comunicación S7 con funciones PUT/GET, no pueden ocupar este recurso de enlace, incluso si establecen su enlace previamente. En lugar de ello, son ocupados para los mismos los recursos de enlace aún disponibles no reservados especialmente para un servicio determinado. Ejemplo para la CPU 314, que ofrece 12 recursos de enlace: - reserve 2 recursos de enlace para las funciones PG - reserve 6 recursos de enlace para las funciones OP - reserve 1 recurso de enlace para las funciones básicas S7 → Entonces tendrá aún disponibles 3 recursos de enlace para la comunicación S7, la comunicación PG/OP y la comunicación básica S7. **Nota** acerca de los recursos de enlace OP: Si existen más de 3 OP se pueden producir mensajes de error basados en una escasez temporal de recursos en la CPU. Tales avisos de error podrían ser p.ej. ”44 Error de transmisión #13” ó “#368 Error de comunicación S7 clase 131 N° 4”. Remedio: acuse los mensajes de error a mano o tras un tiempo configurado en PROTOOL (en “Mensajes del sistema” → “Duración de visualización”).
Routing de funciones PG (CPU 31x-2 DP)	Las CPU ofrecen recursos de enlace para 4 comunicaciones encaminadas. Estos recursos de enlace se prevén adicionalmente.
Comunicación a través de una CP 343-1 con longitudes de datos > 240 bytes para Send/Receive	El CP requiere un recurso de enlace libre no reservado para las funciones PG/OP/básicas S7.

Recursos de enlace de la CPU 318-2

Tabla 1-8 Recursos de enlace de la CPU 318-2

Funciones de comunicación	Explicaciones
Funciones PG/OP	La CPU 318-2 ofrece un total de 32 recursos de enlace (con extremo del enlace en CPU) para dichas funciones de comunicación. Estos 32 recursos de enlace se pueden distribuir discrecionalmente para las funciones de comunicación. Al distribuir los recursos de enlace es necesario observar los puntos siguientes: • la cantidad de recursos de enlace es diferente por cada interfase: – interface MPI/DP: 32 recursos de enlace – DP-SS: 16 recursos de enlace • en los enlaces que no tienen una CPU como punto final (p.ej. un FM o en caso de routing), reste 2 recursos de enlace de los recursos totales y 1 recurso de enlace por cada interfase. La figura 1-3 muestra el principio de distribución de los recursos de enlace. Encontrará un ejemplo para calcular los recursos de enlace en el capítulo 5.
Funciones básicas S7	
Routing de funciones PG	
Funciones S7	

Principio de los recursos de enlace en CPU 318-2

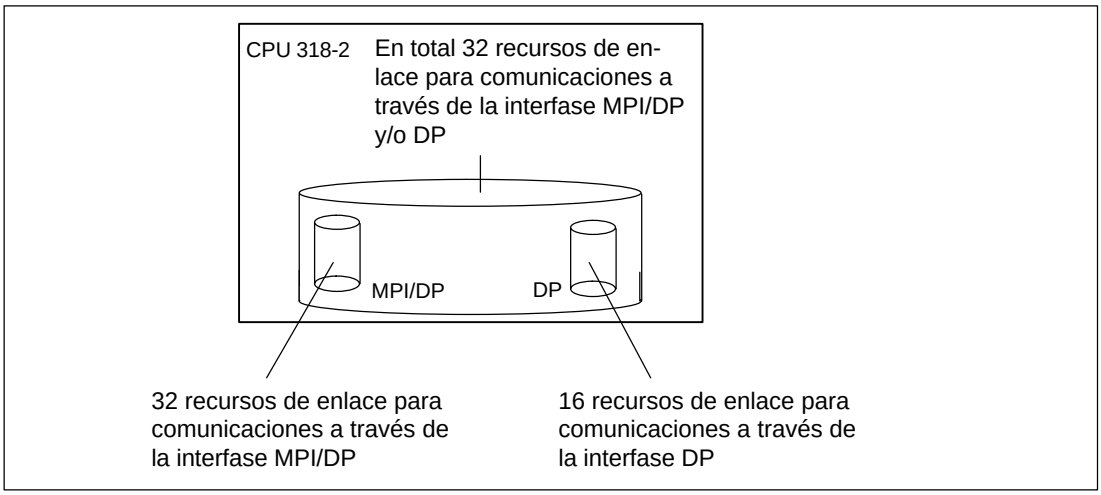


Figura 1-3 Principio de los recursos de enlace en CPU 318-2

Recursos de interfase de la CPU 318-2 – Ejemplo de cálculo

1.: 2 transiciones de red mediante routing en la CPU

Es decir:
- 2 recursos de enlace del interface MPI/DP están ocupados;
- 2 recursos de enlace del interface DP están ocupados;
- 4 recursos de enlace disponibles en total para ambas interfases están ocupados.

2.: 4 enlaces para funciones básicas S7 y funciones PG/OP con la CPU como extremo de enlace a través de la interfase MPI/DP

Es decir:
- 4 recursos de enlace del interface MPI/DP están ocupados;
- 4 recursos de enlace disponibles en total para ambas interfases están ocupados.

Es decir: **en total, quedan libres:**
- 26 recursos de enlace del interface MPI/DP;
- 14 recursos de enlace del interface DP;
- 24 de los recursos de enlace disponibles en total para ambas interfases.

Consistencia de datos en la comunicación

Un aspecto esencial en la transferencia de datos entre equipos lo constituye su consistencia o coherencia. Los datos transferidos conjuntamente deben proceder de un mismo ciclo de procesamiento y, por consiguiente, ser congéneres, es decir consistentes.

Si en el programa de aplicación se ha programado una función de comunicación (p.ej. X-SEND/ X-RCV) en la que se accede a datos comunes, es posible coordinar automáticamente el acceso a ese área de datos a través del parámetro “BUSY”.

Sin embargo, en las funciones de comunicación S7 (p. ej. PUT/GET o escribir/leer a través de funciones OP), que no precisan ningún bloque en el programa de usuario de la CPU 31x (como servidor), la magnitud de la consistencia de datos debe tenerse en cuenta ya durante la programación. A tal efecto, hay que considerar las siguientes diferencias entre las CPU 312IFM a 316-2 DP y la CPU 318-2:

CPU 312 IFM hasta 316-2 DP	CPU 318-2
Las funciones PUT/GET de la comunicación S7, o bien leer/inscribir variables a través de las funciones OP, son procesados en el punto de control del ciclo de la CPU. Para garantizar un tiempo de reacción definido de alarma de proceso, las variables de comunicación se copian de forma consistente dentro/fuera de la memoria de usuario en bloques de 32 bytes (en las versiones de CPU inferiores a las descritas en este manual, en bloques de 8 bytes) en el punto de control del ciclo del sistema operativo. Para las áreas de datos mayores no se garantiza la consistencia de datos. Debido a ello, si se exige una coherencia de datos definida las variables de comunicación en el programa de aplicación no deberán ser superiores a 8 ó 32 bytes. Al copiarse las variables de comunicación mediante la SFC 81 “UBLKMOV”, no es interrumpida esta operación por otras clases de prioridad mayores.	Las funciones PUT/GET de la comunicación S7, o bien leer/inscribir variables a través de las funciones OP, son procesados en la CPU 318-2 en segmentos de tiempo definidos por el sistema operativo. Por lo tanto, el programa de aplicación puede ser interrumpido tras cada instrucción (de byte/palabra/palabra doble) al accederse a una variable de comunicación. Debido a ello, la consistencia de datos de una variable de comunicación es únicamente posible hasta los límites de instrucción utilizados en el programa de aplicación. Si se exige una coherencia de datos mayor que byte/palabra/palabra doble, es necesario copiar las variables de comunicación en el programa de aplicación siempre mediante la SFC 81 “UBLKMOV”, la cual garantiza una escritura/lectura consistente de todo el sector de variables de comunicación.

Más información

... sobre el tema comunicación, aparece en la ayuda online de *STEP 7* y en el manual *Comunicación con SIMATIC*.

... sobre el tema SFCs/SFBs para comunicaciones, aparece en la ayuda online de *STEP 7* y en el manual de referencia *Funciones estándar y funciones de sistema*.

Comunicación por datos globales mediante CPUs de S7-300

A continuación se describirán las características esenciales de la comunicación por datos globales (GD) en el S7-300.

Condiciones de transmisión y recepción

Para la comunicación vía círculos GD tiene que cumplirse estas condiciones:

- para el emisor de un paquete GD debe regir:
  Factor de $ciclo_{Emisor}$ $\times$ Tiempo de $ciclo_{Emisor}$ $\geq$ 60 ms (CPU 318-2: $\geq$ 10 ms)
- para el receptor de un paquete GD debe regir:
  Factor de $ciclo_{Receptor}$ $\times$ Tiempo de $ciclo_{Receptor}$ $<$ Factor de $ciclo_{Emisor}$ $\times$ Tiempo de $ciclo_{Emisor}$

Si no se cumplen estas condiciones, podría perderse un paquete GD. Ello podría deberse a:

- la capacidad de las CPU de menor potencia en el círculo GD
- la transmisión y recepción de datos globales asíncrona de los emisores y receptores.

La pérdida de datos globales se señaliza en el campo de estado de un círculo GD, siempre que esto se haya configurado mediante *STEP 7*.

Nota

Durante la comunicación a través de datos globales hay que tener en cuenta que el receptor no acusa los datos globales enviados.

Es decir, el emisor no recibe ninguna información relativa a si hay un receptor y qué receptor ha recibido los datos globales enviados.

Ciclos de transmisión para datos globales

Si en *STEP 7* (a partir de la versión 3.0) ajusta: ”Transmisión tras cada ciclo de CPU” y la CPU tiene un ciclo breve (< 60 ms), puede darse el siguiente caso: el sistema operativo sobrescribe un paquete GD de la CPU que todavía no se ha enviado. **Consejo:** La pérdida de datos globales se señaliza en el campo de estado de un círculo GD, siempre que esto se haya configurado mediante *STEP 7*.

1.3 Funciones de test y diagnóstico

Las CPUs ponen a disposición:

- funciones de test para la puesta en marcha
- funciones de diagnóstico a través de LEDs y a través de *STEP 7*.

1.3.1 Funciones de test

Las CPUs ofrecen las siguientes funciones de test:

- observar variable
- forzar variable
- forzado permanente (ténganse en cuenta las diferencias en las distintas CPU)
- observar bloque
- posicionar punto de parada

Las funciones de test se describen detalladamente en la ayuda online de *STEP 7*.

¡Importante para la función Observar bloque!

¡La función de *STEP 7* Observar bloque prolonga el tiempo de ciclo de la CPU!

Es posible ajustar en *STEP 7* un máximo aumento del tiempo de ciclo admisible (no para CPU 318-2). Para ello debe ajustar en los parámetros CPU de *STEP 7* el modo Proceso.

Diferentes clases de forzado permanente en S7-300

Según la CPU que se utilice, el forzado permanente presentará características diferentes:

CPU 318-2	CPU 312 IFM a 316-2 DP
Las variables de un programa de usuario preasignadas con valores fijos (valores forzados de forma permanente) no se pueden modificar ni sobrescribir por medio del programa de usuario. No está permitido el forzado de áreas de periferia y de imagen de proceso que se encuentren en el área de datos útiles consistentes.	Las variables de un programa de usuario preasignadas con valores fijos (valores forzados) se pueden sobrescribir en el programa de usuario (consulte la figura 1-4 de la página 1-21).
Las variables pueden ser: Entradas/salidas Entradas/salidas periféricas Marcas Es posible forzar hasta un total de 256 variables.	Las variables pueden ser: Entradas/salidas Es posible forzar un total de hasta 10 variables.

Forzado en CPU 312 IFM hasta 316-2 DP

Cuidado

Los valores forzados en la imagen de proceso de las entradas se pueden sobrescribir mediante comandos de escritura (por ejemplo T EB x, = E x.y, Copiar con SFC, etc.) y comandos de perifieria de lectura (por ejemplo L PEW x) en el programa de usuario o también mediante funciones PG/OP de escritura.

¡Las salidas preasignadas con valores forzados de forma permanente sólo adoptan el valor a forzar si no se accede a ellas escribiendo con instrucciones de periferia (p.ej. T PAB x) desde el programa de aplicación ni escribiendo con funciones PG/OP!

Tenga en cuenta que los valores de forzado permanente en la imagen de proceso de las entradas/salidas no se pueden sobrescribir mediante el programa de usuario o a través de funciones PG/OP.

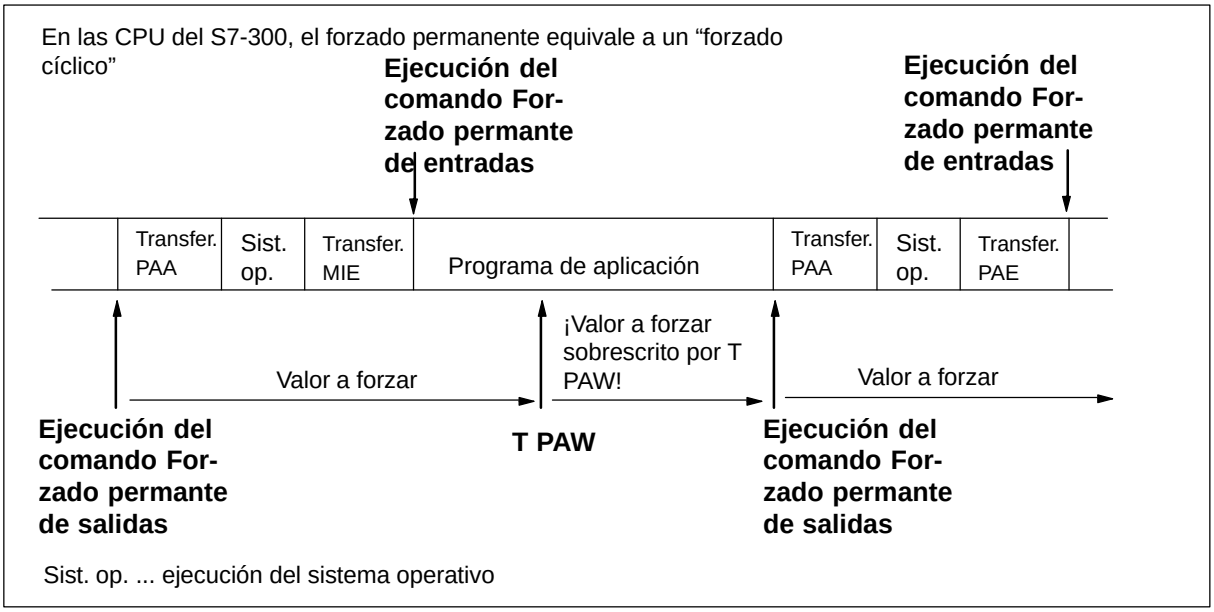


Figura 1-4 Principio del forzado permanente en las CPU del S7-300 (CPU 312 IFM hasta 316-2 DP)

1.3.2 Diagnóstico mediante indicador LED

En la tabla 1-9 se consideran sólo los LED importantes para el diagnóstico de la CPU o del S7-300. El significado de los LED del interface PROFIBUS-DP se explica en el capítulo 2.

Tabla 1-9 LEDs de diagnóstico en la CPU

LED	Significado	
SF	**luce** si	Errores de hardware Errores de programación Errores de parametrización Errores de cálculo Errores de tiempo Memory Card defectuosa Error de batería o falta respaldo con POWER ON Error de periferia (sólo para periferia externa) Error de comunicación
BATF	**luce** si	la pila tampón es defectuosa, falta o está descargada **Nota:** también se ilumina cuando hay insertada una batería. Motivo: la batería no respalda el programa de usuario.
Stop	**luce** si	la CPU no ejecuta ningún programa de aplicación
	parpadea si	la CPU solicita el borrado total

1.3.3 Diagnóstico mediante *STEP 7*

Nota

Tenga en cuenta que, a pesar de las numerosas funciones existentes de reacción ante errores y de vigilancia, no se proporciona ningún sistema de alta disponibilidad ni de seguridad positiva.

Cuando ocurre un error, la CPU registra la causa del mismo en el búfer de diagnóstico. El búfer de diagnóstico puede leerse por medio de la PG.

En caso de error o de evento de alarma, la CPU pasa a Stop o es posible reaccionar en el programa de usuario a través de los OB de error o de alarma. El diagnóstico mediante *STEP 7* se describe detalladamente en la ayuda online de *STEP 7*.

En la *Lista de operaciones* se especifica:

- con qué OB es posible reaccionar a qué errores o eventos de alarma y
- qué OB es posible programar para la respectiva CPU.

Comportamiento de la CPU si falta el OB de tratamiento de errores

Si no programa ningún OB de tratamiento de errores, la CPU mostrará el comportamiento siguiente:

La CPU pasa a Stop si falta el ...	La CPU permanece en RUN si falta el ...
OB 80 (error de tiempo) OB 85 (error en ejecución del programa) OB 86 (fallo del equipo en la subred PROFI-BUS-DP) OB 87 (error de comunicación) OB 121 (error de programación) OB 122 (error en acceso directo a periferia)	OB 81 (fallo de la alimentación)

Comportamiento de la CPU si falta el OB de alarma

Si no programa ningún OB de tratamiento de alarma, la CPU mostrará el comportamiento siguiente:

La CPU pasa a Stop si falta el ...	La CPU permanece en RUN si falta el ...
OB 10/11 (alarma horaria) OB 20/21 (alarma de retardo) OB 40/41 (alarma de proceso) OB 55 (alarma horaria) OB 56 (alarma de retardo) OB 57 (para alarmas espec. del fabricante) OB 82 (alarma de diagnóstico) OB 83 (alarma de inserción/extracción)	OB 32/35 (alarma cíclica)

Consejo para el OB 35 (CPU 318-2: también el OB 32)

Para la alarma cíclica OB 35/32 es posible ajustar tiempos a partir de 1 ms. Tenga en cuenta que: cuanto más pequeño sea el periodo de alarma cíclica seleccionado, mayor será la probabilidad de que se produzcan errores de alarma cíclica. Considere a toda costa los tiempos del sistema operativo para la respectiva CPU, el tiempo de ejecución del programa de aplicación y la prolongación del ciclo debida p.ej. a funciones de PG activadas.

1.4 Datos técnicos de las CPU

Contenido de este apartado:

- se especifican los datos técnicos de las CPU
- se especifican los datos técnicos de las entradas/salidas integradas en las CPU 312 IFM y 314 IFM
- **no** se indican las características de las CPU 31x-2 DP como maestro DP/esclavo DP. Éstas se exponen en el capítulo 2.

Apartado	Tema	Página
1.4.1	CPU 312 IFM	1-25
1.4.2	CPU 313	1-37
1.4.3	CPU 314	1-40
1.4.4	CPU 314 IFM	1-43
1.4.5	CPU 315	1-59
1.4.6	CPU 315-2 DP	1-62
1.4.7	CPU 316-2 DP	1-65
1.4.8	CPU 318-2	1-68

1.4.1 CPU 312 IFM

Características especiales

- entradas/salidas integradas (cableado a través de un conector frontal de 20 polos)
- no precisa mantenimiento, ya que no incorpora pila tampón
- la configuración de un S7-300 con la CPU 312 IFM es posible sólo en un bastidor.

Funciones integradas en la CPU 312 IFM

Funciones integradas	Explicación
Alarma de proceso	Entradas de alarma quiere decir: las entradas parametrizadas de este modo disparan una alarma de proceso cuando se produce el flanco de señal correspondiente. Si se desean utilizar como entradas de alarma las entradas digitales 124.6 a 125.1, deberá parametrizarse esto con *STEP 7*.
Contador	Esta función especial está disponible en la CPU 312 IFM como alternativa a las entradas digitales 124.6 a 125.1.
Frecuencímetro	Las funciones especiales ”Contador” y ”Frecuencímetro” se describen en el manual *Funciones integradas*.

”Entradas de alarma” de la CPU 312 IFM

Si desea utilizar como entradas de alarma las entradas digitales 124.6 a 125.1, deberá parametrizarlas en *STEP 7* bajo los parámetros de CPU.

Para ello considere las siguientes peculiaridades:

- dichas entradas digitales poseen un retardo de señales muy reducido. En esta entrada de alarma, el módulo reconoce ya impulsos con una duración de aprox. 10 a 50 µs. Para evitar que los impulsos parásitos disparen alarmas, deberá conectar cables blindados a las entradas de alarma activadas.
  Nota: el impulso que dispara la alarma debe tener una duración mínima de 50 µs.
- el estado de entrada correspondiente a una alarma en la imagen de proceso de las entradas o en L PEB se modifica siempre con el retardo de entrada ”normal”, aprox. 3 ms.

Información de arranque para el OB 40

La tabla 1-10 muestra las variables temporales (TEMP) del OB 40 importantes para las entradas de alarma de la CPU 312 IFM. El OB 40 de alarma de proceso se describe en el manual de referencia *Funciones del sistema y funciones estándar*.

Tabla 1-10 Información de arranque para OB 40 asociada a entradas de alarma de las E/S integradas

Byte	Variable	Tipo de datos	Descripción	
6/7	OB40_MDL_ADDR	WORD	B#16#7C	Dirección del módulo causante de la alarma (aquí la CPU)
desde 8	OB40_POINT_ADDR	DWORD	Consulte la figura 1-5.	Visualización de las entradas integradas causantes de la alarma

Visualización de las entradas de alarma

En la variable OB40_POINT_ADDR se pueden leer las entradas de alarma que han disparado una alarma de proceso. En la figura 1-5 encontrará la correspondencia entre las entradas de alarma y los bits de la palabra doble.

Tenga en cuenta que: si se producen alarmas de varias entradas en intervalos muy cortos (< 100 µs), pueden haber varios bits activados de forma simultánea. Es decir, varias alarmas pueden originar un solo arranque del OB 40.

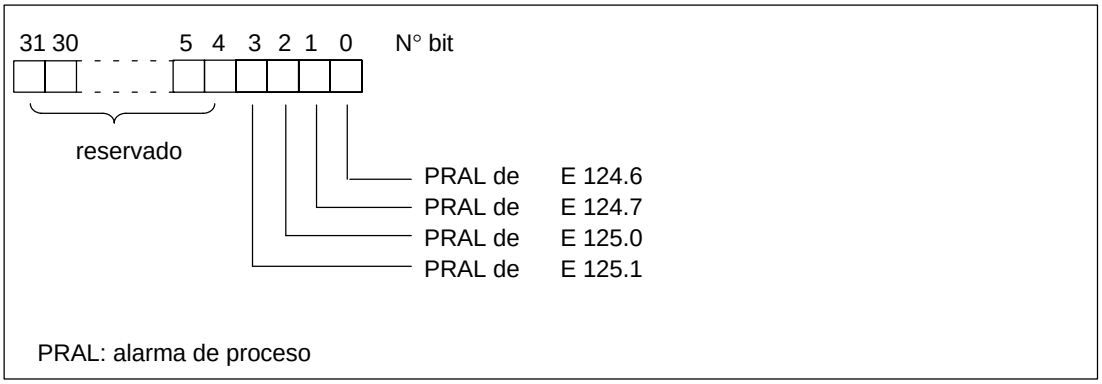


Figura 1-5 Visualización de los estados de las entradas de alarma en la CPU 312 IFM

Vista frontal

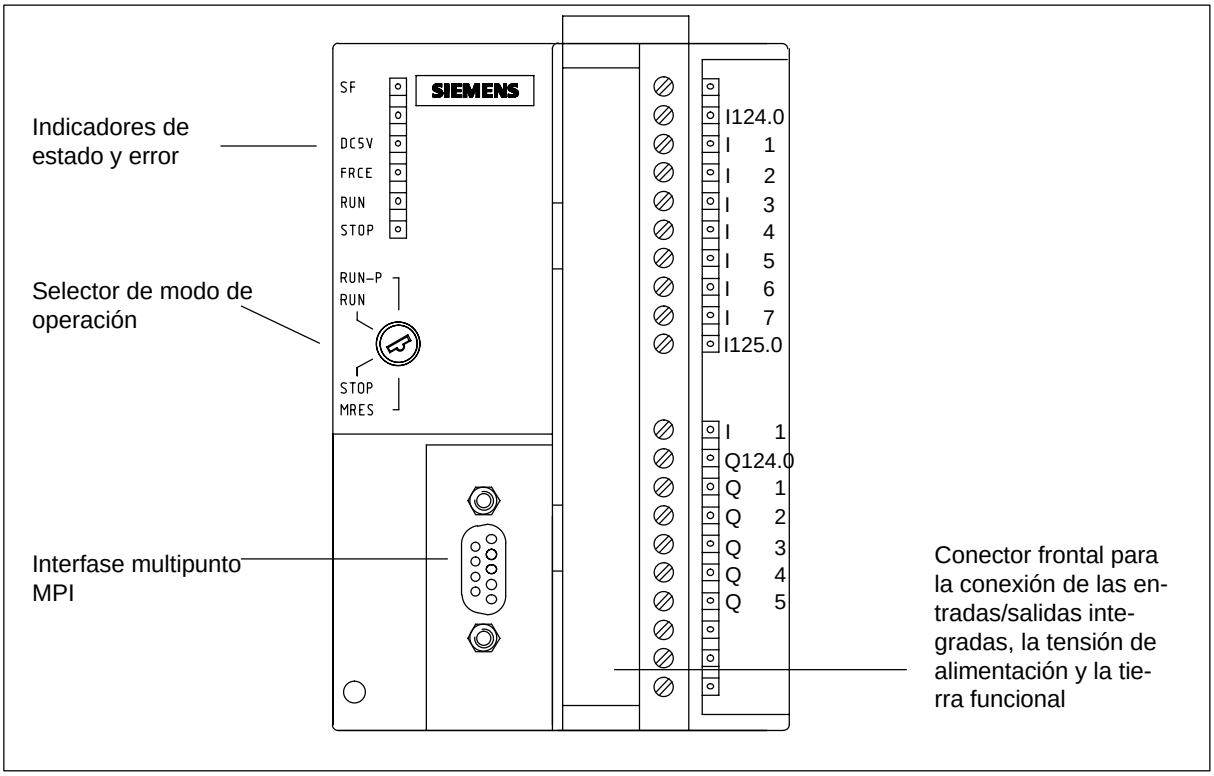


Figura 1-6 Vista frontal de la CPU 312 IFM

Datos técnicos de la CPU 312 IFM

CPU y estado de producto	
MLFB	6ES7 312-5AC02-0AB0
• versión de hardware	01
• versión de firmware	V 1.1.0
• paquete de programas correspondiente	*STEP 7* V 5.0; Service Pack 03
Memorias	
Memoria central	
• integrada	6 Kbytes
• ampliable	no
Memoria de carga	
• integrada	20 Kbytes RAM 20 Kbytes EEPROM
• FEPROM ampliable	no
• RAM ampliable	no
Respaldo	sí
• con pila	no
• sin pila	72 bytes remanentes, parametrizable (datos, marcas, temporizadores)
Tiempos de procesamiento	
Tiempos de procesamiento para	
• operaciones binarias	mín. 0,6 µs
• operaciones de palabras	mín. 2 µs
• aritmética en coma fija	mín. 3 µs
• aritmética en coma flotante	mín. 60 µs
Tiempos/contadores y su remanencia	
Contadores S7	32
• remanencia ajustable	de Z 0 a Z 31
• preajustado	de Z 0 a Z 7
• margen de cómputo	1 a 999
Contador IEC	sí
• tipo	SFB
Tiempos S7	64
• remanencia ajustable	no
• margen de tiempo	10 ms a 9.990 s
Temporizador IEC	sí
• tipo	SFB

Areas de datos y su remanencia	
Área de datos remanente total (incl. marcas; temporizadores; contadores)	máx. 1 DB, 72 bytes de datos
Marcas	1024
• remanencia ajustable	de MB 0 a MB 71
• preajustado	de MB 0 a MB 15
Marcas de ciclo	8 (1 byte de marcas)
Bloques de datos	máx. 63 (DB 0 reservado)
• capacidad	máx. 6 Kbytes
• remanencia ajustable	máx. 1 DB, 72 bytes
• preajustado	sin remanencia
Datos locales (no ajustable)	máx. 512 bytes
• según prioridad	256 bytes
Bloques	
OBs	vea lista de operaciones
• capacidad	máx. 6 Kbytes
Profundidad de anidado	
• según prioridad	8
• adicionales dentro de un OB de error	ninguno
FB	máx. 32
• capacidad	máx. 6 Kbytes
FC	máx. 32
• capacidad	máx. 6 Kbytes
Áreas de direccionamiento (entradas/salidas)	
Área de direccionamiento de periferia	
• digital	0 a 31/0 a 31
– integrada	124,125 E/124 S
• analógica	256 a 383/256 a 383
Imagen de proceso (no ajustable)	32 bytes+4 bytes integr./ 32 bytes+4 bytes integr.
Canalres digitales	256+10 integrados/ 256+6 integrados
Canales analógicos	64/32

Configuración	
Bastidor	1
Módulos por bastidor	máx. 8
Maestro DP	
• integrada	ninguno
• a través de CP	sí
Funciones de aviso S7	
Bloques S de alarma activos simultáneamente	ninguno
Hora	
Reloj	sí
• respaldado	no
• precisión	consulte el apartado 1.1.6
Contador de horas de funcionamiento	no
Sincronización de la hora	sí
• en el autómata	maestro
• en MPI	maestro/esclavo
Funciones de prueba y puesta en marcha	
Variable Estado/Control	sí
• variable	entradas, salidas, marcas, DB, tiempos, contadores
• cantidad	
– observar variable	máx. 30
– forzar variable	máx. 14
Forzado permanente	sí
• variable	entradas, salidas
• cantidad	máx. 10
Estado bloque	sí
Paso individual	sí
Puntos de parada	2
Búfer de diagnóstico	sí
• cantidad de registros (no ajustable)	100

Funciones de comunicación	
Funciones PG/OP	sí
Comunicación por datos globales	sí
• cantidad de paquetes GD	
– emisor	1
– receptor	1
• capacidad de los paquetes GD	máx. 22 bytes
– consistentes	8 bytes
Funciones básicas S7	sí
• datos útiles por petición	máx. 76 bytes
– consistentes	32 bytes en X/I_PUT/_GET; 76 bytes en X_SEND/_RCV
Funciones S7	sí (servidor)
• datos útiles por petición	máx. 160 bytes
– consistentes	32 bytes
Funciones compatibles con S5	no
Funciones estándar	no
Cantidad de recursos de enlace	6 para funciones PG/OP/ básicas S7/S7
• reservados para	
– funciones PG ajustables preajustado	máx. 5 entre 1 y 5 1
– funciones OP ajustables preajustado	máx. 5 entre 1 y 5 1
– funciones básicas S7 ajustables preajustado	máx. 2 entre 0 y 2 2
Interfases	
1. interface	
Funcionalidad	
• MPI	sí
• maestro DP	no
• esclavo DP	no
• separación galvánica	no

MPI	
• servicios	
– funciones PG/OP	sí
– comunicación por datos globales	sí
– funciones básicas S7	sí
– funciones S7	sí (servidor)
• velocidades de transferencia	19,2; 187,5 kbaudios
Dimensiones	
Dimensiones de montaje ancho × alto × fondo (mm)	80 × 125 × 130
Peso	aprox. 0,45 kg
Programación	
Lenguaje de programación	STEP 7
Juego de operaciones	vea lista de operaciones
Niveles de paréntesis	8
Funciones de sistema (SFC)	vea lista de operaciones
Bloques de función del sistema (SFB)	vea lista de operaciones
Protección del programa de aplicación	protección mediante contraseña

Tensiones, intensidades	
Tensión de alimentación	24 V c.c.
• margen admisible	20,4 a 28,8 V
Consumo (en vacío)	habitual. 0,7 A
Intensidad al conectar	habitual. 8 A
I^2t	0,4 A^2s
Protección externa para líneas de alimentación (recomendación)	interruptor LS; 10 A, tipo B o C
Alimentación de PG a MPI (15 a 30 V c.c.)	máx. 200 mA
Potencia disipada	habitual. 9 W
Pila	no
Batería	no
Entradas/salidas integradas	
Direcciones para	
• entradas digit. integr.	E 124.0 a E 127.7
• salidas digit. integr.	S 124.0 a S 124.7
Funciones integradas	
Contadores	1 (vea el manual *Funciones integradas*)
Frecuencímetro	hasta máx. 10 kHz (vea el manual *Funciones integradas*)

Datos técnicos de las entradas especiales en la CPU 312 IFM

Datos específicos del módulo	
Cantidad de entradas	4 E 124.6 a 125.1
Longitud de cable	
• apantallado	máx. 100 m
Tensiones, intensidades, potenciales	
Cantidad de entradas accesibles simultáneamente	4
• montaje horizontal hasta 60 °C	4
• montaje vertical hasta 40 °C	4
Estado, alarmas; diagnósticos	
Indicador de estado	un LED verde por canal
Alarmas	
• alarma de proceso	parametrizable
Funciones de diagnóstico	ninguna

Datos para seleccionar un sensor	
Tensión de entrada	
• valor nominal	24 V c.c.
• para señal ”1” E 125.0 y E 125.1 E 124.6 y 124.7	 15 a 30 V 15 a 30 V
• para señal ”0”	–3 a 5 V
Intensidad de entrada	
• con señal ”1” E 125.0 y E 125.1 E 124.6 y 124.7	 mín. 2 mA mín. 6,5 mA
Retardo de entrada	
• de ”0” a ”1”	máx. 50 µs
• de ”1” a ”0”	máx. 50 µs
Característica de entrada	
E 125.0 y E 125.1	según IEC 1131, tipo 1
E 124.6 y 124.7	según IEC 1131, tipo 1
Conexión de BEROs de 2 hilos	no
• intensidad de reposo admisible E 125.0 y E 125.1 E 124.6 y 124.7	 máx. 0,5 mA máx. 2 mA
Tiempo, frecuencia	
Tiempo de ejecución interno para	
• tratamiento de alarma	máx. 1,5 ms
Frecuencia de entrada	≤ 10 kHz

Datos técnicos de las entradas digitales en la CPU 312 IFM

Nota

Las entradas E 124.6 y E 124.7 pueden parametrizarse alternativamente como entradas especiales. En tal caso, para las entradas E 124.6 y E 124.7 son válidos los datos técnicos indicados para las entradas especiales.

Datos específicos del módulo	
Cantidad de entradas	8
Longitud de cable	
• sin apantallar	máx. 600 m
• apantallado	máx. 1.000 m
Tensiones, intensidades, potenciales	
Cantidad de entradas accesibles simultáneamente	8
• montaje horizontal hasta 60 °C	8
• montaje vertical hasta 40 °C	8
Separación galvánica	no

Estado, alarmas; diagnósticos	
Indicador de estado	un LED verde por canal
Alarmas	ninguna
Funciones de diagnóstico	ninguna
Datos para seleccionar un sensor	
Tensión de entrada	
• valor nominal	24 V c.c.
• para señal ”1”	11 a 30 V
• para señal ”0”	–3 a 5 V
Intensidad de entrada	
• con señal ”1”	habitual. 7 mA
Retardo de entrada	
• de ”0” a ”1”	1,2 a 4,8 ms
• de ”1” a ”0”	1,2 a 4,8 ms
Característica de entrada	según IEC 1131, tipo 2
Conexión de BEROs de 2 hilos	posible
• intensidad de reposo admisible	máx. 2 mA

Datos técnicos de las salidas digitales en la CPU 312 IFM

Datos específicos del módulo	
Cantidad de salidas	6
Longitud de cable	
• sin apantallar	máx. 600 m
• apantallado	máx. 1.000 m
Tensiones, intensidades, potenciales	
Corriente suma de las salidas (por grupo)	
• montaje horizontal	
hasta 40 °C	máx. 3 A
hasta 60 °C	máx. 3 A
• montaje vertical	
hasta 40 °C	máx. 3 A
Separación galvánica	no
Estado, alarmas; diagnósticos	
Indicador de estado	un LED verde por canal
Alarmas	ninguna
Funciones de diagnóstico	ninguna

Datos para seleccionar un actuador	
Tensión de salida	
• con señal ”1”	mín. L+ (–0,8 V)
Intensidad de salida	
• con señal ”1”	
valor nominal	0,5 A
margen admisible	5 mA a 0,6 A
• con señal ”0” intensidad residual	máx. 0,5 mA
Margen de resistencia de carga	48 Ω a 4 kΩ
Carga de lámparas	máx. 5 W
Conexión en paralelo de 2 salidas	
• para mando redundante de una carga	posible
• para incrementar potencia	no es posible
Acceso de una entrada digital	posible
Frecuencia de conmutación	
• con carga óhmica	máx. 100 Hz
• con carga inductiva según IEC 947-5-1, DC 13	máx. 0,5 Hz
• con carga de lámparas	máx. 100 Hz
Limitación (interna) de la tensión de corte inductiva a	habitual. 30 V
Protección contra cortocircuitos de la salida	sí, cadencias electrónicas
• umbral de respuesta	habitual. 1 A

Esquema de conexiones de la CPU 312 IFM

La figura 1-7 contiene el esquema de conexiones de la CPU 312 IFM. Las entradas/salidas integradas de la CPU se cablean mediante un conector frontal de 20 polos.

Cuidado

La CPU 312 IFM no dispone de protección contra inversión de polaridad. Tras una conexión con polaridad invertida se dañan las salidas integradas, pero a pesar de ello, la CPU no pasa a Stop y los indicadores de estado permanecen iluminados. Es decir, no se señaliza ningún fallo.

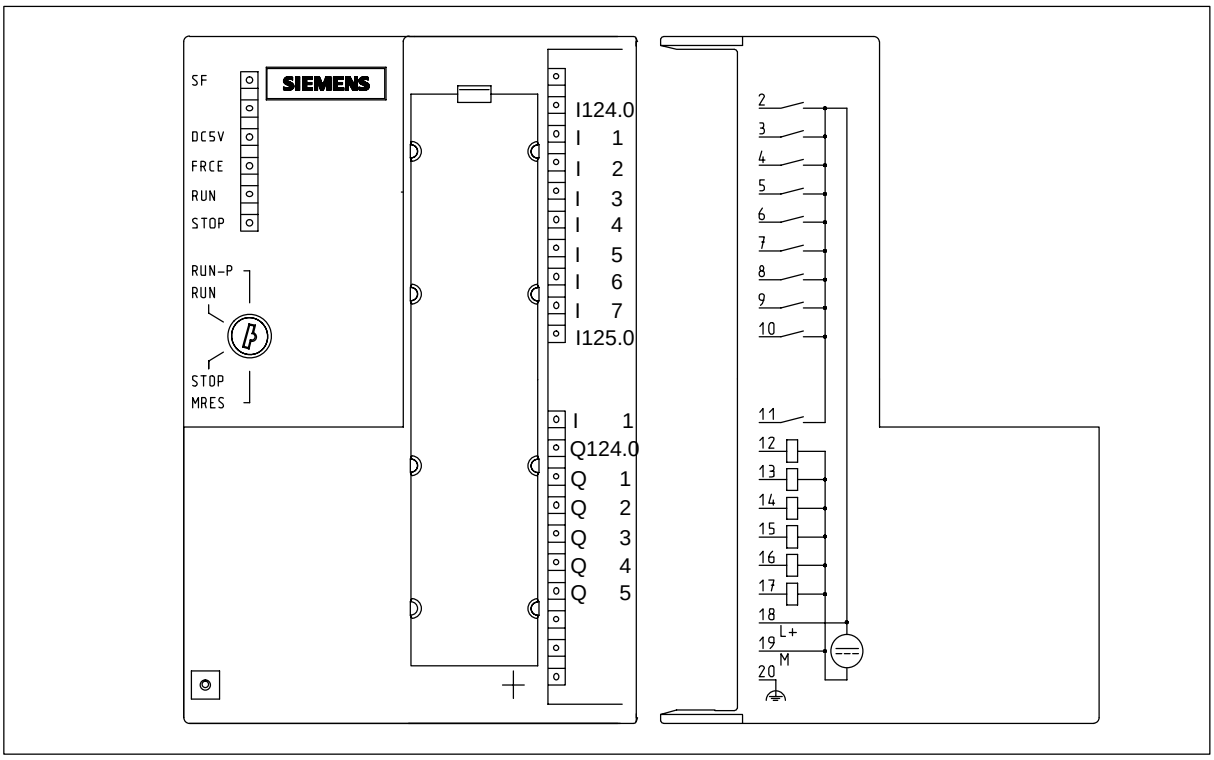


Figura 1-7 Esquema de conexiones de la CPU 312 IFM

Sólo en instalación puesta a tierra

La CPU 312 IFM sólo puede operar en una instalación puesta a tierra. La tierra funcional está conectada internamente con la conexión M en la CPU 312 IFM (consulte la figura 1-8 de la página 1-36).

Bornes de alimentación

La conexión de la fuente de alimentación

- para la CPU 312 IFM **y**
- para las entradas/salidas integradas

se realiza a través de las conexiones 18 y 19 (consulte la figura 1-7).

Comportamiento en cortocircuito

Si se produce un cortocircuito en una de las salidas integradas de la CPU 312 IFM, hay que proceder de la siguiente forma:

1. conmute la CPU 312 IFM a Stop o desconecte la tensión de alimentación.
2. solucione el problema que haya originado el cortocircuito.
3. conmute la CPU 312 IFM nuevamente a RUN o vuelva a conectar la tensión de alimentación.

Esquema de principio de la CPU 312 IFM

La figura 1-8 muestra el esquema básico de conexiones de la CPU 312 IFM.

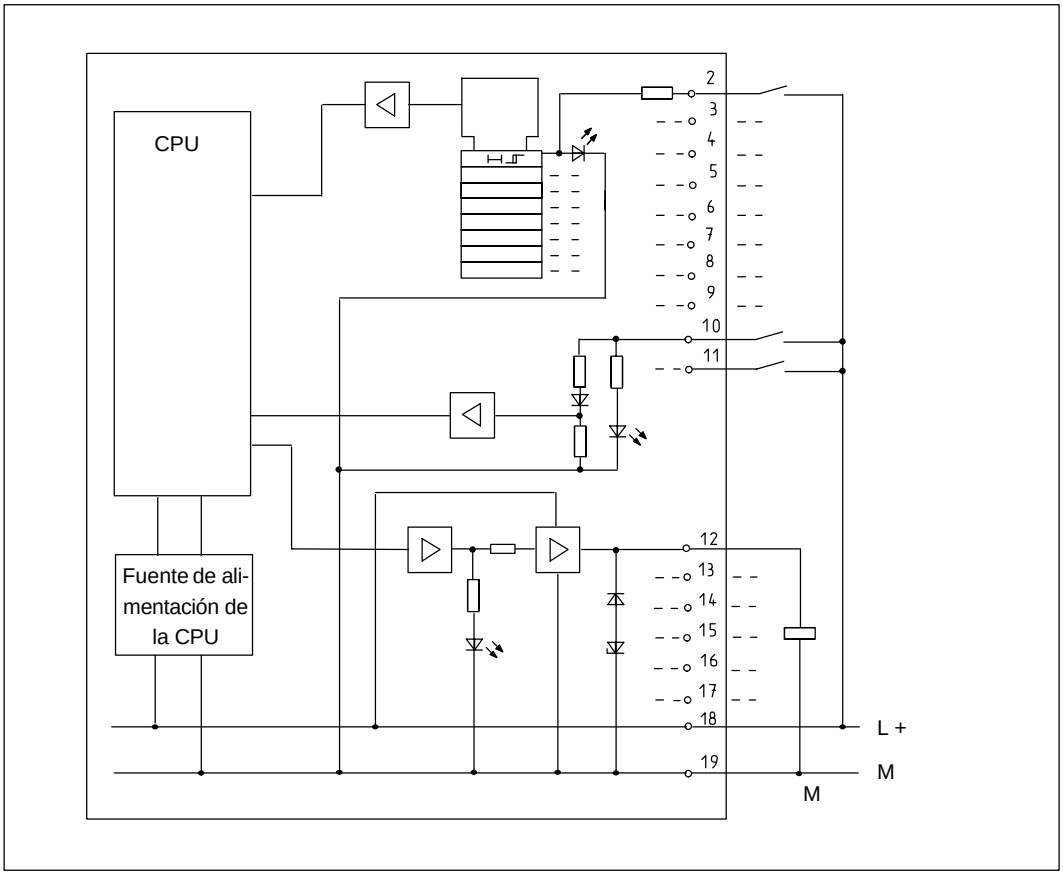


Figura 1-8 Esquema de principio de la CPU 312 IFM

1.4.2 CPU 313

Datos técnicos de la CPU 313

CPU y estado de producto	
MLFB	6ES7 313-1AD03-0AB0
• versión de hardware	01
• versión de firmware	V 1.1.0
• paquete de programas correspondiente	*STEP 7* V 5.0; Service Pack 03
Memorias	
Memoria central	
• integrada	12 Kbytes
• ampliable	no
Memoria de carga	
• integrada	20 Kbytes RAM
• FEPROM ampliable	hasta 4 MByte
• RAM ampliable	no
Respaldo	sí
• con pila	todos los datos
• sin pila	72 bytes remanentes, parametrizable (datos, marcas, temporizadores)
Tiempos de procesamiento	
Tiempos de procesamiento para	
• operaciones binarias	mín. 0,6 µs
• operaciones de palabras	mín. 2 µs
• aritmética en coma fija	mín. 2 µs
• aritmética en coma flotante	mín. 60 µs
Tiempos/contadores y su remanencia	
Contadores S7	64
• remanencia ajustable	de Z 0 a Z 63
• preajustado	de Z 0 a Z 7
• margen de contaje	1 a 999
Contador IEC	sí
• tipo	SFB
Tiempos S7	128
• remanencia ajustable	de T 0 a T 31
• preajustado	sin temporizadores remanentes
• margen de tiempo	10 ms a 9.990 s
Temporizador IEC	sí
• tipo	SFB

Areas de datos y su remanencia	
Àrea de datos remanente total (incl. marcas; temporizadores; contadores)	máx. 1 DB, 72 bytes de datos
Marcas	2.048
• remanencia ajustable	de MB 0 a MB 71
• preajustado	de MB 0 a MB 15
Marcas de ciclo	8 (1 byte de marcas)
Bloques de datos	máx. 127 (DB 0 reservado)
• capacidad	máx. 8 Kbytes
• remanencia ajustable	1 DB, 72 bytes
• preajustado	sin remanencia
Datos locales (no ajustable)	máx. 1.536 bytes
• según prioridad	256 bytes
Bloques	
OBs	vea lista de operaciones
• capacidad	máx. 8 Kbytes
Profundidad de anidado	
• según prioridad	8
• adicionales dentro de un OB de error	4
FB	128
• capacidad	máx. 8 Kbytes
FC	128
• capacidad	máx. 8 Kbytes
Áreas de direccionamiento (entradas/salidas)	
Àrea de direccionamiento de periferia	
• digital	0 a 31/0 a 31
• analógica	256 a 383/256 a 383
Imagen de proceso (no ajustable)	32 bytes/32 bytes
Canales digitales	máx. 256/256
Canales analógicos	máx. 64/32

Configuración	
Bastidor	1
Módulos por cada bastidor	máx. 8
Cantidad de maestros DP	
• integrada	no
• a través de CP	1
Funciones de aviso S7	
Bloques S de alarma activos simultáneamente	ninguno
Hora	
Reloj	sí
• respaldado	no
• precisión	consulte el apartado 1.1.6
Contador de horas de funcionamiento	1
• número	0
• margen	0 a 32.767 horas
• granularidad	1 hora
• remanente	sí
Sincronización de la hora	sí
• en el autómata	maestro
• en MPI	maestro/esclavo
Funciones de prueba y puesta en marcha	
Variable Estado/Control	sí
• variable	entradas, salidas, marcas, DB, tiempos, contadores
• cantidad	
– observar variable	máx. 30
– forzar variable	máx. 14
Forzado permanente	sí
• variable	entradas, salidas
• cantidad	máx. 10
Estado bloque	sí
Paso individual	sí
Puntos de parada	2
Búfer de diagnóstico	sí
• cantidad de registros (no ajustable)	100

Funciones de comunicación	
Funciones PG/OP	sí
Comunicación por datos globales	sí
• cantidad de paquetes GD	
– emisor	1
– receptor	1
• capacidad de los paquetes GD	máx. 22 bytes
– consistentes	8 bytes
Funciones básicas S7	sí
• datos útiles por petición	máx. 76 bytes
– consistentes	32 bytes en X/I_PUT/_GET; 76 bytes en X_SEND/_RCV
Funciones S7	sí (servidor)
• datos útiles por petición	máx. 160 bytes
– coherentes	32 bytes
Funciones compatibles con S5	no
Funciones estándar	no
Cantidad de recursos de enlace	8 para funciones PG/OP/ básicas S7/S7
• reservados para	
– funciones PG ajustables preajustado	máx. 7 entre 1 y 7 1
– funciones OP ajustables preajustado	máx. 7 entre 1 y 7 1
– funciones básicas S7 ajustables preajustado	máx. 4 entre 0 y 4 4
Interfases	
1. interface	
Funcionalidad	
• MPI	sí
• maestro DP	no
• esclavo DP	no
• separación galvánica	no

MPI	
• servicios	
– funciones PG/OP	sí
– comunicación por datos globales	sí
– funciones básicas S7	sí
– funciones S7	sí (servidor)
• velocidades de transferencia	19,2; 187,5 kbaudios
Dimensiones	
Dimensiones de montaje ancho × alto × fondo (mm)	80 × 125 × 130
Peso	aprox. 0,53 kg
Programación	
Lenguaje de programación	STEP 7
Juego de operaciones	vea lista de operaciones
Niveles de paréntesis	8
Funciones de sistema (SFC)	vea lista de operaciones
Bloques de función del sistema (SFB)	vea lista de operaciones
Protección del programa de aplicación	protección mediante contraseña

Tensiones, intensidades	
Tensión de alimentación	24 V c.c.
• margen admisible	20,4 a 28,8
Consumo (en vacío)	habitual. 0,7 A
Intensidad al conectar	habitual. 8 A
I^2t	0,4 A^2s
Protección externa para líneas de alimentación (recomendación)	interruptor LS; 2A tipo B o C
Alimentación de PG a MPI (15 a 30 V c.c.)	máx. 200 mA
Potencia disipada	habitual. 8 W
Batería	
• autonomía de respaldo a 25° C y respaldo ininterrumpido de la CPU	mín. 1 año
• duración de almacenamiento de la pila a 25°C	aprox. 5 años
Batería	no

1.4.3 CPU 314

Datos técnicos de la CPU 314

CPU y estado de producto	
MLFB	6ES7 314-1AE04-0AB0
• versión de hardware	01
• versión de firmware	V 1.1.0
• paquete de programas correspondiente	*STEP 7* V 5.0; Service Pack 03
Memorias	
Memoria central	
• integrada	24 Kbytes
• ampliable	no
Memoria de carga	
• integrada	40 Kbytes RAM
• FEPROM ampliable	hasta 4 Mbytes
• RAM ampliable	no
Respaldo	sí
• con pila	todos los datos
• sin pila	4736 bytes, parametrizable (datos, marcas, temporizadores)
Tiempos de procesamiento	
Tiempos de procesamiento para	
• operaciones binarias	mín. 0,3 µs
• operaciones de palabras	mín. 1 µs
• aritmética en coma fija	mín. 2 µs
• aritmética en coma flotante	mín. 50 µs
Tiempos/contadores y su remanencia	
Contadores S7	64
• remanencia ajustable	de Z 0 a Z 63
• preajustado	de Z 0 a Z 7
• margen de cómputo	0 a 999
Contador IEC	sí
• tipo	SFB
Tiempos S7	128
• remanencia ajustable	de T 0 a T 127
• preajustado	sin temporizadores remanentes
• margen de tiempo	10 ms a 9.990 s
Temporizador IEC	sí
• tipo	SFB

Areas de datos y su remanencia	
Àrea de datos remanente total (incl. marcas; temporizadores; contadores)	4.736 bytes
Marcas	2.048
• remanencia ajustable	de MB 0 a MB 225
• preajustado	de MB 0 a MB 15
Marcas de ciclo	8 (1 byte de marcas)
Bloques de datos	máx. 127 (DB 0 reservado)
• capacidad	máx. 8 Kbytes
• remanencia ajustable	máx. 8 DB, 4.096 bytes de datos en total
• preajustado	sin remanencia
Datos locales (no ajustable)	máx. 1.536 bytes
• según prioridad	256 bytes
Bloques	
OBs	vea lista de operaciones
• capacidad	máx. 8 Kbytes
Profundidad de anidado	
• según prioridad	8
• adicionales dentro de un OB de error	4
FB	máx. 128
• capacidad	máx. 8 Kbytes
FC	máx. 128
• capacidad	máx. 8 Kbytes
Áreas de direccionamiento (entradas/salidas)	
Area de direccionamiento de periferia	
• digital	0 a 127/0 a 127
• analógica	256 a 767/256 a 767
Imagen de proceso (no ajustable)	128 bytes/128 bytes
Canalres digitales	máx. 1.024/1.024
Canales analógicos	máx. 256/128

Configuración	
Bastidor	máx. 4
Módulos por cada bastidor	máx. 8
Cantidad de maestros DP	
• integrada	ninguno
• a través de CP	1
Funciones de aviso S7	
Bloques S de alarma activos simultáneamente	máx. 40
Hora	
Reloj	sí
• respaldado	sí
• precisión	consulte el apartado 1.1.6
Contador de horas de funcionamiento	1
• número	0
• margen	0 a 32.767 horas
• granularidad	1 hora
• remanente	sí
Sincronización de la hora	sí
• en el autómata	maestro
• en MPI	maestro/esclavo
Funciones de prueba y puesta en marcha	
Variable Estado/Control	sí
• variable	entradas, salidas, marcas, DB, tiempos, contadores
• cantidad	
– observar variable	máx. 30
– forzar variable	máx. 14
Forzado permanente	sí
• variable	entradas, salidas
• cantidad	máx. 10
Estado bloque	sí
Paso individual	sí
Puntos de parada	2
Búfer de diagnóstico	sí
• cantidad de registros (no ajustable)	100

Funciones de comunicación	
Funciones PG/OP	sí
Comunicación por datos globales	sí
• cantidad de paquetes GD	
– emisor	1
– receptor	1
• capacidad de los paquetes GD	máx. 22 bytes
– consistentes	8 bytes
Funciones básicas S7	sí
• datos útiles por petición	máx. 76 bytes
– consistentes	32 bytes en X/I_PUT/_GET; 76 bytes en X_SEND/_RCV
Funciones S7	sí (servidor)
• datos útiles por petición	máx. 160 bytes
– consistentes	32 bytes
Funciones compatibles con S5	sí (a través de CP y FC cargable)
• datos útiles por petición	según el CP
– consistentes	según el CP
Funciones estándar	sí (a través de CP y FC cargable)
• datos útiles por petición	según el CP
– coherentes	según el CP
Cantidad de recursos de enlace	12 para funciones PG/OP/básicas S7/S7
• reservados para	
– funciones PG ajustables preajustado	máx. 11 entre 1 y 11 1
– funciones OP ajustables preajustado	máx. 11 entre 1 y 11 1
– funciones básicas S7 ajustables preajustado	máx. 8 entre 0 y 8 8
Interfases	
1. interface	
Funcionalidad	
• MPI	sí
• maestro DP	no
• esclavo DP	no
• separación galvánica	no

MPI	
• servicios	
– funciones PG/OP	sí
– comunicación por datos globales	sí
– funciones básicas S7	sí
– funciones S7	sí (servidor)
• velocidades de transferencia	19,2; 187,5 kbaudios
Dimensiones	
Dimensiones de montaje ancho × alto × fondo (mm)	80 × 125 × 130
Peso	aprox. 0,53 kg
Programación	
Lenguaje de programación	STEP 7
Juego de operaciones	vea lista de operaciones
Niveles de paréntesis	8
Funciones de sistema (SFC)	vea lista de operaciones
Bloques de función del sistema (SFB)	vea lista de operaciones
Protección del programa de aplicación	protección mediante contraseña

Tensiones, intensidades	
Tensión de alimentación	24 V c.c.
• margen admisible	20,4 V a 28,8 V
Consumo (en vacío)	habitual. 0,7 A
Intensidad al conectar	habitual. 8 A
I^2t	0,4 A^2s
Protección externa para líneas de alimentación (recomendación)	interruptor LS; 2 A, tipo B o C
Alimentación de PG a MPI (15 a 30 V c.c.)	máx. 200 mA
Potencia disipada	habitual. 8 W
Pila	sí
• Autonomía de respaldo a 25° C y respaldo ininterrumpido de la CPU	mín. 1 año
• Duración de almacenamiento de la pila a 25°C	aprox. 5 años
Batería	sí
• autonomía de respaldo del reloj	
– a entre 0 y 25° C	aprox. 4 semanas
– a 40° C	aprox. 3 semanas
– a 60° C	aprox. 1 semana
• tiempo de carga	aprox. 1 hora

1.4.4 CPU 314 IFM

Característias especiales

- entradas/salidas integradas (cableado a través de un conector frontal de 40 polos)

En el manual de referencia *Datos de los módulos* encontrará información detallada acerca del procesamiento de valores analógicos, la conexión de sensores de medida y cargas/actuadores en las entradas/salidas analógicas. Las figuras 1-14 y 1-15 de la página 1-58 muestran ejemplos del cableado.

Memory Card

Existen dos variantes de la CPU 314 IFM: con y sin receptáculo para Memory Card.

- con receptáculo para Memory Card: 6ES7 314-5AE**10**-0AB0
- sin receptáculo para Memory Card: 6ES7 314-5AE**0x**-0AB0

Funciones integradas de la CPU 314 IFM

Funciones integradas	Explicación
Alarma de proceso	Entradas de alarma quiere decir: las entradas parametrizadas de este modo disparan una alarma de proceso cuando se produce el flanco de señal correspondiente. Si se desean utilizar como entradas de alarma las entradas digitales 126.0 a 126.3, deberá parametrizar esto con *STEP 7*. **Nota:** Para no prolongar los tiempos de reacción de la alarma de la CPU, hay que acceder a las entradas analógicas de la CPU en el programa de usuario únicamente con L PEW. Los accesos a palabras dobles pueden prolongar los tiempos de acceso hasta en 200 µs.
Contador	Funciones especiales disponibles en la CPU 314 IFM como alternativa a las entradas digitales 126.0 a 126.3. Estas funciones especiales se explican en el manual *Funciones integradas*.
Frecuencímetro	
Contador A/B	
Posicionamiento	
CONT_C	La ejecución de estas funciones no está ligada a entradas/salidas particulares de la CPU 314 IFM. Dichas funciones se describen en el manual de referencia *Funciones de sistema y funciones estándar*.
CONT_S	
PULSEGEN	

”Entradas de alarma” de la CPU 314 IFM

Si desea utilizar como entradas de alarma las entradas digitales 126.0 a 126.4, deberá parametrizarlas en *STEP 7* bajo los parámetros de CPU.

A tal efecto, considere las peculiaridades siguientes:

Dichas entradas digitales poseen un retardo de señales muy reducido. En esta entrada de alarma, el módulo reconoce ya impulsos de una duración de entre 10 y 50 µs aprox. Para evitar que los impulsos parásitos disparen alarmas, deberá conectar cables blindados a las entradas de alarma activadas.

Nota: el impulso que dispara la alarma debe tener una duración mínima de 50 µs.

Información de arranque para el OB 40

La tabla 1-10 muestra las variables temporales (TEMP) del OB 40 importantes para las entradas de alarma de la CPU 314 IFM. El OB 40 de alarma de proceso se describe en el manual de referencia *Funciones del sistema y funciones estándar*.

Tabla 1-11 Información de arranque para OB 40 asociada a entradas de alarma de las E/S integradas

Byte	Variable	Tipo de datos	Descripción	
6/7	OB40_MDL_ADDR	WORD	B#16#7C	Dirección del módulo causante de la alarma (aquí la CPU)
desde 8	OB40_POINT_ADDR	DWORD	Consulte la figura 1-9.	Visualización de las entradas integradas causantes de la alarma

Visualización de las entradas de alarma

En la variable OB40_POINT_ADDR se pueden leer las entradas de alarma que han disparado una alarma de proceso. En la figura 1-9 se indica la correspondencia entre las entradas de alarma y los bits de la palabra doble.

Tenga en cuenta que: si se producen alarmas de varias entradas en intervalos muy cortos (< 100 µs), pueden haber varios bits activados de forma simultánea. Es decir, varias alarmas pueden originar un solo arranque del OB 40.

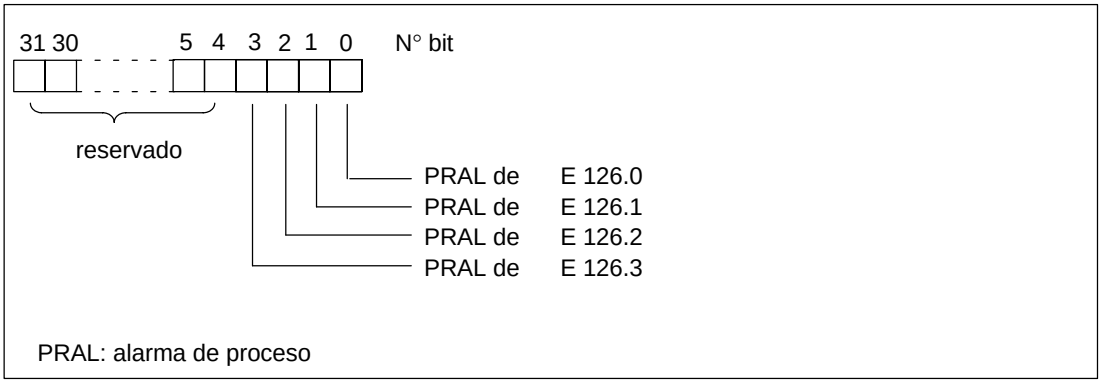
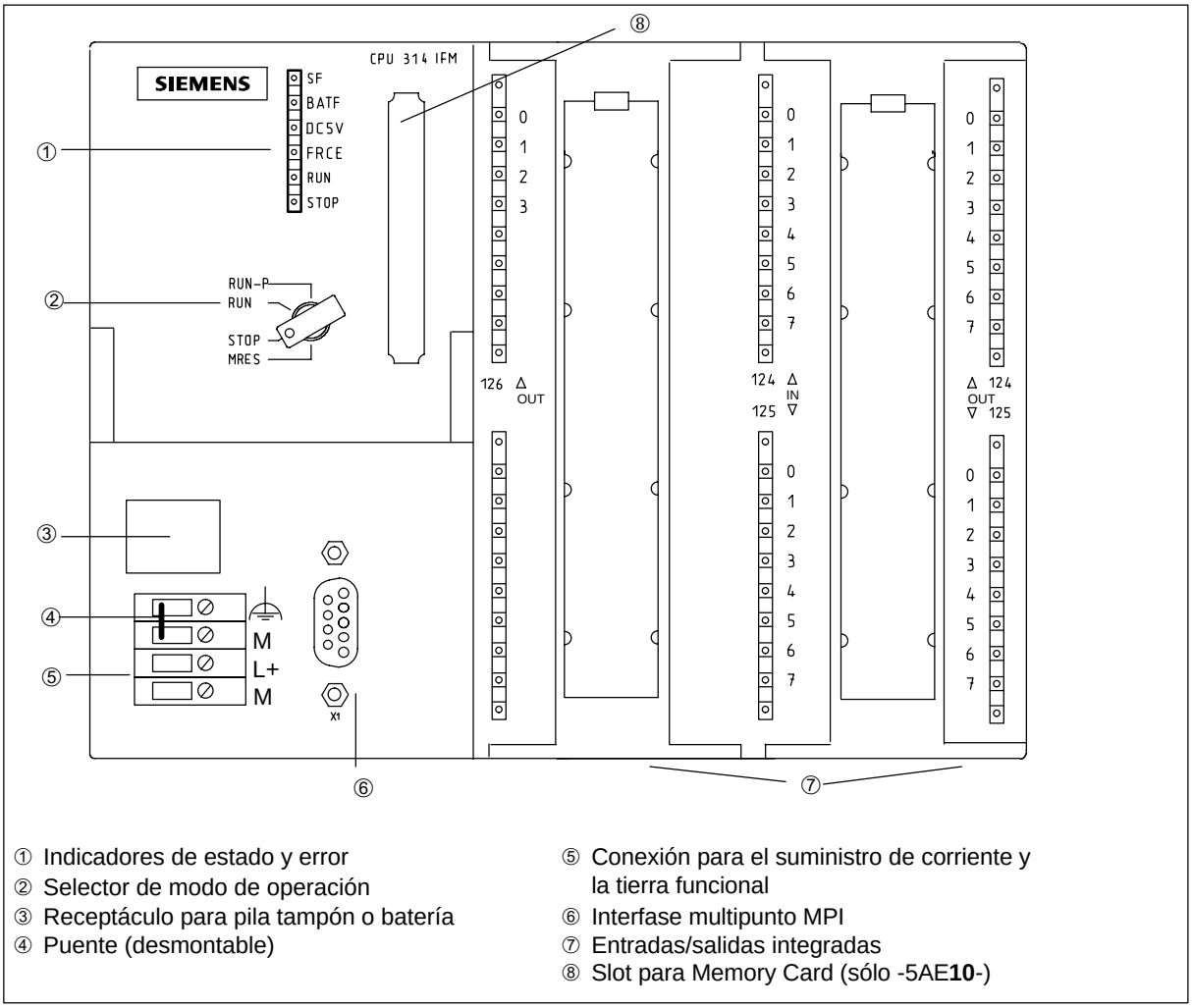


Figura 1-9 Visualización de los estados de las entradas de alarma en la CPU 314 IFM

Vista frontal de la CPU 314 IFM



① Indicadores de estado y error
② Selector de modo de operación
③ Receptáculo para pila tampón o batería
④ Puente (desmontable)
⑤ Conexión para el suministro de corriente y la tierra funcional
⑥ Interfase multipunto MPI
⑦ Entradas/salidas integradas
⑧ Slot para Memory Card (sólo -5AE**10**-)

Figura 1-10 Vista frontal de la CPU 314 IFM

Datos técnicos de la CPU 314 IFM

CPU y estado de producto		
MLFB 6ES7314-...-0AB0	-5AE**03**-	-5AE**10**-
• versión de hardware	01	01
• versión de firmware	V 1.1.0	V 1.1.0
• paquete de programas correspondiente	*STEP 7* V5.0, Service Pack 3	
Memorias		
Memoria central		
• integrada	32 Kbytes	32 Kbytes
• ampliable	no	no
Memoria de carga		
• integrada	48 Kbytes RAM 48 Kbytes FEPROM	48 Kbytes RAM
• FEPROM ampliable	no	hasta 4 Mbytes
• RAM ampliable	no	no
Respaldo	sí	
• con pila	todos los datos	
• sin pila	144 bytes	
Tiempos de procesamiento		
Tiempos de procesamiento para		
• operaciones binarias	mín. 0,3 µs	
• operaciones de palabras	mín. 1 µs	
• aritmética en coma fija	mín. 2 µs	
• aritmética en coma flotante	mín. 50 µs	
Tiempos/contadores y su remanencia		
Contadores S7	64	
• remanencia ajustable	de Z 0 a Z 63	
• preajustado	de Z 0 a Z 7	
• margen de cómputo	0 a 999	
Contador IEC	sí	
• tipo	SFB	
Tiempos S7	128	
• remanencia ajustable	de T 0 a T 7	
• preajustado	sin temporizadores remanentes	
• margen de tiempo	10 ms a 9.990 s	
Temporizador IEC	sí	
• tipo	SFB	

Areas de datos y su remanencia	
Àrea de datos remanente total (incl. marcas; temporizadores; contadores)	máx. 2 DB, 144 bytes
Marcas	2.048
• remanencia ajustable	de MB 0 a MB 143
• preajustado	de MB 0 a MB 15
Marcas de ciclo	8 (1 byte de marcas)
Bloques de datos	máx. 127 (DB 0 reservado)
• capacidad	máx. 8 Kbytes
• remanencia ajustable	máx. 2 DB, 144 byte de datos
• preajustado	sin remanencia
Datos locales (no ajustable)	1.536 bytes
• según prioridad	256 bytes
Bloques	
OBs	vea lista de operaciones
• capacidad	máx. 8 Kbytes
Profundidad de anidado	
• según prioridad	8
• adicionales dentro de un OB de error	4
FB	128
• capacidad	máx. 8 Kbytes
FC	128
• capacidad	máx. 8 Kbytes
Áreas de direccionamiento (entradas/salidas)	
Àrea de direccionamiento de periferia	
• digital	0 a 123/0 a 123
– integrada	124 a 127/124, 125
• analógica	256 a 751/256 a 751
– integrada	128 a 135/128, 129
Imagen de proceso (no ajustable)	128 bytes/128 bytes
Canalres digitales	máx. 992+20 integrados/ máx. 992+16 integrados
Canales analógicos	máx. 248+4 integrados/ 124+1 integrados

Configuración	
Bastidor	máx. 4
Módulos por cada bastidor	máx. 8; en el bastidor 3, máx. 7
Cantidad de maestros DP	
• integrados	ninguno
• a través de CP	1
Funciones de aviso S7	
Bloques S de alarma activos simultáneamente	máx. 40
Hora	
Reloj	sí
• respaldado	sí
• precisión	consulte el apartado 1.1.6
Contador de horas de funcionamiento	1
• número	0
• margen	0 a 32.767 horas
• granularidad	1 hora
• remanente	sí
Sincronización de la hora	sí
• en el autómata	maestro
• en MPI	maestro/esclavo
Funciones de prueba y puesta en marcha	
Variable Estado/Control	sí
• variable	entradas, salidas, marcas, DB, tiempos, contadores
• cantidad	
– observar variable	máx. 30
– forzar variable	máx. 14
Forzado permanente	sí
• variable	entradas, salidas
• cantidad	máx. 10
Estado bloque	sí
Paso individual	sí
Puntos de parada	2
Búfer de diagnóstico	sí
• cantidad de registros (no ajustable)	100

Funciones de comunicación	
Funciones PG/OP	sí
Comunicación por datos globales	sí
• cantidad de paquetes GD	
– emisor	1
– receptor	1
• capacidad de los paquetes GD	máx. 22 bytes
– consistentes	8 bytes
Funciones básicas S7	sí
• datos útiles por petición	máx. 76 bytes
– consistentes	32 bytes en X/I_PUT/_GET; 76 bytes en X_SEND/_RCV
Funciones S7	sí (servidor)
• datos útiles por petición	máx. 160 bytes
– consistentes	32 bytes
Funciones compatibles con S5	sí (a través de CP y FC cargable)
• datos útiles por petición	según el CP
– consistentes	según el CP
Funciones estándar	sí (a través de CP y FC cargable)
• datos útiles por petición	según el CP
– consistentes	según el CP
Cantidad de recursos de enlace	12 para funciones PG/OP/básicas S7/S7
• reservados para	
– funciones PG ajustables preajustado	máx. 11 entre 1 y 11 1
– funciones OP ajustables preajustado	máx. 11 entre 1 y 11 1
– funciones básicas S7 ajustables preajustado	máx. 8 entre 0 y 8 8
Interfases	
1. interface	
Funcionalidad	
• MPI	sí
• maestro DP	no
• esclavo DP	no
• separación galvánica	no

MPI	
• servicios	
– funciones PG/OP	sí
– comunicación por datos globales	sí
– funciones básicas S7	sí
– funciones S7	sí (servidor)
• velocidades de transferencia	19,2; 187,5 kbaudios
Dimensiones	
Dimensiones de montaje ancho × alto × fondo (mm)	160 × 125 × 130
Peso	aprox. 0,9 kg
Programación	
Lenguaje de programación	STEP 7
Juego de operaciones	vea lista de operaciones
Niveles de paréntesis	8
Funciones de sistema (SFC)	vea lista de operaciones
Bloques de función del sistema (SFB)	vea lista de operaciones
Protección del programa de aplicación	protección mediante contraseña
Tensiones, intensidades	
Tensión de alimentación	24 V c.c.
• margen admisible	20,4 a 28,8 V
Consumo (en vacío)	habitual. 1,0 A
Intensidad al conectar	habitual. 8 A
I^2t	0,4 A^2s
Protección externa para líneas de alimentación (recomendación)	interruptor LS; 2 A tipo B o C

Alimentación de PG a MPI (15 a 30 V c.c.)	máx. 200 mA
Potencia disipada	típ. 16 W
Pila	sí
• Autonomía de respaldo a 25° C y respaldo ininterrumpido de la CPU	mín. 1 año
• Duración de almacenamiento de la batería a 25°C	aprox. 5 años
Batería	sí
• autonomía de respaldo del reloj	
– a entre 0 y 25° C	aprox. 4 semanas
– a 40° C	aprox. 3 semanas
– a 60° C	aprox. 1 semana
• tiempo de carga	aprox. 1 hora
Entradas/salidas integradas	
Direcciones para	
• entradas digit. integr.	E 124.0 a E 127.7
• salidas digit. integr.	A 124.0 a A 127.7
• entradas analógicas integr.	PEW 128 a PEW 134
• salidas analógicas integr.	PAW 128
Funciones integradas	
Contadores	1 ó 2, 2 comparaciones en función de la dirección (vea el manual *Funciones integradas*)
Frecuencímetro	hasta máx. 10 kHz (vea el manual *Funciones integradas*)
Posicionamiento	1 canal (vea el manual *Funciones integradas*)

Propiedades de las entradas/salidas integradas en la CPU 314 IFM

Tabla 1-12 Propiedades de las entradas/salidas integradas en la CPU 314 IFM

<table>
<tr><th>Entradas/salidas</th><th colspan="2">Características</th></tr>
<tr><td>Entradas analóg. integr.</td><td>• entradas de tensión ±10 V
• entradas de intensidad ±20 mA
• resolución 11 bits + signo
• separación galvánica</td><td rowspan="2">Todos los datos necesarios relativos a
• la representación de valores analógicos y
• a la conexión de sensores de medida y cargas/actuadores a las entradas/salidas analógicas
figuran en el manual de referencia Datos de los módulos.</td></tr>
<tr><td>Salida analógica</td><td>• salida de tensión ±10 V
• salida de intensidad ±20 mA
• resolución 11 bits + signo
• separación galvánica</td></tr>
<tr><td rowspan="3">Entradas digitales integr.</td><td>Entradas especiales
(E 126.0 a E 126.3)</td><td>Entradas ”estándar”</td></tr>
<tr><td>• frecuencia de entrada a 10 kHz
• sin separación galvánica</td><td>• separación galvánica</td></tr>
<tr><td colspan="2">• tensión nominal de entrada 24 V c.c.
• adecuadas para interruptores mecánicos y detectores de proximidad (BERO) a 2 hilos</td></tr>
<tr><td>Salidas digitales integr.</td><td colspan="2">• intensidad de salida 0,5 A
• tensión nominal de carga 24 V c.c.
• separación galvánica
• adecuadas para electroválvulas y contactores de c.c.</td></tr>
</table>

Datos técnicos de las entradas analógicas en la CPU 314 IFM

Datos específicos del módulo	
Cantidad de entradas	4
Longitud de cable	
• apantallado	máx. 100 m
Tensiones, intensidades, potenciales	
Separación galvánica	
• entre canales y bus posterior	sí
Diferencia de potencial admisible	
• entre entradas y M_{ANA} (U_{CM})	1,0 V c.c.
• entre M_{ANA} y $M_{interno}$ (U_{ISO})	75 V c.c. 60 V c.a.
Aislamiento ensayado con	500 V c.c.
Formación de valores analógicos	
Principio de medición	codificación momentánea (aproximaciones sucesivas)
Tiempo de conversión/ resolución (por canal)	
• tiempo de convers. básico	100 µs
• resolución (incl. margen de rebase por exceso)	11 bits + signo
Supresión de perturbaciones, límites de error	
Supresión de tensiones perturbadoras	
• perturbación en fase (U_{CM} < 1,0 V)	> 40 dB
Diafonía entre las entradas	> 60 dB
Límite de error práctico (en todo el margen de temp., referido al margen de entrada)	
• entrada de tensión	± 1,0 %
• entrada de intensidad	± 1,0 %

Supresión de perturbaciones, límites de error, continuación	
Límite de error básico (límite de error práctico a 25 °C, referido al área de entrada)	
• entrada de tensión	± 0,9 %
• entrada de intensidad	± 0,8 %
Error por temperatura (referido al margen de entrada)	± 0,01 %/K
Error por linealidad (referido al margen de entrada)	± 0,06 %
Precisión de repetición (en estado estabilizado a 25 °C, referida al área de entrada)	± 0,06 %
Estado, alarmas, diagnósticos	
Alarmas	ninguna
Funciones de diagnóstico	ninguna
Datos para seleccionar un sensor	
Márgenes de entrada (valores nominales)/resistencia de entrada	
• tensión	± 10 V/50 kΩ
• intensidad	± 20 mA/105,5 Ω
Tensión de entrada admisible para las entradas de tensión (límite de destrucción)	máx. 30 V estable; 38 V durante máx. 1 s (ciclo de trabajo 1:20)
Intensidad de entrada admis. para las entradas de corriente (límite de destrucción)	34 mA
Conexión del encoder de señal	
• para medida de tensión	posible
• para medida de intensidad	no posible
como transductor de medida de 2 hilos	posible
como transductor de medida de 4 hilos	

Datos técnicos de la salida analógica en la CPU 314 IFM

Datos específicos del módulo	
Cantidad de salidas	1
Longitud de cable	
• apantallado	máx. 100 m
Tensiones, intensidades, potenciales	
Separación galvánica	
• entre canal y bus posterior	sí
Diferencia de potencial admisible	75 V c.c.
• entre M_{ANA} y $M_{interno}$ (U_{ISO})	60 V c.a.
Aislamiento ensayado con	500 V c.c.
Formación de valores analógicos	
Resolución (incl. margen de rebase por exceso)	11 bits + signo
Tiempo de conversión	40 µs
Tiempo de estabilización	
• para carga óhmica	0,6 ms
• para carga capacitiva	1,0 ms
• para carga inductiva	0,5 ms
Valores de sustitución aplicables	no
Supresión de perturbaciones, límites de error	
Límite de error práctico (en todo el margen de temp., referido al margen de salida)	± 1,0 %
• salida de tensión	± 1,0 %
• salida de intensidad	
Límite de error básico (límite de error práctico a 25 °C, referido al área de salida)	± 0,8 %
• salida de tensión	± 0,9 %
• salida de intensidad	
Error por temperatura (referido al margen de salida)	± 0,01 %/K
Error de linealidad (referido al margen de salida)	± 0,06 %
Precisión de repetición (en estado estabilizado a 25 °C, referida al área de salida)	± 0,05 %
Ondulación de salida; margen de 0 a 50 kHz (referida al área de salida)	± 0,05 %

Estado, alarmas; diagnósticos	
Alarmas	ninguno
Funciones de diagnóstico	ninguno
Datos para seleccionar un actuador	
Márgenes de salida (valores nominales)	
• tensión	± 10 V
• intensidad	± 20 mA
Resistencia de carga	
• para salida de tensión	mín. 2,0 kΩ
carga capacitiva	máx. 0,1 µF
• para salida de intensidad	máx. 300 Ω
carga inductiva	máx. 0,1 mH
Salida de tensión	
• protección contra cortocircuito	sí
• intensidad de cortocircuito	máx. 40 mA
Salida de intensidad	
• tensión en vacío	máx. 16 V
Límite de destrucción contra tensiones/corrientes aplicadas desde el exterior	
• tensiones en salida respecto a M_{ANA}	máx. ± 15 V estable; ± 15 V durante máx. 1 s (ciclo de trabajo 1:20)
• intensidad	máx. 30 mA
Conexión de los actuadores	
• para salida de tensión	posible
conexión a 2 hilos	no posible
conexión a 4 hilos	
• para salida de corriente	posible
conexión a 2 hilos	

Datos técnicos de las entradas especiales en la CPU 314 IFM

Datos específicos del módulo	
Cantidad de entradas	4 E 126.0 a 126.3
Longitud de cable	
• apantallado	máx. 100 m
Tensiones, intensidades, potenciales	
Cantidad de entradas accesibles simultáneamente	4
• montaje horizontal hasta 60 °C	4
• montaje vertical hasta 40 °C	4
Estado, alarmas; diagnósticos	
Indicador de estado	un LED verde por canal
Alarmas	
• alarma de proceso	parametrizable
Funciones de diagnóstico	ninguna

Datos para seleccionar un sensor	
Tensión de entrada	
• valor nominal	24 V c.c.
• para señal ”1”	de 11 a 30 V o bien de 18 a 30 V en caso de codificador de ángulos en función int. ”Posicionamiento”
• para señal ”0”	–3 a 5 V
Intensidad de entrada	
• con señal ”1”	habitual. 6,5 mA
Retardo de entrada	
• de ”0” a ”1”	< 50 µs (habitual. 17 µs)
• de ”1” a ”0”	< 50 µs (habitual. 20 µs)
Característica de entrada	según IEC 1131, tipo 2
Conexión de BEROs de 2 hilos	posible
• intensidad de reposo admisible	máx. 2 mA
Tiempo, frecuencia	
Tiempo de ejecución	
interno para	
• tratamiento de alarma	máx. 1,2 ms
Frecuencia de entrada	≤ 10 kHz

Datos técnicos de las entradas digitales en la CPU 314 IFM

Datos específicos del módulo	
Cantidad de entradas	16
Longitud de cable	
• sin apantallar	máx. 600 m
• apantallado	máx. 1.000 m
Tensiones, intensidades, potenciales	
Tensión nominal de carga L+	24 V c.c.
• protección inversión polaridad	sí
Cantidad de entradas accesibles simultáneamente	16
• montaje horizontal hasta 60 °C	16
• montaje vertical hasta 40 °C	16
Separación galvánica	
• entre canales y bus posterior	sí
Diferencia de potencial admisible	75 V c.c.
• entre circuitos diferentes	60 V c.a.
Aislamiento ensayado con	500 V c.c.
Consumo	
• de tensión de alimentación L+	máx. 40 mA

Estado, alarmas; diagnósticos	
Indicador de estado	un LED verde por canal
Alarmas	ninguna
Funciones de diagnóstico	ninguna
Datos para seleccionar un sensor	
Tensión de entrada	
• valor nominal	24 V c.c.
• para señal ”1”	11 a 30 V
• para señal ”0”	–3 a 5 V
Intensidad de entrada	
• con señal ”1”	habitual. 7 mA
Retardo de entrada	
• de ”0” a ”1”	1,2 a 4,8 ms
• de ”1” a ”0”	1,2 a 4,8 ms
Característica de entrada	según IEC 1131, tipo 2
Conexión de BEROs de 2 hilos	posible
• intensidad de reposo admisible	máx. 2 mA

Datos técnicos de las salidas digitales en la CPU 314 IFM

Peculiaridades

Al conectar la tensión de alimentación aparece un impulso en las salidas digitales. Este impulso puede ascender a 50 µs aprox. dentro del área de intensidad de salida permitida. Por esta razón, no se deben utilizar las salidas digitales para activar contadores rápidos.

Datos específicos del módulo	
Cantidad de salidas	16
Longitud de cable	
• sin apantallar	máx. 600 m
• apantallado	máx. 1.000 m
Tensiones, intensidades, potenciales	
Tensión nominal de carga L+	24 V c.c.
• protección inversión polaridad	no
Corriente suma de las salidas (por grupo)	
• montaje horizontal	
hasta 40 °C	máx. 4 A
hasta 60 °C	máx. 2 A
• montaje vertical	
hasta 40 °C	máx. 2 A
Separación galvánica	
• entre canales y bus posterior	sí
• entre los canales	sí
en grupos de	8
Diferencia de potencial admisible	
• entre circuitos diferentes	75 V c.c. 60 V c.a.
Aislamiento ensayado con	500 V c.c.
Consumo	
• de tensión de alimentación L+ (sin carga)	máx. 100 mA
Estado, alarmas; diagnósticos	
Indicador de estado	un LED verde por canal
Alarmas	ninguna
Funciones de diagnóstico	ninguna

Datos para seleccionar un actuador	
Tensión de salida	
• con señal ”1”	mín. L+ (–0,8 V)
Intensidad de salida	
• con señal ”1”	
valor nominal	0,5 A
margen admisible	5 mA a 0,6 A
• con señal ”0” (corriente residual)	máx. 0,5 mA
Margen de resistencia de carga	48 Ω hasta 4 kΩ
Carga de lámparas	máx. 5 W
Conexión en paralelo de 2 salidas	
• para mando redundante de una carga	posible, sólo salidas de un mismo grupo
• para incrementar potencia	no posible
Acceso de una entrada digital	posible
Frecuencia de conmutación	
• con carga óhmica	máx. 100 Hz
• con carga inductiva según IEC 947-5-1, DC 13	máx. 0,5 Hz
• con carga de lámparas	máx. 100 Hz
Limitación (interna) de la tensión de corte inductiva a	habitual. L+ (– 48 V)
Protección contra cortocircuitos de la salida	sí, cadencias electrónicas
• umbral de respuesta	habitual. 1 A

Esquema de conexiones de la CPU 314 IFM

La figura 1-11 contiene el esquema de conexiones de la CPU 314 IFM.

Para cablear las entradas/salidas integradas se neceistan dos conectores frontales de 40 polos (número de referencia: 6ES7 392-1AM00-0AA0).

Debido a su reducido retardo de entrada, las entradas digitales 126.0 a 126.3 deberán cablearse siempre con cables apantallados.

Cuidado

¡En caso de errores de cableado en las entradas analógicas podría destruirse la periferia analógica integrada en la CPU (p. ej. si se cablean las entradas de alarmas involuntariamente en la salida analógica).
La salida analógica de la CPU sólo soporta sin daños 15 V como máximo (salida respecto a M_{ANA}).

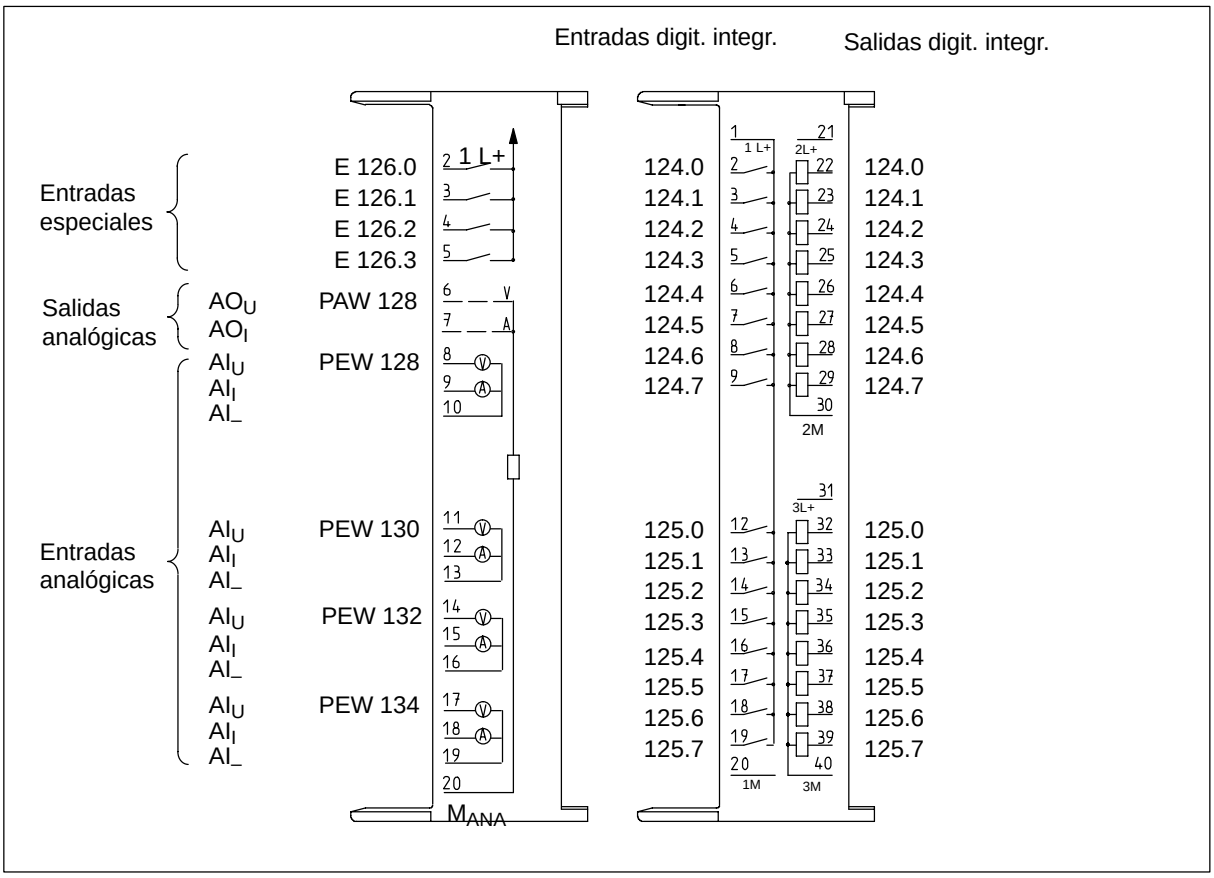


Figura 1-11 Esquema de conexiones de la CPU 314 IFM

Esquemas de principio de la CPU 314 IFM

Las figuras 1-12 y 1-13 contienen los esquemas básicos de conexiones de las entradas/ salidas integradas de la CPU 314 IFM.

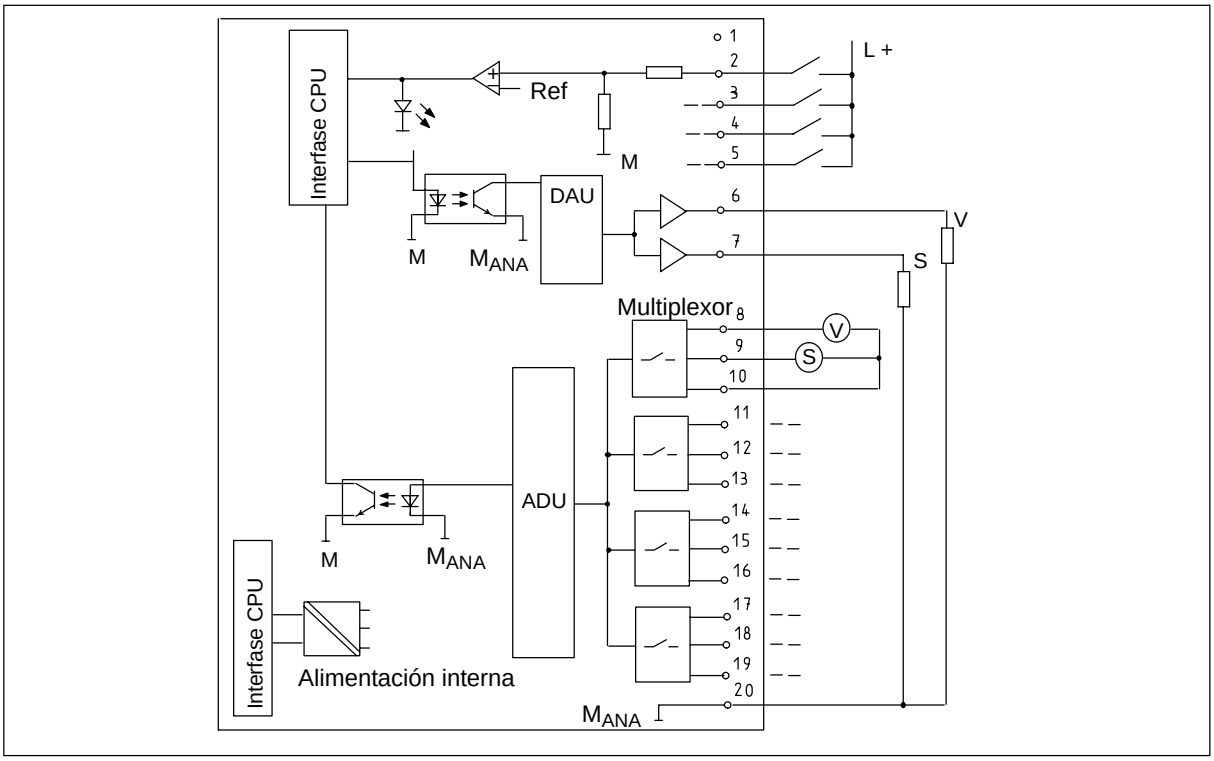


Figura 1-12 Esquema de principio de la CPU 314 IFM (entradas especiales y entradas/salidas analógicas)

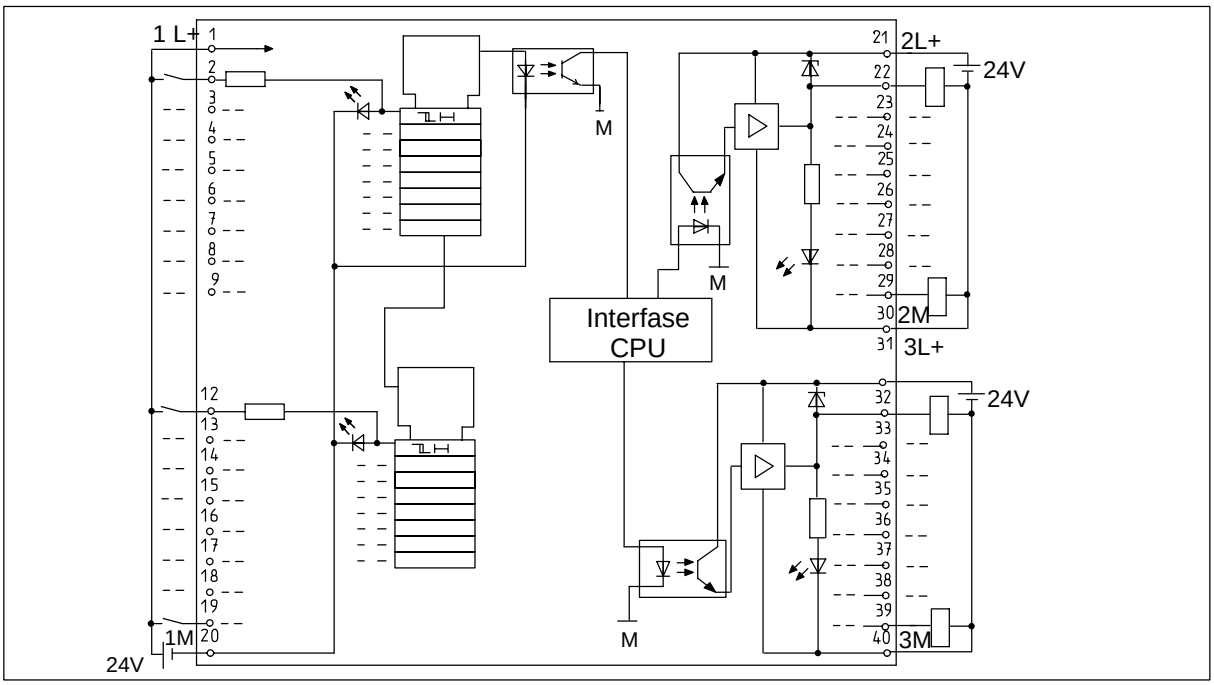


Figura 1-13 Esquema de principio de la CPU 314 IFM (entradas/salidas digitales)

Protección de las entradas analógicas

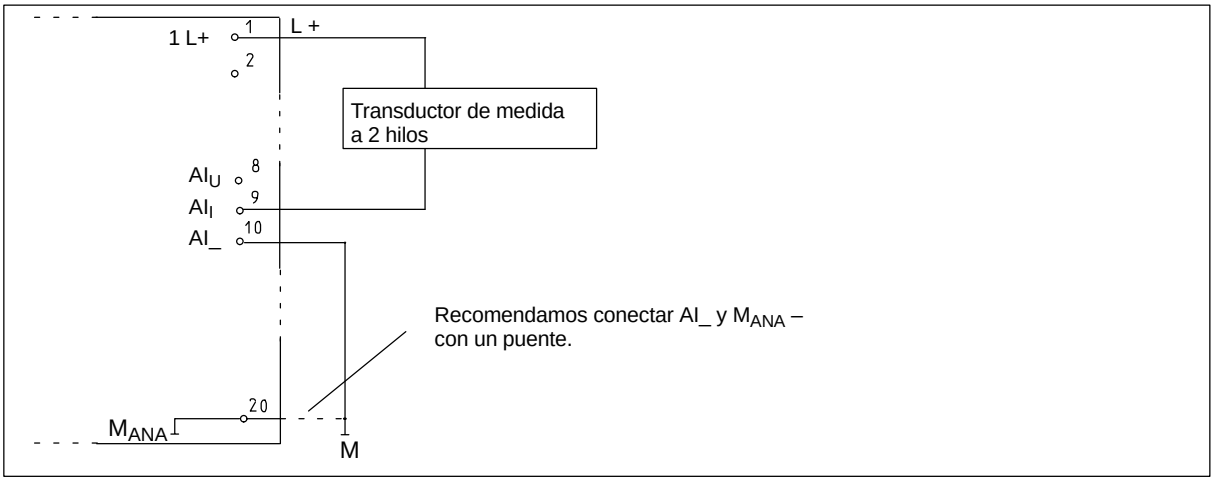


Figura 1-14 Cableado de las entradas analógicas de la CPU 314 IFM con transductor de medida a 2 hilos

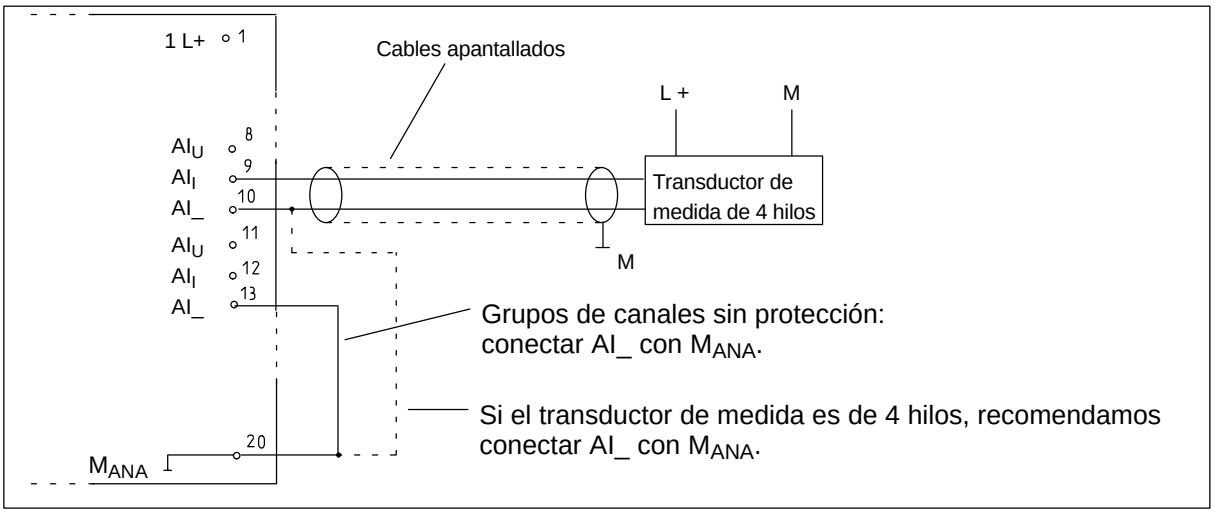


Figura 1-15 Cableado de las entradas analógicas de la CPU 314 IFM con transductor de medida de 4 hilos

1.4.5 CPU 315

Datos técnicos de la CPU 315

CPU y estado de producto	
MLFB	6ES7 315-5AF03-0AB0
• versión de hardware	01
• versión de firmware	V 1.1.0
• paquete de programas correspondiente	*STEP 7* V 5.0; Service Pack 03
Memorias	
Memoria central	
• integrada	48 Kbytes
• ampliable	no
Memoria de carga	
• integrada	80 Kbytes RAM
• FEPROM ampliable	hasta 4 Mbytes
• RAM ampliable	no
Respaldo	sí
• con pila	todos los datos
• sin pila	4736 bytes, parametrizable (datos, marcas, temporizadores)
Tiempos de procesamiento	
Tiempos de procesamiento para	
• operaciones binarias	mín. 0,3 µs
• operaciones de palabras	mín. 1 µs
• aritmética en coma fija	mín. 2 µs
• aritmética en coma flotante	mín. 50 µs
Tiempos/contadores y su remanencia	
Contadores S7	64
• remanencia ajustable	de Z 0 a Z 63
• preajustado	de Z 0 a Z 7
• margen de cómputo	0 a 999
Contador IEC	sí
• tipo	SFB
Tiempos S7	128
• remanencia ajustable	de T 0 a T 127
• preajustado	sin temporizadores remanentes
• margen de tiempo	10 ms a 9.990 s
Temporizador IEC	sí
• tipo	SFB

Areas de datos y su remanencia	
área de datos remanente total (incl. marcas; temporizadores; contadores)	4.736 bytes
Marcas	2.048
• remanencia ajustable	de MB 0 a MB 225
• preajustado	de MB 0 a MB 15
Marcas de ciclo	8 (1 byte de marcas)
Bloques de datos	máx. 255 (DB 0 reservado)
• capacidad	máx. 16 Kbytes
• remanencia ajustable	máx. 8 DB, 4.096 bytes de datos en total
• preajustado	sin remanencia
Datos locales (no ajustable)	máx. 1.536 bytes
• según prioridad	256 bytes
Bloques	
OBs	vea lista de operaciones
• capacidad	máx. 16 Kbytes
Profundidad de anidado	
• según prioridad	8
• adicionales dentro de un OB de error	4
FB	máx. 192
• capacidad	máx. 16 Kbytes
FC	máx. 192
• capacidad	máx. 16 Kbytes
Áreas de direccionamiento (entradas/salidas)	
Àrea de direccionamiento de periferia	
digital/analógica	1 Kbyte/1 Kbyte (direccionable discrecionalmente)
Imagen de proceso (no ajustable)	128 bytes/128 bytes
Canalres digitales	máx. 1.024/1.024
Canales analógicos	máx. 256/128

Configuración	
Bastidor	máx. 4
Módulos por cada bastidor	máx. 8
Cantidad de maestros DP	
• integrada	ninguno
• a través de CP	1
Funciones de aviso S7	
Bloques S de alarma activos simultáneamente	50
Hora	
Reloj	sí
• respaldado	sí
• precisión	consulte el apartado 1.1.6
Contador de horas de funcionamiento	1
• número	0
• margen	0 a 32.767 horas
• granularidad	1 hora
• remanente	sí
Sincronización de la hora	sí
• en el autómata	maestro
• en MPI	maestro/esclavo
Funciones de prueba y puesta en marcha	
Variable Estado/Control	sí
• variable	entradas, salidas, marcas, DP, tiempos, contadores
• cantidad	
– observar variable	máx. 30
– forzar variable	máx. 14
Forzado permanente	sí
• variable	entradas, salidas
• cantidad	máx. 10
Estado bloque	sí
Paso individual	sí
Puntos de parada	2
Búfer de diagnóstico	sí
• cantidad de registros (no ajustable)	100

Funciones de comunicación	
Funciones PG/OP	sí
Comunicación por datos globales	sí
• cantidad de paquetes GD	
– emisor	1
– receptor	1
• capacidad de los paquetes GD	máx. 22 bytes
– consistentes	8 bytes
Funciones básicas S7	sí
• datos útiles por petición	máx. 76 bytes
– consistentes	32 bytes en X/I_PUT/_GET; 76 bytes en X_SEND/_RCV
Funciones S7	sí (servidor)
• datos útiles por petición	máx. 160 bytes
– consistentes	32 bytes
Funciones compatibles con S5	sí (a través de CP y FC cargable)
• datos útiles por petición	según el CP
– consistentes	según el CP
Funciones estándar	sí (a través de CP y FC cargable)
• datos útiles por petición	según el CP
– consistentes	según el CP
Cantidad de recursos de enlace	12 para funciones PG/OP/básicas S7/S7
• reservados para	
– funciones PG ajustables preajustado	máx. 11 entre 1 y 11 1
– funciones OP ajustables preajustado	máx. 11 entre 1 y 11 1
– funciones básicas S7 ajustables preajustado	máx. 8 entre 0 y 8 8
Interfases	
1. interface	
Funcionalidad	
• MPI	sí
• maestro DP	no
• esclavo DP	no
• separación galvánica	no

MPI	
• servicios	
– funciones PG/OP	sí
– comunicación por datos globales	sí
– funciones básicas S7	sí
– funciones S7	sí (servidor)
• velocidades de transferencia	19,2; 187,5 kbaudios
Dimensiones	
Dimensiones de montaje ancho × alto × fondo (mm)	80 × 125 × 130
Peso	aprox. 0,53 kg
Programación	
Lenguaje de programación	STEP 7
Juego de operaciones	vea lista de operaciones
Niveles de paréntesis	8
Funciones de sistema (SFC)	vea lista de operaciones
Bloques de función del sistema (SFB)	vea lista de operaciones
Protección del programa de aplicación	protección mediante contraseña

Tensiones, intensidades	
Tensión de alimentación	24 V c.c.
• margen admisible	20,4 a 28,8 V
Consumo (en vacío)	habitual. 7,0 A
Intensidad al conectar	habitual. 8 A
I^2t	0,4 A^2 s
Protección externa para líneas de alimentación (recomendación)	interruptor LS; 2 A tipo B o C
Alimentación de PG a MPI (15 a 30 V c.c.)	máx. 200 mA
Potencia disipada	habitual. 8 W
Pila	sí
• autonomía de respaldo a 25° C y respaldo ininterrumpido de la CPU	mín. 1 año
• duración de almacenamiento de la batería a 25°C	aprox. 5 años
Batería	sí
– a entre 0 y 25° C	aprox. 4 semanas
– a 40° C	aprox. 3 semanas
– a 60° C	aprox. 1 semana
• tiempo de carga	aprox. 1 hora

1.4.6 CPU 315-2 DP

Maestro DP o esclavo DP

La CPU 315-2 DP se puede utilizar con el 2º interface (interface PROFIBUS-DP) como maestro DP o esclavo DP en una red PROFIBUS-DP.

Las propiedades PROFIBUS-DP de la CPU 315-2 DP se describen detalladamente en el capítulo 2.

Datos técnicos de la CPU 315-2 DP

CPU y estado de producto	
MLFB	6ES7 315-2AF03-0AB0
• versión de hardware	01
• versión de firmware	V 1.1.0
• paquete de programas correspondiente	*STEP 7* V 5.0; Service Pack 03
Memorias	
Memoria central	
• integrada	64 Kbytes
• ampliable	no
Memoria de carga	
• integrada	96 Kbytes RAM
• FEPROM ampliable	hasta 4 Mbytes
• RAM ampliable	no
Respaldo	sí
• con pila	todos los datos
• sin pila	4736 bytes
Tiempos de procesamiento	
Tiempos de procesamiento para	
• operaciones binarias	mín. 0,3 µs
• operaciones de palabras	mín. 1 µs
• aritmética en coma fija	mín. 2 µs
• aritmética en coma flotante	mín. 50 µs
Tiempos/contadores y su remanencia	
Contadores S7	64
• remanencia ajustable	de Z 0 a Z 63
• preajustado	de Z 0 a Z 7
• margen de cómputo	0 a 999
Contador IEC	sí
• tipo	SFB

Tiempos S7	128
• remanencia ajustable	de T 0 a T 127
• preajustado	sin temporizadores remanentes
• margen de tiempo	10 ms a 9.990 s
Temporizador IEC	sí
• tipo	SFB
Areas de datos y su remanencia	
área de datos remanente total (incl. marcas; temporizadores; contadores)	4.736 bytes
Marcas	2.048
• remanencia ajustable	de MB 0 a MB 225
• preajustado	de MB 0 a MB 15
Marcas de ciclo	8 (1 byte de marcas)
Bloques de datos	máx. 255 (DB 0 reservado)
• capacidad	máx. 16 Kbytes
• remanencia ajustable	8 DB; máx. 4096 bytes de datos
• preajustado	sin remanencia
Datos locales (no ajustable)	máx. 1.536 bytes
• según prioridad	256 bytes
Bloques	
OBs	vea lista de operaciones
• capacidad	máx. 16 Kbytes
Profundidad de anidado	
• según prioridad	8
• adicionales dentro de un OB de error	4
FB	máx. 192
• capacidad	máx. 16 Kbytes
FC	máx. 192
• capacidad	máx. 16 Kbytes

Áreas de direccionamiento (entradas/salidas)	
Área de direccionamiento de periferia digital/analógica	1 Kbyte/1 Kbyte (direccionable discrecionalmente)
• descentralizados	1 Kbyte/1 Kbyte
Imagen de proceso (no ajustable)	128/128 bytes
Canalres digitales	máx. 8.192 (menos 1 byte dirección de diagnóstico por cada esclavo DP)/8.192
• centralizados	máx. 1.024/1.024
Canales analógicos	máx. 512 (menos 1 byte dirección de diagnóstico por cada esclavo DP)/512
• centralizados	máx. 256/128
Configuración	
Bastidor	máx. 4
Módulos por cada bastidor	máx. 8
Cantidad de maestros DP	
• integrada	1
• a través de CP	1
Funciones de aviso S7	
Bloques S de alarma activos simultáneamente	máx. 50
Hora	
Reloj	sí
• respaldado	sí
• precisión	consulte el apartado 1.1.6
Contador de horas de funcionamiento	1
• número	0
• margen	0 a 32.767 horas
• granularidad	1 hora
• remanente	sí
Sincronización de la hora	sí
• en el autómata	maestro
• CP en MPI	maestro/esclavo
Funciones de prueba y puesta en marcha	
Variable Estado/Control	sí
• variable	entradas, salidas, marcas, DB, tiempos, contadores
• cantidad	
– observar variable	máx. 30
– forzar variable	máx. 14
Forzado permanente	sí
• variable	entradas, salidas
• cantidad	máx. 10
Estado bloque	sí
Paso individual	sí
Puntos de parada	2
Búfer de diagnóstico	sí
• cantidad de registros (no ajustable)	100
Funciones de comunicación	
Funciones PG/OP	sí
Comunicación por datos globales	sí
• cantidad de paquetes GD	
– emisor	1
– receptor	1
• capacidad de los paquetes GD	máx. 22 bytes
– consistentes	8 bytes
funciones básicas S7	sí (servidor)
• datos útiles por petición	máx. 76 bytes
– consistentes	32 bytes en X/I_PUT/_GET; 76 bytes en X_SEND/_RCV
Funciones S7	sí
• datos útiles por petición	máx. 160 bytes
– consistentes	32 bytes
Funciones compatibles con S5	sí (a través de CP y FC cargable)
• datos útiles por petición	según el CP
– consistentes	según el CP
Funciones estándar	sí (a través de CP y FC cargable)
• datos útiles por petición	según el CP
– consistentes	según el CP
Cantidad de recursos de enlace	12 para funciones PG/OP/básicas S7/S7
• reservados para	
– funciones PG ajustables preajustado	máx. 11 entre 1 y 11 1
– funciones OP ajustables preajustado	máx. 11 entre 1 y 11 1
– funciones básicas S7 ajustables preajustado	máx. 8 entre 0 y 8 8
Enlaces de routing	máx. 4

Interfases	
1. interface	
Funcionalidad	
• MPI	sí
• maestro DP	no
• esclavo DP	no
• separación galvánica	no
MPI	
• servicios	
– funciones PG/OP	sí
– comunicación por datos globales	sí
– funciones básicas S7	sí
– funciones S7	sí (servidor)
• velocidades de transferencia	19,2; 187,5 kbaudios
2. interface	
Funcionalidad	
• maestro DP	sí
• esclavo DP	sí
– observar/forzar; Programar; Routing	sí, conectable
• Intercambio directo de datos	sí
• acoplamiento punto a punto	no
• ajuste por defecto	ninguno
• separación galvánica	sí
Maestro DP	
• servicios	
– Equidistancia	sí
– SYNC/FREEZE	sí
– activar/desactivar esclavos DP	sí
• velocidades de transferencia	hasta 12 Mbaudios
• cantidad de esclavos DP	máx. 64
• área de direccionamiento	máx. 1 Kbyte E/1 Kbyte S
• datos útiles por esclavo DP	máx. 244 bytes E/ 244 bytes S
esclavo DP	
• servicios	
– Observar/forzar; Programar; routing	sí, conectable
• fichero GSD	Sie3802f.gsg
• velocidad de transferencia	... hasta 12 Mbaudios
• memoria intermedia	244 bytes E/244 bytes S
– áreas de direccionamiento	máx. 32 c/u con máx. 32 bytes

Dimensiones	
Dimensiones de montaje ancho × alto × fondo (mm)	80 × 125 × 130
Peso	aprox. 0,53 kg
Programación	
Lenguaje de programación	STEP 7
Juego de operaciones	vea lista de operaciones
Niveles de paréntesis	8
Funciones de sistema (SFC)	vea lista de operaciones
Bloques de función del sistema (SFB)	vea lista de operaciones
Protección del programa de aplicación	protección mediante contraseña
Tensiones, intensidades	
Tensión de alimentación	24 V c.c.
• margen admisible	20,4 a 28,8 V
Consumo (en vacío)	habitual. 0,9 A
Intensidad al conectar	habitual. 8 A
I^2t	0,4 A^2 s
Protección externa para líneas de alimentación (recomendación)	interruptor LS; 2 A, tipo B o C
Alimentación de PG a MPI (15 a 30 V c.c.)	máx. 200 mA
Potencia disipada	habitual. 10 W
Pila	sí
• autonomía de respaldo a 25° C y respaldo ininterrumpido de la CPU	mín. 1 año
• duración de almacenamiento de la batería a 25°C	aprox. 5 años
Batería	sí
– a entre 0 y 25° C	aprox. 4 semanas
– a 40° C	aprox. 3 semanas
– a 60° C	aprox. 1 semana
• Tiempo de carga	aprox. 1 hora

1.4.7 CPU 316-2 DP

Maestro DP o esclavo DP

La CPU 316-2 DP se puede utilizar con el 2º interface (interface PROFIBUS-DP) como maestro DP o esclavo DP en una red PROFIBUS-DP.

Las propiedades PROFIBUS-DP de la CPU 316-2 DP se describen detalladamente en el capítulo 2.

Datos técnicos de la CPU 316-2 DP

CPU y estado de producto	
MLFB	6ES57 316-2AG00-0AB0
• versión de hardware	01
• versión de firmware	V 1.1.0
• paquete de programas correspondiente	*STEP 7* V 5.0; Service Pack 03
Memorias	
Memoria central	
• integrada	128 Kbytes
• ampliable	no
Memoria de carga	
• integrada	192 Kbytes
• FEPROM ampliable	hasta 4 Mbytes
• RAM ampliable	no
Respaldo	sí
• con pila	todos los datos
• sin pila	4736 bytes
Tiempos de procesamiento	
Tiempos de procesamiento para	
• operaciones binarias	mín. 0,3 µs
• operaciones de palabras	mín. 1 µs
• aritmética en coma fija	mín. 2 µs
• aritmética en coma flotante	mín. 50 µs
Tiempos/contadores y su remanencia	
Contadores S7	64
• remanencia ajustable	de Z 0 a Z 63
• preajustado	de Z 0 a Z 7
• margen de cómputo	0 a 999
Contador IEC	sí
• tipo	SFB

Tiempos S7	128
• remanencia ajustable	de T 0 a T 127
• preajustado	sin temporizadores remanentes
• margen de tiempo	10 ms a 9.990 s
Temporizador IEC	sí
• tipo	SFB
Areas de datos y su remanencia	
Àrea de datos remanente total (incl. marcas; temporizadores; contadores)	4.736 bytes
Marcas	2.048
• remanencia ajustable	de MB 0 a MB 225
• preajustado	de MB 0 a MB 17
Marcas de ciclo	8 (1 byte de marcas)
Bloques de datos	511 (DB 0 reservado)
• capacidad	máx. 16 Kbytes
• remanencia ajustable	máx. 8 DB; 4096 bytes de datos
• preajustado	sin remanencia
Datos locales (no ajustable)	máx. 1.536 bytes
• según prioridad	256 bytes
Bloques	
OBs	vea lista de operaciones
• capacidad	máx. 16 Kbytes
Profundidad de anidado	
• según prioridad	8
• adicionales dentro de un OB de error	4
FB	máx. 256
• capacidad	máx. 16 Kbytes
FC	máx. 256
• capacidad	máx. 16 Kbytes

Áreas de direccionamiento (entradas/salidas)	
Área de direccionamiento de periferia digital/analógica	2 Kbytes/2 Kbytes (direccionable discrecionalmente)
• descentralizados	2 Kbytes/2 Kbytes
imagen de proceso (no ajustable)	128/128 bytes
Canalres digitales	máx. 16.384 (menos 1 byte dirección de diagnóstico por cada esclavo DP)/16.384
• centralizados	máx. 1.024/1.024
Canales analógicos	máx. 1.024 (menos 1 byte dirección de diagnóstico por cada esclavo DP)/1.024
• centralizados	máx. 256/128
Configuración	
Bastidor	máx. 4
Módulos por cada Bastidor	máx. 8
Cantidad de maestros DP	
• integrada	1
• a través de CP	1
Funciones de aviso S7	
Bloques S de alarma activos simultáneamente	máx. 50
Hora	
Reloj	sí
• respaldado	sí
• precisión	consulte el apartado 1.1.6
Contador de horas de funcionamiento	1
• número	0
• margen	0 a 32.767 horas
• granularidad	1 hora
• remanente	sí
Sincronización de la hora	sí
• en el autómata	maestro
• en MPI	maestro/esclavo
Funciones de prueba y puesta en marcha	
Variable Estado/Control	sí
• variable	entradas, salidas, marcas, DB, tiempos, contadores
• cantidad	
– observar variable	máx. 30
– forzar variable	máx. 14
Forzado permanente	sí
• variable	entradas, salidas
• cantidad	máx. 10
Estado bloque	sí
Paso individual	sí
Puntos de parada	2
Búfer de diagnóstico	sí
• cantidad de registros (no ajustable)	100
Funciones de comunicación	
Funciones PG/OP	sí
Comunicación por datos globales	sí
• cantidad de paquetes GD	
– emisor	1
– receptor	1
• capacidad de los paquetes GD	máx. 22 bytes
– consistentes	8 bytes
Funciones básicas S7	sí
• datos útiles por petición	máx. 76 bytes
– consistentes	32 bytes en X/I_PUT/_GET; 76 bytes en X_SEND/_RCV
Funciones S7	sí (servidor)
• datos útiles por petición	máx. 160 bytes
– consistentes	32 bytes
Funciones compatibles con S5	sí (a través de CP y FC cargable)
• datos útiles por petición	según el CP
– consistentes	según el CP
Funciones estándar	sí (a través de CP y FC cargable)
• datos útiles por petición	según el CP
– consistentes	según el CP
Cantidad de recursos de enlace	12 para funciones PG/OP/básicas S7/S7
• reservados para	
– funciones PG ajustables preajustado	máx. 11 entre 1 y 11 1
– funciones OP ajustables preajustado	máx. 11 entre 1 y 11 1
– funciones básicas S7 ajustables preajustado	máx. 8 entre 0 y 8 8
Enlaces de routing	máx. 4

Interfases	
1. interface	
Funcionalidad	
• MPI	sí
• maestro DP	no
• esclavo DP	no
• separación galvánica	no
MPI	**no**
• servicios	
– funciones PG/OP	sí
– comunicación por datos globales	sí
– funciones básicas S7	sí
– Funciones S7	sí (servidor)
• velocidades de transferencia	19,2; 187,5 kbaudios
2. interface	
Funcionalidad	
• maestro DP	sí
• esclavo DP	sí
– observar/forzar; programar; routing	sí, conectable
• Intercambio directo de datos	sí
• acoplamiento punto a punto	no
• ajuste por defecto	ninguno
• separación galvánica	sí
Maestro DP	
• servicios	
– equidistancia	sí
– SYNC/FREEZE	sí
– activar/desactivar esclavos DP	sí
• velocidades de transferencia	hasta 12 Mbaudios
• cantidad de esclavos DP	máx. 125
• área de direccionamiento	máx. 2 Kbytes E/2 Kbytes S
• datos útiles por esclavo DP	máx. 244 bytes E/ 244 bytes S

esclavo DP	
• servicios	
– observar/forzar; programar; routing	sí, conectable
• fichero GSD	Siem806f.gsg
• velocidad de transferencia	hasta 12 Mbaudios
• memoria intermedia	244 bytes E/244 bytes S
– áreas de direccionamiento	máx. 32 c/u con máx. 32 bytes
Dimensiones	
Dimensiones de montaje ancho × alto × fondo (mm)	80 × 125 × 130
Peso	aprox. 0,53 kg
Programación	
Lenguaje de programación	STEP 7
Juego de operaciones	vea lista de operaciones
Niveles de paréntesis	8
Funciones de sistema (SFC)	vea lista de operaciones
Bloques de función del sistema (SFB)	vea lista de operaciones
Protección del programa de aplicación	protección mediante contraseña
Tensiones, intensidades	
Tensión de alimentación	24 V c.c.
• margen admisible	20,4 a 28,8 V
Consumo (en vacío)	habitual. 0.9 A
Intensidad al conectar	habitual. 8 A
I^2t	0,4 A^2 S
Protección externa para líneas de alimentación (recomendación)	interruptor LS; 2A, tipo B o C
Alimentación de PG a MPI (15 a 30 V c.c.)	máx. 200 mA
Potencia disipada	habitual. 10 W
Pila	sí
• autonomía de respaldo a 25° C y respaldo ininterrumpido de la CPU	mín. 1 año
• duración de almacenamiento de la batería a 25°C	aprox. 5 años
Batería	sí
• autonomía de respaldo del reloj	
– a entre 0 y 25° C	aprox. 4 semanas
– a 40° C	aprox. 3 semanas
– a 60° C	aprox. 1 semana
• tiempo de carga	aprox. 1 hora

1.4.8 CPU 318-2

Características especiales

- 4 acumuladores
- El interface MPI se puede reconfigurar: MPI o PROFIBUS DP (maestro DP).
- Áreas de datos ajustables (imagen de proceso, datos locales)

En el apartado 4.1 se especifican las diferencias existentes entre la CPU 318-2 y las demás CPU.

Maestro DP o esclavo DP

La CPU 318-2 se puede utilizar en una red PROFIBUS-DP como maestro DP o esclavo DP. Tenga en cuenta que sólo un interface puede ser esclavo DP. Las propiedades PROFIBUS-DP de la CPU 318-2 se describen detalladamente en el capítulo 2.

Areas de datos ajustables y memoria central ocupada

Mediante la parametrización para la CPU 318-2, puede modificar la magnitud de la imagen del proceso para las entradas y salidas, así como las áreas de los datos locales.
La ampliación de los valores preajustados para la imagen de proceso y los datos locales ocupa un espacio adicional en la memoria de trabajo que ya no estará disponible para los programas de usuario.
A tal efecto, deberán observarse las proporciones siguientes:

- imagen de proceso de las entradas: 1 byte PAE ocupa 12 bytes en la memoria de trabajo
  Imagen de proceso de las salidas: 1 byte PAA ocupa 12 bytes en la memoria de trabajo

  Ejemplo:
  256 bytes en PAE ocupan 3072 bytes, y
  2047 bytes en PAE ocupan 24564 bytes en la memoria de trabajo.
- datos locales: 1 byte de datos locales ocupa 1 byte en la memoria central
  Por cada clase de prioridad hay ajustados previamente 256 bytes. Con 14 clases de prioridad hay ocupados por lo tanto 3.584 bytes en la memoria central. Es decir, para una capacidad máxima de 8.192 bytes puede asignar aún 4.608 bytes, que entonces ya no están disponibles en la memoria central para el programa de aplicación.

Comunicación

El primer interface de la CPU se puede reconfigurar de interface MPI a interface DP. Mediante el interface DP se puede operar la CPU como maestro DP o esclavo DP. Durante el routing, para cada uno de los dos interfaces se reduce la cantidad máxima de enlaces posibles en 1 enlace por cada enlace PG/OP activo que utilice la CPU 318-2 como router.

FM 353/354 decentral

Si utiliza la CPU 318-2 como maestro DP, puede utilizar el FM 353 a partir de 6ES7353-1AH01-0AE0, versión de firmware 3.4/03; el FM 354 a partir de 6ES7354-1AH01-0AE0, versión de firmware 3.4/03 de forma decentral en un ET 200M.

En un S7-300 con CPU 318-2 no se pueden utilizar los siguientes módulos:

FM 357 hasta 6ES7357-4_H02-3AE_, versión de firmware 2.1 inclusive;

FM NC hasta 6FC5250-3AX00-7AH0, versión de firmware 3.7 + Toolbox 6FC5252-3AX2Z-6AB0, versión de software 3,6 inclusive;

SM 338 hasta 6ES7338-7UH00-0AC0, versión 07 inclusive;

SIXWAREX M hasta 7MH4553-1AA41, versión de firmware 0119 inclusive;

SINAUT ST7 TIM, 6NH7800-_A__0 (consejo: utilice el módulo TIM stand alone como estación).

Accesos periféricos no permitidos a la CPU 318-2

Operaciones T PAW en módulos de periferia insertados de forma central en las que los bytes correspondientes residan en diversos módulos de periferia.

Datos técnicos de la CPU 318-2

CPU y estado de producto	
MLFB	6ES7 318-2AJ00-0AB0
• versión de hardware	03
• versión de firmware	V 3.0
• paquete de programas correspondiente	*STEP 7* V 5.1 + Service Pack 02
Memorias	
Memoria central	
• integrada	256 Kbytes datos/ 256 Kbytes código
• ampliable	no
Memoria de carga	
• integrada	64 Kbytes
• FEPROM ampliable	hasta 4 Mbytes
• RAM ampliable	hasta 2 Mbytes
Respaldo	sí
• con pila	todos los datos
• sin pila	máx. 11 Kbytes
Tiempos de procesamiento	
Tiempos de procesamiento para	
• operaciones binarias	mín. 0,1 µs
• operaciones de palabras	mín. 0,1 µs
• aritmética en coma fija	mín. 0,1 µs
• aritmética en coma flotante	mín. 0,6 µs
Tiempos/contadores y su remanencia	
Contadores S7	512
• remanencia ajustable	de Z 0 a Z 511
• preajustado	de Z 0 a Z 7
• margen de cómputo	0 a 999
Contador IEC	sí
• tipo	SFB
Tiempos S7	512
• remanencia ajustable	de T 0 a T 511
• preajustado	sin temporizadores remanentes
• margen de tiempo	10 ms a 9.990 s
Temporizador IEC	sí
• tipo	SFB

Areas de datos y su remanencia	
Àrea de datos remanente total (incl. marcas; temporizadores; contadores)	máx. 11 Kbytes
Marcas	8192
• remanencia ajustable	de MB 0 a MB 1023
• preajustado	de MB 0 a MB 15
Marcas de ciclo	8 (1 byte de marcas)
Bloques de datos	2.047 (DB 0 reservado)
• capacidad	máx. 64 Kbytes
• remanencia ajustable	máx. 8 DB, máx. 8.192 bytes de datos
• preajustado	sin remanencia
Datos locales (ajustable)	máx. 8.192 bytes
• preajustado	3.584 bytes
• según prioridad	256 bytes (ampliable hasta 8.192 bytes)
Bloques	
OBs	vea lista de operaciones
• capacidad	máx. 64 Kbytes
Profundidad de anidado	
• según prioridad	16
• adicionales dentro de un OB de error	3
FB	máx. 1.024
• capacidad	máx. 64 Kbytes
FC	máx. 1.024
• capacidad	máx. 64 Kbytes
Áreas de direccionamiento (entradas/salidas)	
Área de direccionamiento de periferia digital/analógica	máx. 8 Kbytes/8 Kbytes (direccionables discrecionalmente)
• descentralizados	
– Interfase MPI/DP	máx. 2 Kbytes/2 Kbytes
– interfase DP	máx. 8 Kbytes/8 Kbytes
Imagen de proceso (ajustable)	2.048/2.048 bytes
• preajustado	256/256 bytes
Canalres digitales	máx. 65.536 (menos 1 byte dirección de diagnóstico por cada esclavo DP)/65.536
• centralizados	máx. 1.024/1.024
Canales analógicos	máx. 4.096/4.096
• centralizados	máx. 256/128

Configuración	
Bastidor	máx. 4
Módulos por cada bastidor	máx. 8
Cantidad de maestros DP	
• integrada	2
• a través de CP	2
Funciones de aviso S7	
Bloques S de alarma y bloques D de alarma activos simultáneamente	máx. 100
Hora	
Reloj	sí
• respaldado	sí
• precisión	consulte el apartado 1.1.6
Contador de horas de funcionamiento	8
• número	0 a 7
• margen	0 a 32.767 horas
• granularidad	1 hora
• remanente	sí
Sincronización de la hora	sí
• en el autómata	maestro/esclavo
• a través de MPI	maestro/esclavo
• a través de DP	maestro/esclavo
Funciones de prueba y puesta en marcha	
Variable Estado/Control	sí
• variable	entradas, salidas, marcas, DB, tiempos, contadores
• cantidad	máx. 70
Forzado permanente	sí
• variable	entradas, salidas, marcas, entradas periféricas, salidas periféricas
• cantidad	máx. 256
Estado bloque	sí
Paso individual	sí
Puntos de parada	4
Búfer de diagnóstico	
• cantidad de registros (no ajustable)	100
Funciones de comunicación	
Funciones PG/OP	sí
Comunicación por datos globales	sí
• cantidad de paquetes GD	
– emisor	1
– receptor	2
• capacidad de los paquetes GD	54 bytes
– consistentes	32 bytes
Funciones básicas S7	sí
• datos útiles por petición	máx. 76 bytes
– consistentes	76 bytes
Funciones S7	sí (servidor)
• datos útiles por petición	máx. 160 bytes
– consistentes	byte, palabra, palabra doble
Funciones compatibles con S5	sí (a través de CP y FC cargable)
• datos útiles por petición	según el CP
– consistentes	según el CP
Funciones estándar	sí (a través de CP y FC cargable)
• datos útiles por petición	según el CP
– consistentes	según el CP
Interfases	
1. interface	
Funcionalidad	
• MPI	sí
• maestro DP	sí
• esclavo DP	sí
• Intercambio directo de datos	sí
• ajuste por defecto	MPI
• con separación galvánica	sí
Cantidad de enlaces	máx. 32
– están reservados	1 enlace PG 1 enlace OP
MPI	
• servicios	
– funciones PG/OP	sí
– comunicación por datos globales	sí
– funciones básicas S7	sí
– funciones S7	sí (servidor)
• velocidades de transferencia	hasta 12 Mbaudios

Maestro DP	
• servicios	
– equidistancia	sí
– SYNC/FREEZE	sí
– activar/desactivar esclavos DP	sí
• velocidades de transferencia	hasta 12 Mbaudios
• área de direccionamiento	máx. 2 Kbytes E/2 Kbytes S
• datos útiles por esclavo DP	máx. 244 bytes E/ 244 bytes S
Esclavo DP	
• servicios	
– observar/forzar; programar; routing	sí, conectable
• fichero GSD	siem807f.gsg
• velocidad de transferencia	hasta 12 Mbaudios
• memoria intermedia	244 bytes E/244 bytes S
2. interface	
Funcionalidad	
• maestro DP	sí
• esclavo DP	sí
– Observar/Forzar; Programar; Routing	sí, conectable
• intercambio directo de datos	sí
• acoplamiento PtP	no
• ajuste por defecto	ninguno
• separación galvánica	sí
Cantidad de enlaces	máx. 16
– están reservados	1 enlace PG 1 enlace OP
Maestro DP	
• servicios	
– funciones PG/OP	sí
– equidistancia	sí
– SYNC/FREEZE	sí
– activar/desactivar esclavos DP	sí
• velocidades de transferencia	hasta 12 Mbaudios
• cantidad de esclavos DP	máx. 125
• área de direccionamiento	máx. 8 Kbytes E/8 Kbytes S
• datos útiles por esclavo DP	máx. 244 bytes E/ 244 bytes S

Esclavo DP	
• servicios	
– estado/control; programación; routing	sí, conectable
• archivo GSD	siem807f.gsg
• velocidad de transferencia	hasta 12 Mbaudios
• memoria intermedia	244 bytes E/244 bytes S
Dimensiones	
Dimensiones de montaje ancho × alto × fondo (mm)	160 × 125 × 130
Peso	aprox. 0,93 kg
Programación	
Lenguaje de programación	STEP 7
Juego de operaciones	vea lista de operaciones
Niveles de paréntesis	16
Funciones de sistema (SFC)	vea lista de operaciones
Bloques de función del sistema (SFB)	vea lista de operaciones
Protección del programa de aplicación	protección mediante contraseña
Tensiones, intensidades	
Tensión de alimentación	24 V c.c.
• margen admisible	20,4 V a 28,8 V
Consumo (en vacío)	habitual. 1,2 A
Intensidad al conectar	habitual. 8 A
I^2t	0,4 A^2s
Protección externa para líneas de alimentación (recomendación)	interruptor LS; 2 A, tipo B o C
Alimentación de PG a MPI (15 a 30 V c.c.)	máx. 200 mA
Potencia disipada	habitual. 12 W
Pila	sí
• autonomía de respaldo a 25° C y respaldo ininterrumpido de la CPU	mín. 1 año
• duración de almacenamiento de la batería a 25° C	aprox. 5 años
Batería	sí
• autonomía de respaldo del reloj	
– a entre 0 y 25° C	aprox. 4 semanas
– a 40° C	aprox. 3 semanas
– a 60° C	aprox. 1 semana
• tiempo de carga	aprox. 1 hora

CPU 31x-2 como maestro DP/esclavo DP y comunicación directa

2

Introducción

En este capítulo se exponen las características y datos técnicos requeridos para las CPU 315-2 DP, 316-2 DP y 318-2 al emplear las mismas como maestro DP o esclavo DP y configurarlas para la comunicación directa.

Convención: Dado que el maestro DP/esclavo DP se comporta igual en todas las CPUs, en lo sucesivo se denominarán CPUs CPU 31x-2.

Nota sobre la CPU 318-2: En la CPU 318-2 puede utilizar el interface MPI/DP como interface DP; aquí, sin embargo, sólo se puede configurar como maestro DP, pero no como esclavo DP.

Indice del capítulo

Apartado	Tema	Página
2.1	Información sobre la funcionalidad DPV1	2-2
2.2	Áreas de direccionamiento DP de las CPU 31x-2	2-4
2.3	CPU 31x-2 como maestro DP	2-5
2.4	Diagnóstico de la CPU 31x-2 como maestro DP	2-6
2.5	CPU 31x-2 como esclavo DP	2-13
2.6	Diagnóstico de la CPU 31x-2 como esclavo DP	2-18
2.7	Comunicación directa	2-32
2.8	Diagnóstico en la comunicación directa	2-33

Referencias adicionales

Las descripciones e indicaciones relativas a la configuración hardware y software de una subred PROFIBUS y al diagnóstico en la misma pueden consultarse en la ayuda online de *STEP 7*.

2.1 Información sobre la funcionalidad DPV1

Objetivos

Se ha revisado la norma relativa a la periferia descentralizada EN50170. Todas las modificaciones realizadas se recogen en la IEC 61158 / EN 50170, volumen 2, PROFIBUS. Para simplificar, hablaremos a partir de este momento del modo DPV1.

¿Cómo se puede reconocer un maestro o esclavo DPV1?

Maestro DP: Las CPU de la familia S7-400 y la CPU 318-2, todas con interface DP integrada, son compatibles con la funcionalidad de maestro DPV1 a partir de la versión de firmware 3.0.0.

Los esclavos DP, que en el catálogo de hardware de STEP 7 se recogen por su nombre de familia, se pueden encontrar en el texto informativo como esclavos DPV1. Los esclavos DP, que se integran en STEP 7 a través de archivos GSD, son compatibles a partir de la revisión 3 de GSD con la funcionalidad V1.

¿A partir de qué versión de STEP 7 se puede cambiar a DPV1?

A partir de STEP 7 V5.1, Servicepack 2.

¿Qué modos de operación existen para componentes DPV1?

Está utilizando un componente de automatización DPV1, pero no desea cambiar a DPV1. Utilice entonces el modo compatible S7. Este modo el componente de automatización es compatible con EN50170. No obstante, en tal caso no podrá aprovechar por completo la funcionalidad DPV1. De este modo se pueden aplicar, por ejemplo, los nuevos SFB 52-54. Los datos que faltan se sustituyen por valores estándar.

Si está utilizando componentes de automatización compatibles con DPV1 y desea cambiar a DPV1 utilice el modo DPV1. En este modo podrá aprovechar toda la funcionalidad DPV1. Podrá seguir utilizando como de costumbre los componentes de automatización del equipo que no sean compatibles con DPV1.

¿Se pueden seguir utilizando todos los esclavos utilizados hasta el momento después de cambiar a DPV1?

Sí, sin limitaciones. Lo único con lo que no son compatibles los esclavos que está utilizando son las funciones ampliadas de DPV1.

¿Se pueden utilizar los esclavos DPV1 sin realizar el cambio?

Sí, sin limitaciones. Los esclavos DPV1 se comportarán entonces como esclavos convencionales. Para ello puede utilizar esclavos DPV1 de la empresa SIEMENS AG en el denominado ”modo compatible S7”. Para poder aprovechar esclavos DPV1 de otros fabricantes necesita un archivo GSD que se ajuste a la EN50170, revisión sucinta 3. DPV1 – en todo el equipo.

Si cambia a DPV1, deberá cambiar todo el equipo a DPV1. Esto se puede configurar en STEP 7 en el módulo Configuración de hardware (modo DP).

Encontrará más información sobre el cambio a DPV1 en nuestro Customer Support en los FAQ bajo ID: 7027576

2.2 Áreas de direccionamiento DP de las CPU 31x-2

Àreas de direccionamiento de las CPU 31x-2

Área de direccionamiento	315-2 DP	316-2 DP	318-2
Área de direccionamiento DP entradas y salidas respectivamente	1.024 bytes	2.048 bytes	8.192 bytes
de los cuales en la imagen del proceso entradas y salidas respectivamente	Byte 0 a 127	Byte 0 a 127	Byte 0 a 255 (por defecto) ajustable hasta el byte 2047

Las **direcciones de diagnóstico DP** ocupan en el área de direccionamiento de las entradas 1 byte para el maestro DP y 1 byte para cada esclavo DP. Bajo estas direcciones se puede consultar, por ejemplo, el diagnóstico de norma DP de cada uno de las estaciones (parámetro LADDR del SFC 13). Las direcciones de diagnóstico DP se definen en la configuración software. Si no se define ninguna dirección de diagnóstico DP, *STEP 7* se asignará para éstas las direcciones a partir de la máxima dirección de byte.

Configuración de módulos con direccionamiento en el área de direccionamiento de la periferia

Configure un módulo con direccionamiento en el área de direccionamiento de la periferia siempre de tal manera que se encuentre siempre (totalmente) dentro o fuera de la imagen del proceso. De lo contrario no se puede garantizar la coherencia y se pueden generar datos erróneos.

2.3 CPU 31x-2 como maestro DP

Introducción

En este apartado se describen las propiedades y datos técnicos de la CPU cuando actúa como maestro DP.

Las propiedades y datos técnicos de las CPU 31x-2 empleadas como CPU “estándar” aparecen en el capítulo 1.

Requisito

¿Debe ser la interfase MPI/DP una interfase DP? En tal caso configure esta interfase como interfase DP.

Antes de la puesta en marcha es necesario configurar la CPU como maestro DP. Es decir, en *STEP 7* deberá efectuar los sigueintes pasos:

- configurar la CPU como maestro DP,
- asignarle una dirección PROFIBUS,
- asignarle una dirección de diagnóstico de maestro,
- integrar esclavos DP en el sistema maestro DP.

  ¿Es alguno de los esclavos DP una CPU 31x-2?

  En este caso, dicho esclavo DP figura en el catálogo PROFIBUS-DP como ”equipo ya configurado”. A esta CPU esclavo DP se asigna en el maestro DP una dirección de diagnóstico de esclavo. Acople el maestro DP con la CPU del esclavo DP y establecer las áreas de direccionamiento para el intercambio de datos con la CPU del esclavo DP.

Observar/forzar, programación a través de PROFIBUS

Como alternativa a la interfase MPI, puede programar la CPU a través de la interfase PROFIBUS-DP o bien ejecutar las funciones PG Estado y Control.

Nota

La aplicación de las funciones Estado y Control a través de la interfase PROFIBUS-DP prolonga el ciclo DP.

Equidistancia

A partir de STEP7 V 5.x es posible parametrizar para las subredes PROFIBUS ciclos de bus de longitud idéntica (equidistantes). La equidistancia se describe detalladamente en la ayuda online de STEP7.

Inicialización del sistema maestro DP

Una CPU 31x-2 DP es el maestro DP	Una CPU 318-2 es el maestro DP
Mediante el parámetro “Transferir parámetros a módulos” se ajusta también la supervisión de inicialización de los esclavos DP.	Mediante los parámetros “Transferir parámetros a módulos” y “Acuse por módulo” se ajusta la supervisión de inicialización de los esclavos DP.
Es decir, los esclavos DP deben inicializarse y ser parametrizados por la CPU (en calidad de maestro DP) durante el tiempo ajustado.	

Dirección PROFIBUS del maestro DP

No ajustar 126 como direción PROFIBUS para la CPU 31x2.

2.4 Diagnóstico de la CPU 31x-2 como maestro DP

Diagnóstico mediante indicación LED

En la tabla 2-1 se explica el significado del LED BUSF.
En una señalización luce o parpadea siempre el diodo BUSF asignado a la interfase configurada como interfase PROFIBUS-DP.

Tabla 2-1 Funciones del diodo ”BUSF” para la CPU 31x-2 como maestro DP

BUSF	Significado	Solución
apagado	Configuración en orden; Es posible acceder a todos los esclavos configurados	–
luce	• fallo en bus (anomalía física) • error de interfase DP • diferentes velocidades en modo multimaestro DP	• compruebe que el cable de bus no haya sufrido un cortocircuito o una interrupción. • analice la información de diagnóstico. Repita la configuración o corrija la configuración ya realizada.
parpadea	• fallo de estación • no es posible acceder por lo menos a uno de los esclavos asignados	• compruebe si el cable de bus está conectado a la CPU 31x-2 ó si el bus está interrumpido. • espere hasta que la CPU 31x-2 haya arrancado. Si el LED no deja de parpadear, compruebe los esclavos DP o analice la información de diagnóstico de los esclavos DP.

Lectura del diagnóstico mediante STEP 7

Tabla 2-2 Lectura del diagnóstico mediante *STEP 7*

Maestro DP	Bloque o registro en *STEP 7*	Aplicación	Consulte ...
CPU 31x-2	Registro “Diagnóstico esclavo DP”	Visualización del diagnóstico de esclavos en texto explícito en el interface de *STEP 7*	Consulte el capítulo “Diagnosticar hardware” en la ayuda en pantalla de *STEP 7* y en el manual de usuario *STEP 7*.
	SFC 13 “DPNRM_DG”	Lectura del diagnóstico de esclavos (guardándolo en el área de datos del programa de aplicación)	Para la estructura de la CPU 31x-2, consulte el capítulo 2.6.4; para la SFC, consulte el manual de referencia *Funciones del sistema y funciones estándar*; para la estructura de otros esclavos, consulte las respectivas descripciones.
	SFC 59 “RD_REC”	Lectura de los registros de datos del diagnóstico S7 (guardándolo en el área de datos del programa de aplicación)	Manual de referencia *Funciones del sistema y funciones estándar*
	SFC 51 “RDSYSST”	Lectura de listas de estado del sistema. En la alarma de diagnóstico, llame la SFC 51 mediante el código ID de SZL W#16#00B4 y lea la SZL de la CPU esclava.	
	SFB 52 “RDREC” (sólo 318-2)	Para el entorno DPV1 se aplica lo siguiente: Lectura de los registros de datos del diagnóstico S7 (guardándolos en el área de datos del programa de aplicación)	
	SFB 54 “RALRM” (sólo 318-2)	Para el entorno DPV1 se aplica lo siguiente: Leer la información de las alarmas dentro del correspondiente OB de alarma	

Evaluación del diagnóstico en el programa de aplicación

En las dos figuras siguientes se muestra cómo proceder para poder evaluar el diagnóstico en el programa de aplicación.
Para la CPU 315-2 DP debe tenerse en cuenta su número de referencia:

CPU 315-2 DP **<** 6ES7 315-2AF**03**-0AB0	CPU 315-2 DP desde 6ES7315-2AF**03**-0AB0 CPU 316-2 DP desde 6ES7316-2AG00-0AB0 CPU 318-2 desde 6ES7318-2AJ00-0AB0
Consulte la figura 2-1 en la página 2-8	Consulte la figura 2-2 en la página 2-9

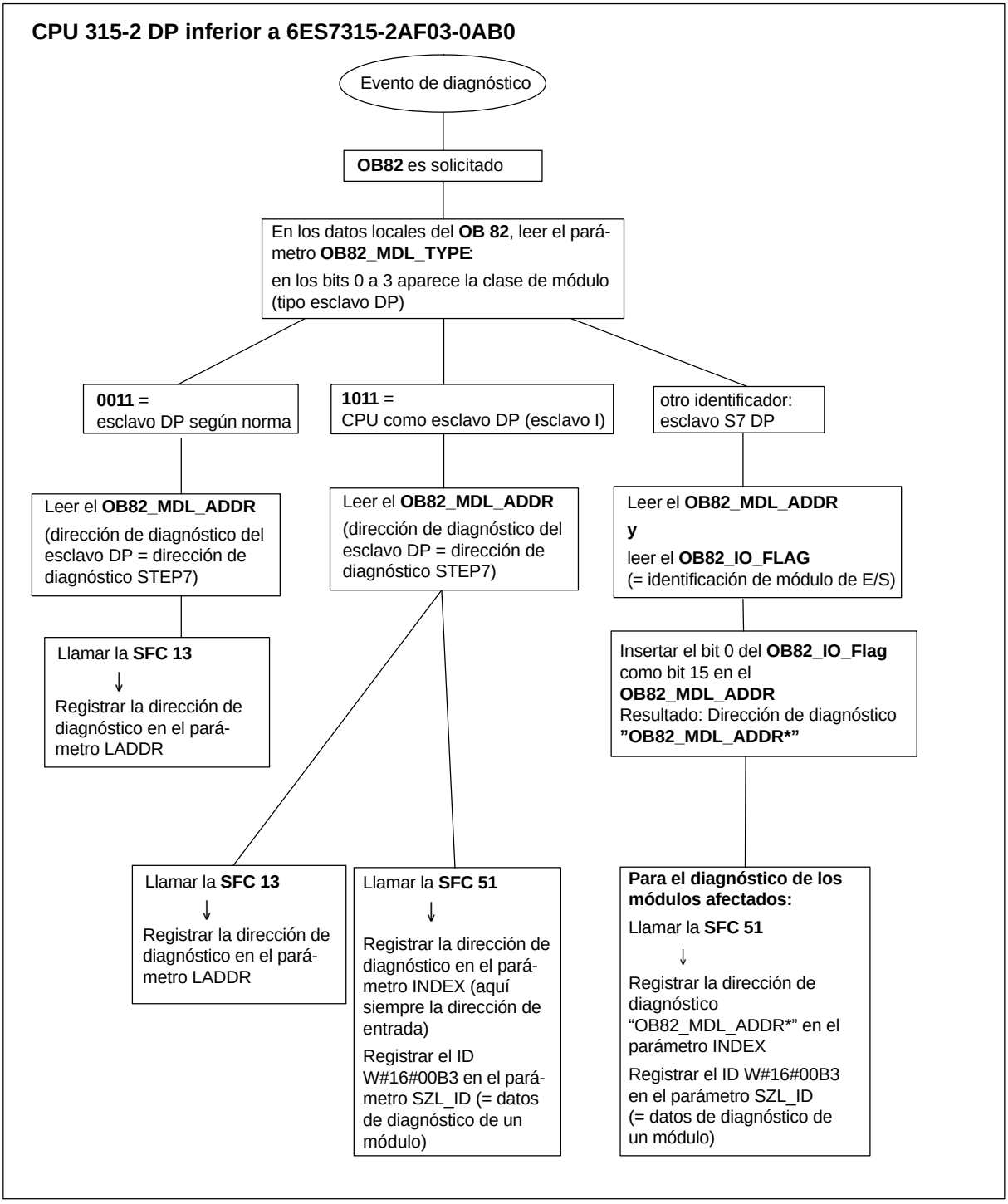


Figura 2-1 Diagnóstico para CPU 315-2 DP **<** 315-2AF**03**

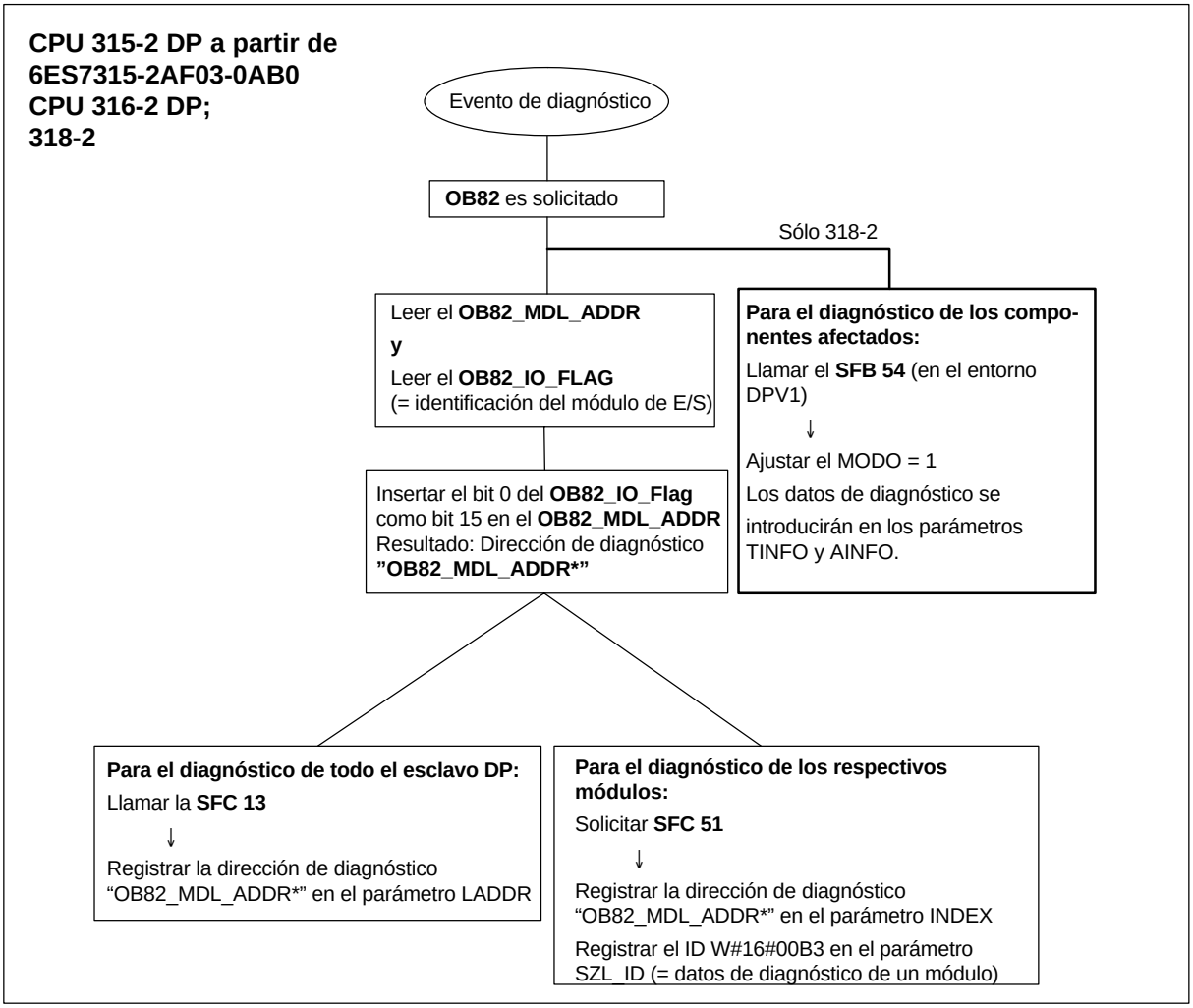


Figura 2-2 Diagnóstico para CPU 31x-2 (315-2 DP desde 315-2AF**03**)

Direcciones de diagnóstico

En la CPU 31x-2 se asignan direcciones de diagnóstico para el PROFIBUS-DP. Para la configuración debe tenerse en cuenta que las direcciones de diagnóstico DP están asignadas por una parte al maestro DP y por otra parte al esclavo DP.

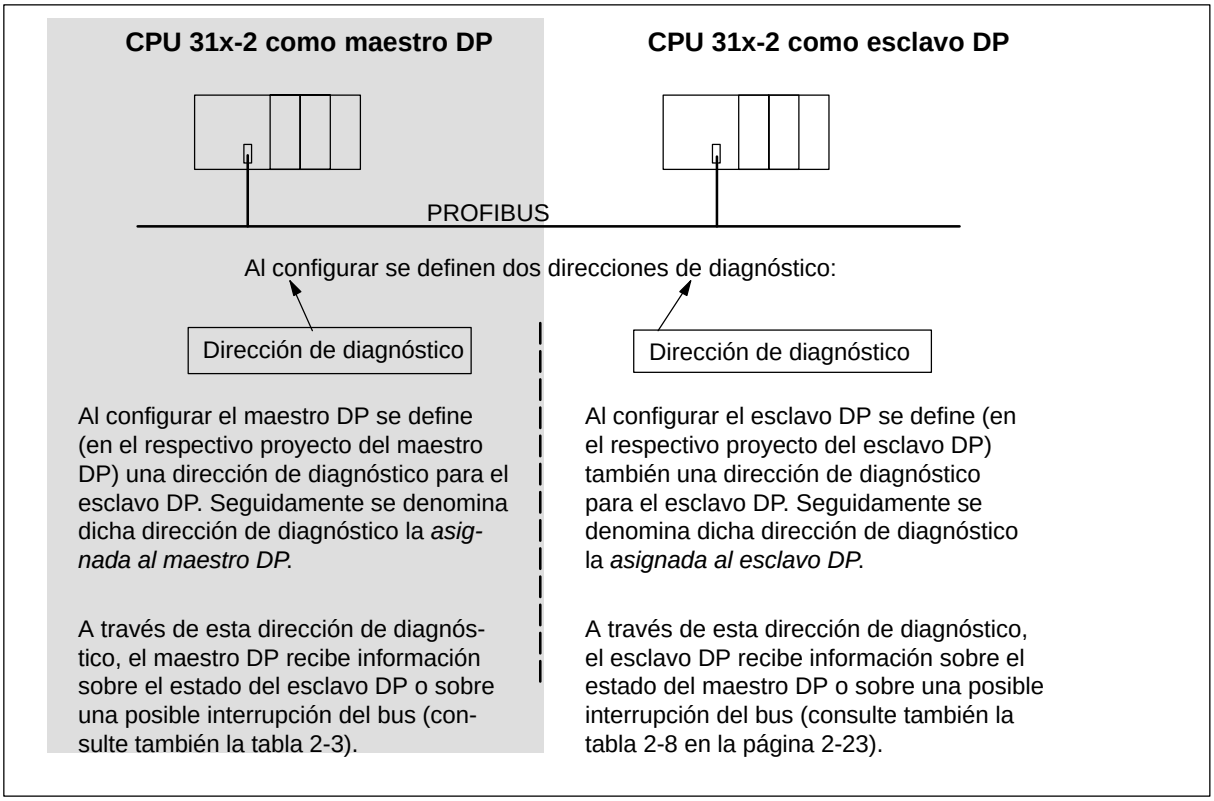


Figura 2-3 Direcciones de diagnóstico para maestro DP y esclavo DP

Detección de eventos

La tabla 2-3 muestra cómo la CPU 31x-2, en calidad de maestro DP, detecta cambios de estado operativo de una CPU como esclavo DP o bien interrupciones en la transferencia de datos.

Tabla 2-3 Detección de eventos de las CPU 31x-2 como maestro DP

Evento	Reacción en el maestro DP
Interrupción del bus (cortocircuito, desenchufado)	• llamada del OB 86 con el mensaje *Fallo del equipo* (evento entrante; dirección de diagnóstico del esclavo DP asignada al maestro DP) • en caso de acceso a la periferia: Llamada del OB 122 (error de acceso a la periferia)
Esclavo DP: RUN → STOP	• llamada del OB 82 con el mensaje *Módulo defectuoso* (evento entrante; dirección de diagnóstico del esclavo DP asignada al maestro DP; variable OB82_MDL_STOP=1)
Esclavo DP: STOP → RUN	• solicitud del OB 82 con el aviso *Módulo OK* (evento saliente; dirección de diagnóstico del esclavo DP asignado al maestro DP; variable OB82_MDL_STOP=0)

Evaluación en el programa de aplicación

La siguiente tabla 2-4 muestra cómo puede evaluar, por ejemplo, transiciones RUN-STOP del esclavo DP en el maestro DP (consulte también la tabla 2-3).

Tabla 2-4 Evaluación de transiciones RUN-STOP del esclavo DP en el maestro DP

En el maestro DP		En el esclavo DP (CPU 31x-2 DP)
Direcciones de diagnóstico: (Ejemplo) dirección de diagnóstico de maestro=**1023** dirección de diagnóstico de esclavo en el sistema maestro=**1022**		Direcciones de diagnóstico: (Ejemplo) dirección de diagnóstico de esclavo=**422** dirección de diagnóstico de maestro=no relevante
La CPU llama el OB 82 por medio de (entre otros) los siguientes datos: • OB 82_MDL_ADDR:=**1022** • OB82_EV_CLASS:=B#16#39 (evento entrante) • OB82_MDL_DEFECT:=Fallo en módulo Consejo: También encontrará estos datos en el búfer de diagnóstico de la CPU. En el programa de aplicación conviene programar también la SFC 13 “DPNRM_DG” para leer los datos de diagnóstico del esclavo DP. En el **entorno DPV1** aconsejamos la utilización del SFB54. Este bloque indica la totalidad de la información de alarma.	←	CPU: RUN → STOP La CPU genera un telegrama de diagnóstico de esclavo DP (consulte el apartado 2.6.4).

2.5 CPU 31x-2 como esclavo DP

Introducción

En este apartado se describen las propiedades y datos técnicos de la CPU cuando actúa como esclavo DP.

Las propiedades y datos técnicos de la CPU en calidad de CPU ”estándar” figuran en el capítulo 1.

Requisito

¿Debe ser la interfase MPI/DP una interfase DP? En tal caso debe configurar esta interfase como interfase DP.

Antes de poner en marcha la CPU es necesario configurarla como esclavo DP. Es decir, en *STEP 7* deberá efectuar los sigueintes pasos:

- ”conectar” la CPU como esclavo DP,
- asignarle una dirección PROFIBUS,
- asignarle una dirección de diagnóstico de esclavo,
- establecer las áreas de direccionamiento para el intercambio de datos con el maestro DP.

Ficheros GSD

Se requiere un fichero GSD para poder configurar la CPU 31x-2 como esclavo DP en un sistema maestro DP.
En *COM PROFIBUS* desde V 4.0 ya va incluido el fichero GSD.

Si trabaja con una versión inferior o con otra herramienta de configuración, podrá obtener este fichero GSD

- en Internet bajo http://www.ad.siemens.de/csi_e/gsd

o bien

- a través de módem del **S**chnitt**S**tellen**C**enter Fürth llamando al teléfono +49 (911) 737972.

Telegramas de configuración y parametrización

STEP 7 soporta la configuración/parametrización de la CPU 31x-2. Si necesita una descripción del telegrama de configuración o parametrización, por ejemplo para un control con un monitor de bus, consulte la descripción de configuración y parametrización en Internet bajo la dirección http://www.ad.siemens.de/simatic-cs, código ID: 1452338.

Observar/forzar, programación a través de PROFIBUS

Como alternativa a la interfase MPI, puede programar la CPU a través de la interfase PROFIBUS-DP o bien ejecutar las funciones PG Estado y Control. Para ello, al configurar la CPU como esclavo DP en *STEP 7* es necesario habilitar dichas funciones.

Nota

La aplicación de las funciones Observar y Forzar través de la interfase PROFIBUS-DP prolonga el ciclo DP.

Transferencia de datos a través de una memoria intermedia

La CPU 31x-2 en calidad de esclavo DP pone a disposición del PROFIBUS DP una memoria intermedia. La transferencia de datos entre la CPU como esclavo DP y el maestro DP tiene lugar siempre a través de esta memoria intermedia. Para ello se configuran hasta 32 áreas de direccionamiento.

Es decir, el maestro DP escribe sus datos en esa área de direccionamiento de la memoria intermedia y la CPU lee dichos datos en el programa de usuario y al revés.

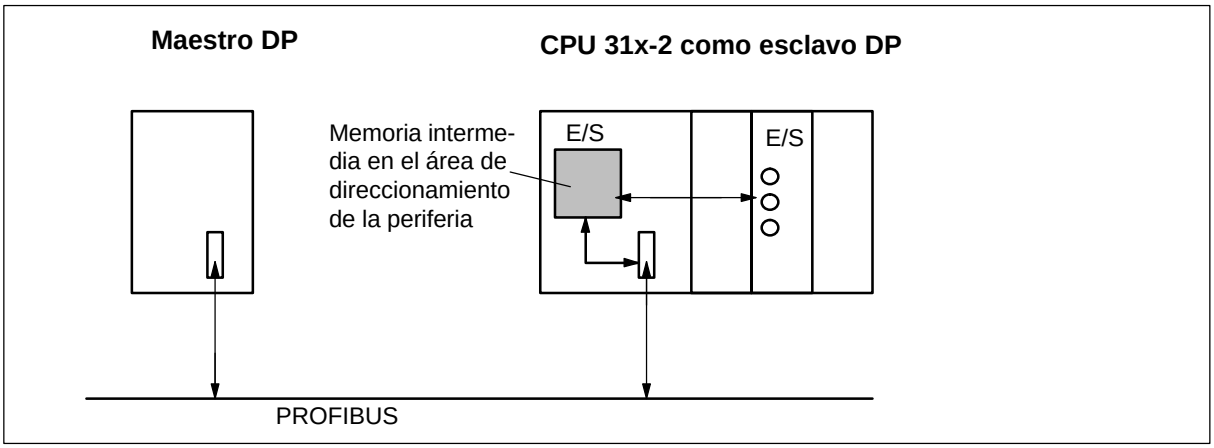


Figura 2-4 Memoria intermedia en la CPU 31x-2 como esclavo DP

Áreas de direccionamiento de la memoria intermedia

En *STEP 7* se configuran áreas de direccionamiento de entradas y salidas:

- se pueden configurar como máximo 32 áreas de direccionamiento de entradas o salidas.
- cada una de estas áreas de direccionamiento puede tener un tamaño máximo de 32 bytes.
- en total son configurables un máximo de 244 bytes para entradas y 244 bytes para salidas.

En la siguiente tabla se muestra el principio de las áreas de direccionamiento. Esta relación aparece también en la configuración de *STEP 7*.

Tabla 2-5 Ejemplo de configuración para las áreas de direccionamiento de la memoria intermedia

	Tipo	Dirección maestro	Tipo	Dirección esclavo	Long.	Unidad	Coherencia
1	E	222	S	310	2	Byte	Unidad
2	S	0	E	13	10	Palabra	Longitud total
:							
32							
	Áreas de direccionamiento en la CPU maestro DP		Áreas de direccionamiento en la CPU esclava DP		Estos parámetros de las áreas de direccionamiento deberán ser iguales para el maestro DP y para el esclavo DP.		

Reglas

Al operar con la memoria intermedia es preciso respetar las reglas siguientes:

- asignación de las áreas de direccionamiento:
  - los datos de entrada del esclavo DP son **siempre** los datos de salida del maestro DP.
  - los datos de salida del esclavo DP son **siempre** los datos de entrada del maestro DP.
- las direcciones pueden asignarse libremente. Dentro del programa de aplicación, a los datos se accede con instrucciones de carga/transferencia o con las SFCs 14 y 15. También puede indicar direcciones de la imagen del proceso de las entradas o salidas.

Nota

Para la memoria intermedia se asignan direcciones del área de direccionamiento DP de la CPU 31x-2.

¡Las direcciones previstas para la memoria intermedia no deberán adjudicarse también para los módulos periféricos en la CPU 31x-2!

- la dirección más baja de las diferentes áreas de direccionamiento es la dirección inicial de la correspondiente área de direccionamiento.
- la longitud, la unidad y la coherencia de las áreas de direccionamiento de maestro y esclavo DP correspondientes deberá ser la misma.

Maestro DP S5

Si emplea un módulo IM 308 C como maestro DP y la CPU 31x-2 como esclavo DP, rige lo siguiente para el intercambio de los datos coherentes:

En el IM 308 C es necesario programar el FB 192 para poder transferir datos coherentes entre el maestro DP y el esclavo DP. ¡El FB 192 sólo transfiere desde o hacia la CPU 31x-2 los datos de forma coherente en un bloque!

S5-95 como maestro DP

Si emplea un autómata S5-95 como maestro DP, deberá ajustar sus parámetros del bus también para la CPU 31x-2 como esclavo DP.

Programa de ejemplo

A continuación se presenta un pequeño programa de ejemplo para el intercambio de datos entre el maestro DP y el esclavo DP. En él figuran las direcciones ya conocidas de la tabla 2-5.

En la CPU esclavo DP	En la CPU maestro DP

`L 2 Preprocesar datos`
`T MB 6 en esclavo DP`
`L EB 0`
`T MB 7`
 	
`L MW 6 Transferir datos a`
`T PAW 310 maestro DP`	

	`L PEB 222 Postprocesar datos`
	`T MB 50 recibidos en maes-`
	`L PEB 223 tro DP`
	`L B#16#3`
	`+ I`
	`T MB 51`
	
	`L 10 Preprocesar datos`
	`+ 3 en maestro DP`
	`T MB 60`
	
	`CALL SFC 15 Enviar datos a es-`
	`LADDR:= W#16#0 clavo DP`
	`RECORD:= P#M60.0 Byte20`
	`RET_VAL:=MW 22`

`CALL SFC 14 Recibir datos de`
`LADDR:=W#16#D maestro DP`
`RET_VAL:=MW 20`
`RECORD:=P#M30.0 Byte20`
 	
`L MB 30 Postprocesar datos`
`L MB 7 recibidos`
`+ I`
`T MW 100`	

Transferencia de datos en modo STOP

La CPU esclava DP pasa a STOP: Los datos contenidos en la memoria intermedia de la CPU se sobrescriben con “0”, es decir, el maestro DP lee “0”.

El maestro DP pasa a STOP: Los datos actuales de la memoria intermedia de la CPU se mantienen y la CPU puede seguir leyéndolos.

Dirección PROFIBUS

No ajustar 126 como dirección PROFIBUS para la CPU 31x-2.

2.6 Diagnóstico de la CPU 31x-2 como esclavo DP

Contenido de este apartado

Apar-tado	Tema	Pá-gina
2.6.1	Diagnóstico mediante indicación LED	2-19
2.6.2	Diagnóstico mediante *STEP 5* ó *STEP 7*	2-19
2.6.3	Lectura del diagnóstico	2-20
2.6.4	Estructura del diagnóstico de esclavo	2-24
2.6.5	Estado de las estaciones 1 a 3	2-25
2.6.6	Dirección PROFIBUS del maestro	2-27
2.6.7	Identificador de fabricante	2-27
2.6.8	Diagnóstico de módulo	2-28
2.6.9	Diagnóstico de estación	2-29
2.6.10	Alarmas	2-31

2.6.1 Diagnóstico mediante indicación LED

Diagnóstico mediante indicación LED – CPU 31x-2

En la tabla 2-6 se explica la indicación mediante el diodo LED BUSF.
En una señalización luce o parpadea siempre el diodo BUSF asignado a la interfase configurada como interfase PROFIBUS-DP.

Tabla 2-6 Funciones del diodo "BUSF" para la CPU 31x-2 como esclavo DP

BUSF	Significado	Solución
apagado	Configuración en orden	–
parpadea	La CPU 31x-2 está parametrizada indebidamente. No se intercambian datos entre el maestro DP y la CPU 31x-2. Causas: • ha transcurrido el tiempo de vigilancia de exploración • se ha interrumpido la comunicación a través del bus PROFIBUS • la dirección PROFIBUS es errónea	• compruebe la CPU 31x-2 • compruebe que el conector de bus esté bien conectado • compruebe si el cable de bus hacia el maestro DP está interrumpido • compruebe la configuración y la parametrización
luce	• cortocircuito de bus	• compruebe la estructura del bus

2.6.2 Diagnóstico mediante *STEP 5* ó *STEP 7*

Diagnóstico de esclavos

El diagnóstico de esclavos se ajusta a la norma EN 50170, volumen 2, PROFIBUS. Según el maestro DP, puede leerse mediante *STEP 5* ó *STEP 7* para todos los esclavos DP que se atienen a dicha norma.

En los apartados siguientes se describen la lectura y la estructura del diagnóstico de esclavos.

Diagnóstico S7

En el programa de aplicación puede solicitarse el diagnóstico S7 para todos los módulos de la gama SIMATIC S7/M7. La estructura del diagnóstico S7 es idéntica para los módulos centralizados y los descentralizados.

Los datos de diagnóstico de un módulo se hallan en los registros de datos 0 y 1 de la zona de datos del sistema de ese módulo. El registro de datos 0 contiene 4 bytes de datos de diagnóstico, donde se describe el estado actual del módulo. Por otra parte, el registro de datos 1 contiene datos de diagnóstico específicos del módulo.

La estructura de los datos de diagnóstico se expone en el manual de referencia *Funciones estándar y funciones de sistema*.

2.6.3 Lectura del diagnóstico

Tabla 2-7 Lectura del diagnóstico con *STEP 5* y *STEP 7* en el sistema maestro

Autómata programable con maestro DP	Bloque o registro en *STEP 7*	Aplicación	Véase ...
SIMATIC S7/M7	Register “DP-Slave-Diagnose”	Visualización del diagnóstico de esclavos en texto explícito en el interface de *STEP 7*	Capítulo “Diagnosticar el hardware” en la ayuda en pantalla de *STEP 7* y en el manual del usuario de *STEP 7*
	SFC 13 “DP NRM_DG”	Lectura del diagnóstico de esclavos (guardándolo en el área de datos del programa de usuario)	Estructura del capítulo 2.6.4; SFC consulte el manual de referencia *Funciones estándar y funciones del sistema*
	SFC 51 “RDSYSST”	Lectura de listas de estado del sistema. En la alarma de diagnóstico, solicitar la SFC 51 mediante el ID de SZL W#16#00B4 y extraer la SZL de la CPU esclava.	Manual de referencia *Funciones estándar y funciones del sistema*
	SFB 54 “RDREC” (sólo 318-2)	para el entorno DPV1 se aplica lo siguiente: Leer la información de las alarmas dentro del correspondiente OB de alarma	Manual de referencia *Funciones de sistema y funciones estándar*
SIMATIC S5 con IM 308-C como maestro DP	FB 192 “IM308C”	Lectura del diagnóstico de esclavos (depositándolo en el área de datos del programa de aplicación)	Estructura del capítulo 2.6.4; FBs consulte el manual *Sistema periférico descentralizado ET 200*
SIMATIC S5 con autómata programable S5-95U como maestro DP	FB 230 “S_DIAG”		

Ejemplo de lectura del diagnóstico de esclavos mediante el FB 192 “IM 308C”

A continuación se expone a base de un ejemplo cómo puede extraer el diagnóstico de esclavos para un esclavo DP en el programa de aplicación *STEP 5* mediante el FB 192.

Requisitos

Para este programa de aplicación *STEP 5* rigen los siguientes requisitos:

- el IM 308-C ocupa como maestro DP las páginas 0 a 15 (número 0 de IM 308-C).
- el esclavo DP tiene la dirección PROFIBUS 3.
- el diagnóstico de esclavos debe depositarse en el DB 20. Para esto puede utilizarse también cualquier otro bloque de datos.
- el diagnóstico de esclavos consta de 26 bytes.

Programa de usuario *STEP 5*

```
AWL                                  Explicación
        :A      DB 30
        :SPA    FB 192
Nombre  :IM308C
DPAD    :       KH F800              Área de direccionamiento predeterminada de IM 308-C
IMST    :       KY 0, 3              N° IM = 0, dirección PROFIBUS del esclavo DP = 3
FCT     :       KC SD                Función: Leer el diagnóstico de esclavo
GCGR    :       KM 0                 No se evalúa
TYP     :       KY 0, 20             Área de datos S5: DB 20
STAD    :       KF +1                Datos de diagnóstico desde palabra de datos (DW) 1
LENG    :       KF 26                Longitud del diagnóstico = 26 bytes
ERR     :       DW 0                 Código de error depositado en DW 0 de DB 30
```

Ejemplo de lectura del diagnóstico S7 mediante la SFC 59 “RD_REC”

A continuación se expone a base de un ejemplo cómo extraer los registros de datos del diagnóstico S7 para un esclavo DP en el programa de aplicación *STEP 7* mediante la SFC 59. La lectura del diagnóstico de esclavos mediante la SFC 13 tiene lugar de forma análoga.

Requisitos

Para este programa de usuario *STEP 7* rigen los requisitos siguientes:

- debe leerse el diagnóstico para el módulo de entrada con la dirección 200_H.
- debe extraerse el registro de datos 1.
- el registro de datos 1 debe depositarse en el DB 10.

Programa de usuario *STEP 7*

```
AWL                                  Explicación

CALL SFC 59

REQ     :=TRUE                       Solicitud de lectura
IOID    :=B#16#54                    Identificación del área de direccionamiento, aquí entrada
LADDR   :=W#16#200                   de periferia
RECNUM  :=B#16#1                     Dirección lógica del módulo
RET_VAL :=                           Debe extraerse el registro de datos 1.
BUSY    :=TRUE                       Si se presentan anomalías, emisión de código de error
RECORD  :=DB 10                      Proceso de lectura no concluido aún
                                     Destino del registro de datos 1 extraído: bloque de datos
                                     10
```

Direcciones de diagnóstico

En la CPU 31x-2 se asignan direcciones de diagnóstico para el PROFIBUS-DP. Para la configuración debe tenerse en cuenta que las direcciones de diagnóstico DP están asignadas por una parte al maestro DP y por otra parte al esclavo DP.

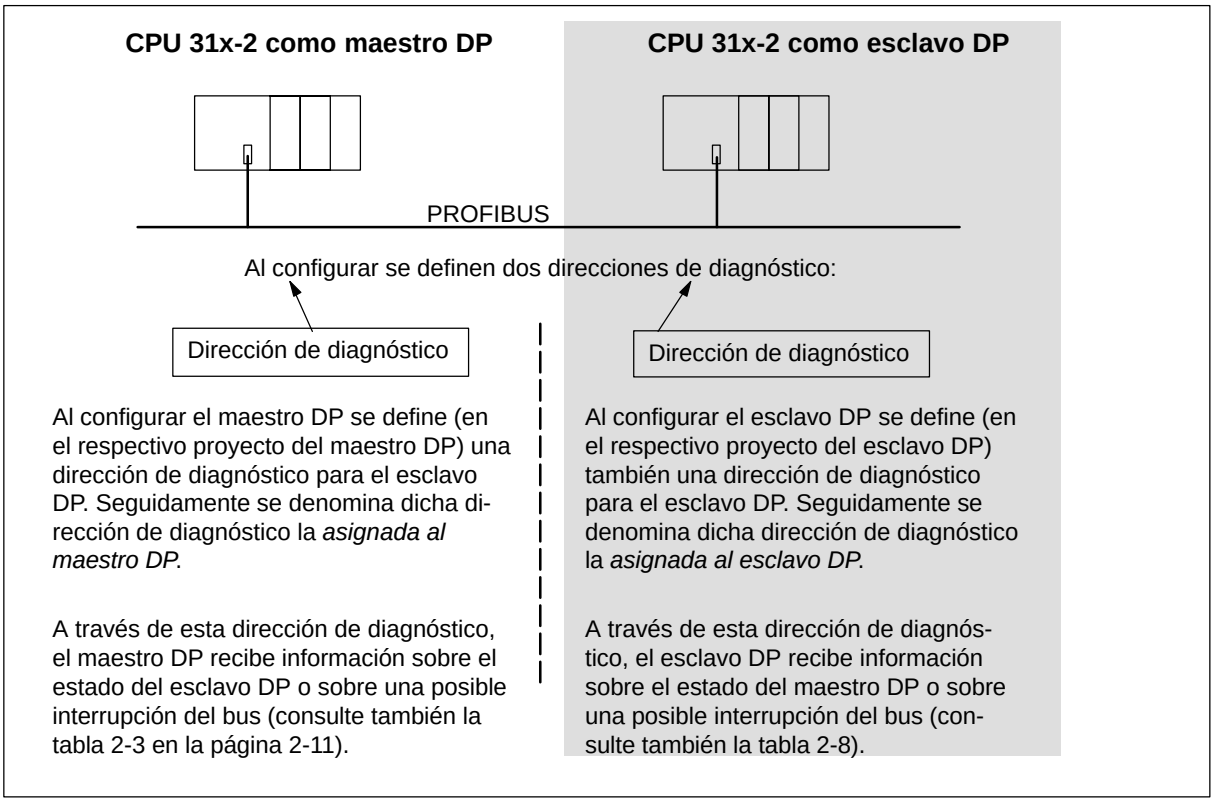


Figura 2-5 Direcciones de diagnóstico para maestro DP y esclavo DP

Detección de eventos

La tabla 2-8 muestra cómo la CPU 31x-2, en calidad de esclavo DP, detecta cambios de estado operativo o bien interrupciones en la transferencia de datos.

Tabla 2-8 Detección de eventos de las CPU 31x-2 como esclavo DP

Evento	Reacción en el esclavo DP
Interrupción del bus (cortocircuito, desenchufado)	• llamada del OB 86 con el mensaje *Fallo del equipo* (evento entrante; dirección de diagnóstico del esclavo DP asignada al maestro DP) • en caso de acceso a la periferia: Llamada del OB 122 (error de acceso a la periferia)
Maestro DP: RUN → STOP	• llamada del OB 82 con el mensaje *Módulo defectuoso* (evento entrante; dirección de diagnóstico del esclavo DP asignada al esclavo DP; variable OB82_MDL_STOP=1)
Maestro DP: STOP → RUN	• solicitud del OB 82 con el aviso *Módulo OK* (evento saliente; dirección de diagnóstico del esclavo DP asignado al esclavo DP; variable OB82_MDL_STOP=0)

Evaluación en el programa de aplicación

La siguiente tabla 2-9 muestra cómo evaluar p. ej. transiciones RUN-STOP del maestro DP en el esclavo DP (consulte también la tabla 2-8).

Tabla 2-9 Evaluación de transiciones RUN-STOP en maestro DP/esclavo DP

En el maestro DP	En el esclavo DP
Direcciones de diagnóstico: (Ejemplo) dirección de diagnóstico de maestro=**1023** dirección de diagnóstico de esclavo en el sistema maestro=**1022**	Direcciones de diagnóstico: (Ejemplo) dirección de diagnóstico de esclavo=**422** dirección de diagnóstico de maestro=no relevante
CPU: RUN → STOP →	La CPU llama el OB 82 por medio de (entre otros) los siguientes datos: • OB 82_MDL_ADDR:=**422** • OB82_EV_CLASS:=B#16#39 (evento entrante) • OB82_MDL_DEFECT:=Fallo en módulo Consejo: También encontrará estos datos en el búfer de diagnóstico de la CPU.

2.6.4 Estructura del diagnóstico de esclavo

Estructura del diagnóstico de esclavo

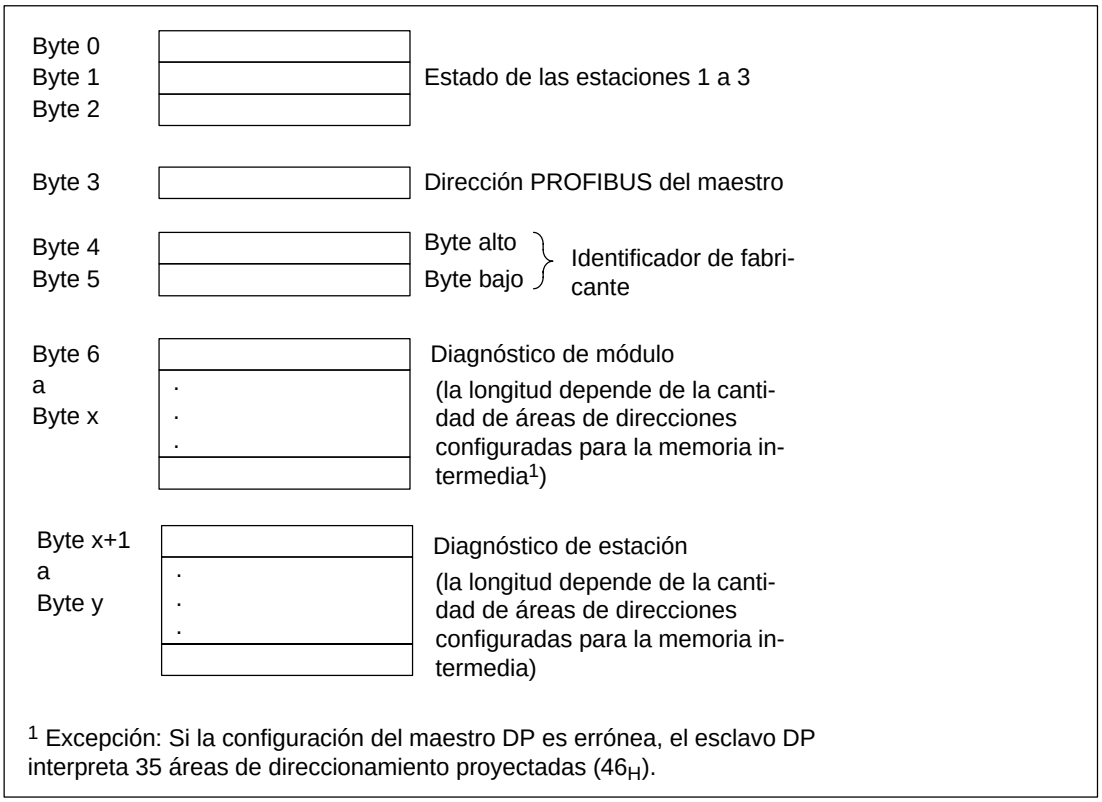


Figura 2-6 Estructura del diagnóstico de esclavo

2.6.5 Estado de las estaciones 1 a 3

Definición

El estado de las estaciones 1 a 3 ofrece una vista de conjunto sobre el estado de un esclavo DP.

Estado de estación 1

Tabla 2-10 Estructura del estado de estación 1 (byte 0)

Bit	Significado	Solución
0	1: El maestro DP **no** puede acceder al esclavo DP.	• ¿dirección DP correctamente ajustada en esclavo DP? • ¿se encuentra conectado el conector de bus? • ¿hay tensión de alimentación en esclavo DP? • ¿está correctamente ajustado el repetidor RS 485? • efectue reinicialización en esclavo DP.
1	1: Esclavo DP no listo aún para intercambio de datos.	• espere, ya que el esclavo DP se encuentra en fase de arranque.
2	1: Los datos de configuración enviados por el maestro DP al esclavo DP no coinciden con la estructura del esclavo DP.	• ¿se introdujo en el software el tipo de estación correcto o la configuración correcta del esclavo DP?
3	1: Alarma de diagnóstico, generada cuando la CPU pasa de RUN a STOP 0: Alarma de diagnóstico, generada cuando la CPU pasa de STOP a RUN	• es posible leer la información de diagnóstico.
4	1: Función no compatible, p. ej. Modificación de la dirección DP a través del Software	• comprobar la configuración.
5	0: Este bit está siempre a “0”.	–
6	1: El tipo de esclavo DP no coincide con el configurado en el software.	• ¿tipo de estación correcto introducido en el software? (error de parametrización)
7	1: El esclavo DP ha sido parametrizado por un maestro DP diferente al que accede momentáneamente al mismo.	• el bit siempre es 1, cuando se accede, p. ej., con una PG u otro maestro DP a un esclavo DP. La dirección DP del maestro que parametriza figura en el byte de diagnóstico ”dirección maestro PROFIBUS”.

Estado de estación 2

Tabla 2-11 Estructura del estado de estación 2 (byte 1)

Bit	Significado
0	1: Debe parametrizarse y configurarse de nuevo el esclavo DP.
1	1: Llegó un mensaje de diagnóstico. El esclavo DP no puede seguir funcionando hasta que no se elimine el error (mensaje de diagnóstico estático).
2	1: Bit siempre a ”1” si existe el esclavo DP con esta dirección DP.
3	1: En este esclavo DP se ha activado la vigilancia de exploración.
4	0: Bit siempre a ”0”.
5	0: Bit siempre a ”0”.
6	0: Bit siempre a ”0”.
7	1: Esclavo DP desactivado, es. decir, ha sido extraído del procesamiento cíclico.

Estado de estación 3

Tabla 2-12 Estructura del estado de estación 3 (byte 2)

Bit	Significado
0 a 6	0: Bits siempre a “0”
7	1: • han aparecido más mensajes de diagnóstico que los que puede almacenar el esclavo DP. • el maestro DP no puede registrar en su búfer de diagnóstico todos los mensajes de diagnóstico enviados por el esclavo DP.

2.6.6 Dirección PROFIBUS del maestro

Definición

El byte de diagnóstico 'Dirección PROFIBUS del maestro' contiene la dirección DP del maestro DP:

- que ha parametrizado el esclavo DP y
- que tiene acceso de lectura y de escritura a ese esclavo DP.

Dirección PROFIBUS del maestro

Tabla 2-13 Estructura de la dirección PROFIBUS del maestro (byte 3)

Bit	Significado
0 a 7	Dirección DP del maestro DP que ha parametrizado el esclavo DP y que tiene acceso de escritura y lectura al esclavo DP.
	FF_H: el esclavo DP no ha sido parametrizado por ningún maestro DP.

2.6.7 Identificador del fabricante

Definición

El identificador del fabricante incluye un código donde se describe el tipo del esclavo DP.

Identificador de fabricante

Tabla 2-14 Estructura del identificador de fabricante (bytes 4 y 5)

Byte 4	Byte 5	Identificador de fabricante para
80_H	2FH	CPU 315-2 DP
80_H	$6F_H$	CPU 316-2 DP
80_H	$7F_H$	CPU 318-2

2.6.8 Diagnóstico de módulo

Definición

Del diagnóstico del identificador se deduce a cuál de las áreas de direccionamiento de la memoria intermedia va destinado un registro.

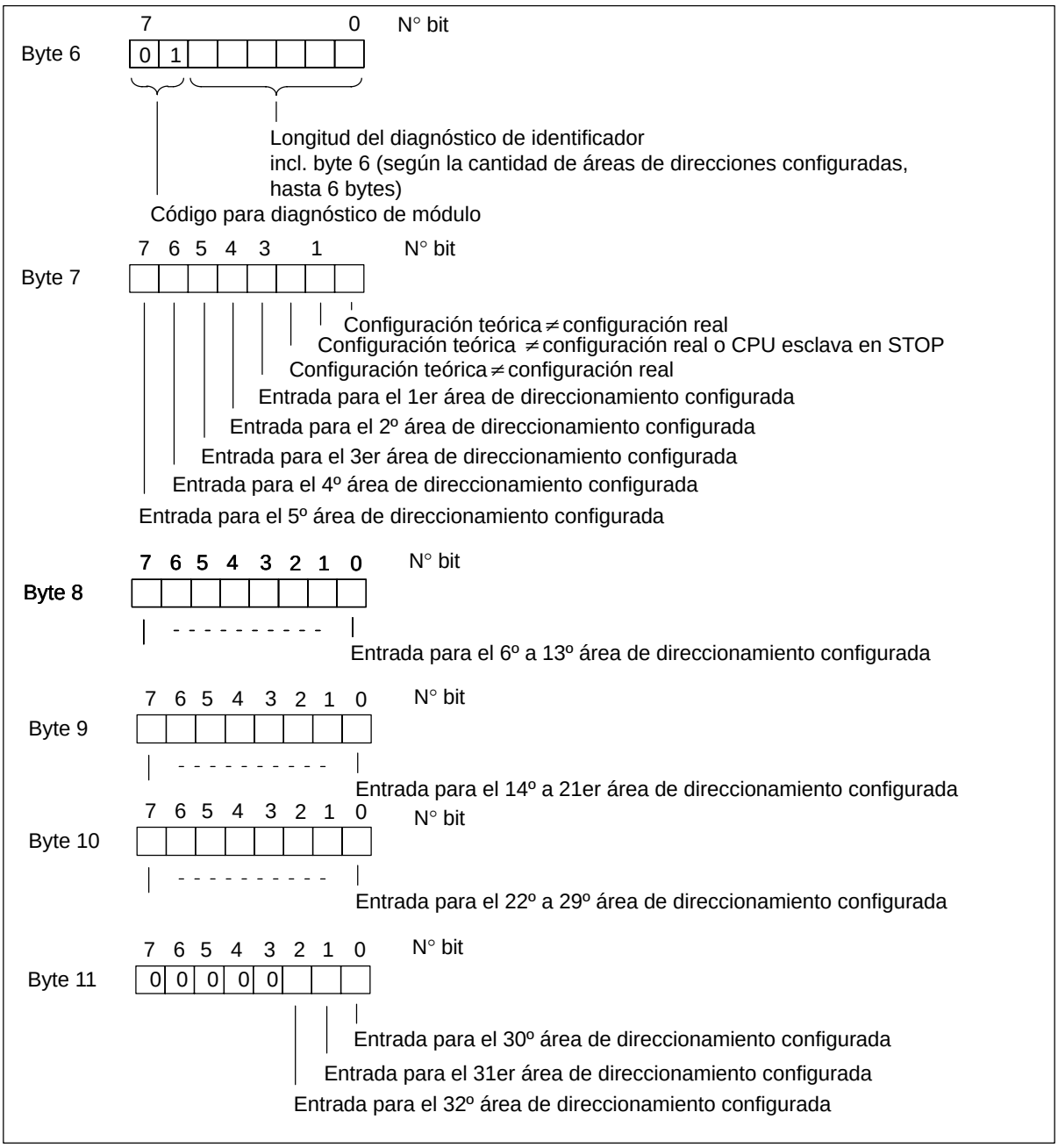


Figura 2-7 Configuración del diagnóstico de módulo para CPU 31x-2

2.6.9 Diagnóstico de estación

Definición

El diagnóstico de estación ofrece información detallada sobre un esclavo DP. El diagnóstico de estación comienza a partir del byte x y puede abarcar como máximo 20 bytes.

Diagnóstico de estación

En la siguiente figura se recogen y describen la estructura y el contenido de los bytes para un área de direccionamiento configurada de la memoria intermedia.

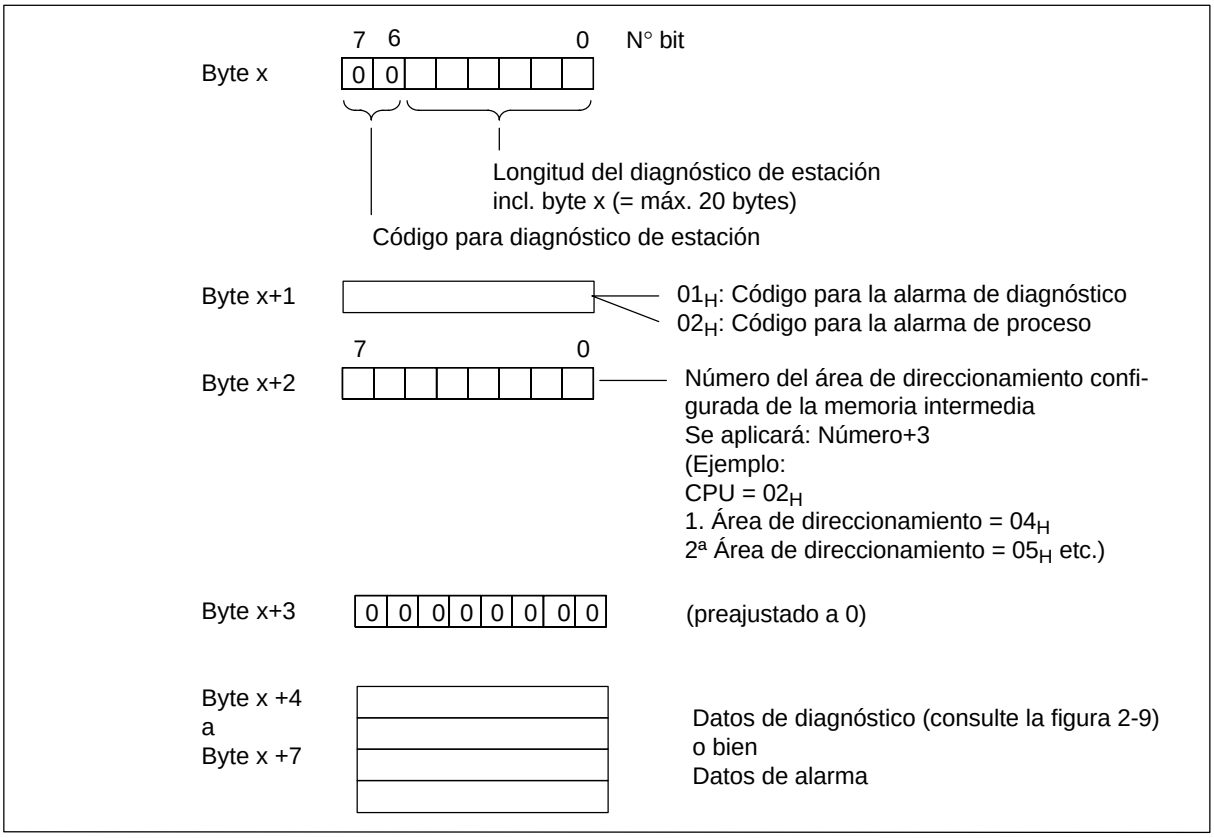


Figura 2-8 Estructura del diagnóstico de estación

A partir del byte x +4

El significado de los bytes a partir del byte x+4 depende del byte x +1 (consulte la figura 2-8).

En el byte x +1 figura el código para ...	
Alarma de diagnóstico (01_H)	**Alarma de proceso (02_H)**
Los datos de diagnóstico incluyen los 16 bytes de información de estado de la CPU. La figura 2-9 muestra la ocupación de los primeros 4 bytes de los datos de diagnóstico. Los 12 bytes siguientes incluyen siempre 0.	Para la alarma de proceso se pueden programar libremente 4 bytes de información de alarma. En *STEP 7*, estos 4 bytes se transfieren al maestro DP utilizando SFC SP7 “DP_PRAL” (consulte el apartado 2.6.10).

Bytes x +4 a x +7 para alarma de diagnóstico

La figura 2-9 muestra la estructura y el contenido de los bytes x +4 a x +7 para la alarma de diagnóstico. El contenido de dichos bytes corresponde al del registro de datos 0 del diagnóstico en *STEP 7* (en este caso no están ocupados todos los bits).

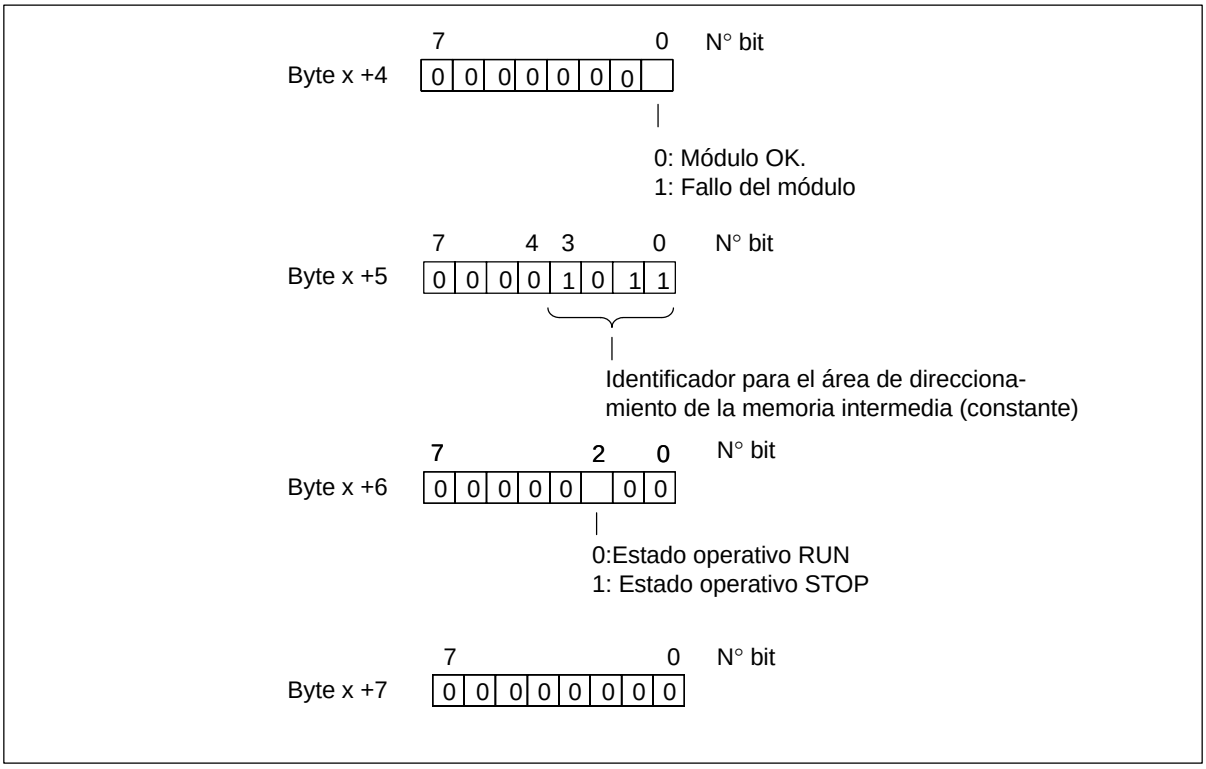


Figura 2-9 Byte de x +4 hasta x +7 para las alarmas de proceso y diagnóstico

2.6.10 Alarmas

Alarmas con un maestro DP S7/M7

En la CPU 31x-2 como esclavo DP es posible disparar una alarma de proceso en el maestro DP desde el programa de usuario. Solicitando la SFC 7 “DP_PRAL” se activa en el programa de aplicación del maestro DP un OB 40. Esta SFC 7 permite transferir, en una palabra doble, una información de alarma al maestro DP; dicha información puede evaluarse en el OB 40, en la variable OB40_POINT_ADDR. La información de alarma es programable discrecionalmente. Una descripción detallada de la SFC 7 “DP_PRAL” figura en el manual de referencia *Software de sistema para S7-300/400 – Funciones de sistema y funciones estándar*.

Alarmas con otro maestro DP

Si opera la CPU 31x-2 con otro maestro DP, se simularán estas alarmas dentro del diagnóstico de estación de la CPU 31x-2. Los respectivos eventos de diagnóstico deberán procesarse posteriormente en el programa de aplicación del maestro DP.

Nota

Para poder evaluar una alarma de diagnóstico y una alarma de proceso a través del diagnóstico del dispositivo con otro maestro DP, deberá tener en cuenta los siguientes puntos:

- el maestro DP debe estar en condiciones de almacenar los mensajes de diagnóstico, es decir, se guardará solamente dentro de un búfer en anillo. Si el maestro DP no puede guardar los mensajes de diagnóstico, se guardaría siempre, p. ej., sólo el último mensaje de diagnóstico entrante.
- en su programa de aplicación deberán consultarse periódicamente los bits correspondientes en el diagnóstico de estación. Además, deberá tener en cuenta el tiempo de ejecución de bus de PROFIBUS DP, para que, p. ej., se consulten los bits al menos una vez sincrónicamente durante el tiempo de ejecución.
- si se utiliza una IM 308-C como maestro DP no es posible aprovechar las alarmas de proceso dentro del diagnóstico de estación, ya que se señalizan sólo las alarmas entrantes y no las salientes.

2.7 Comunicación directa

A partir de *STEP 7* V 5.x puede configurar para estaciones PROFIBUS la “comunicación directa”. Las CPU 31x-2 pueden intervenir en la la comunicación directa como emisores y receptores.

La comunicación directa constituye un tipo de comunicación especial entre las estaciones PROFIBUS-DP.

Principio

En la comunicación directa, las estaciones PROFIBUS-DP pueden “escuchar” los datos que un esclavo DP envía de vuelta a su maestro DP.
Gracias a este mecanismo, la estación que ”escucha” (receptor) tiene acceso directo a los datos de entrada modificados de esclavos DP –> remotos.

En la configuración en *STEP 7*, puede determinar con las respectivas direcciones de entrada de periferia en que área de direccionamiento del receptor deben leerse los datos del emisor.

Una CPU 31x-2 puede ser:

Emisor	en calidad de esclavo DP
Receptor	en calidad de esclavo DP, maestro DP o CPU no implementada en un sistema maestro (consulte la figura 2-10).

Ejemplo

En la figura 2-10 se muestra a base de un ejemplo qué ”relaciones” de comunicación directa se pueden configurar. En dicha figura se recogen todos los maestros DP y todos los esclavos DP de una CPU 31x-2. Tenga en cuenta que otros esclavos DP (ET 200M, ET 200X, ET 200S) sólo pueden actuar como emisores.

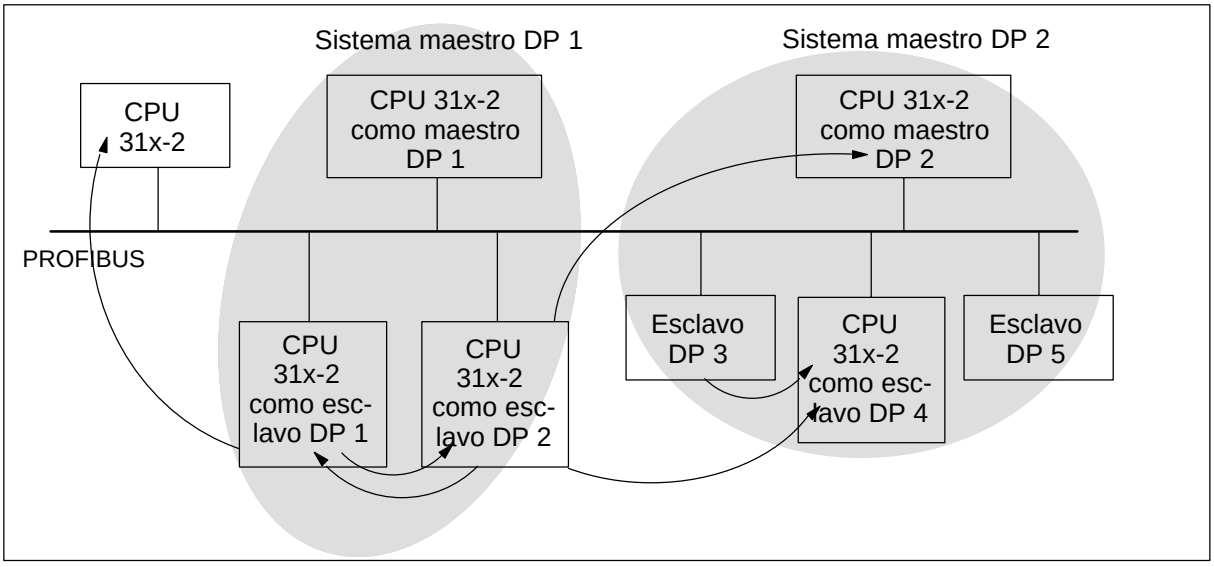


Figura 2-10 Comunicación directa con CPUs 31x-2

2.8 Diagnóstico en la comunicación directa

Direcciones de diagnóstico

En la comunicación directa se adjudica al receptor una dirección de diagnóstico:

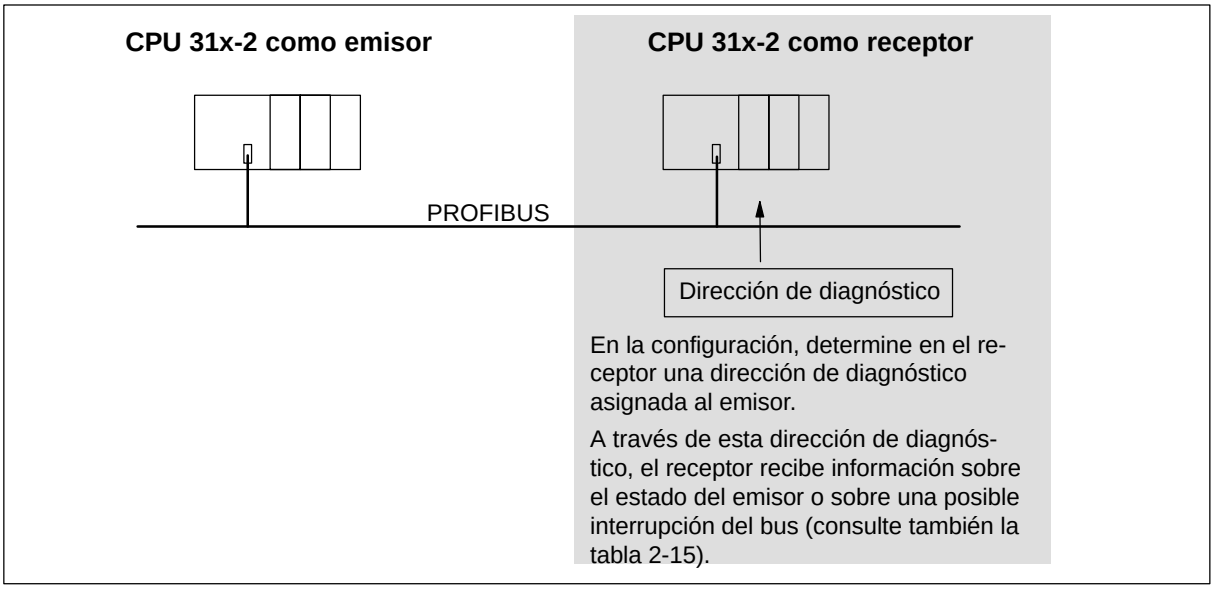


Figura 2-11 Dirección de diagnóstico para el receptor en la comunicación directa

Detección de eventos

La tabla 2-15 muestra cómo la CPU 31x-2, en calidad de receptor, detecta interrupciones en la transferencia de datos.

Tabla 2-15 Detección de eventos de las CPU 31x-2 como receptores en la comunicación directa

Evento	Reacción en el receptor
Interrupción del bus (cortocircuito, desenchufado)	• llamada del OB 86 con el mensaje *Fallo del equipo* (evento entrante; dirección de diagnóstico del receptor asignada al emisor) • en caso de acceso a la periferia: Llamada del OB 122 (error de acceso a la periferia)

Evaluación en el programa de aplicación

La siguiente tabla 2-16 muestra cómo se puede evaluar en el receptor p. ej. un fallo de estación del emisor (consulte también la tabla 2-15).

Tabla 2-16 Evaluación de fallo de estación del emisor en la comunicación directa.

En el emisor	En el receptor
Direcciones de diagnóstico: (Ejemplo) dirección de diagnóstico de maestro=**1023** dirección de diagnóstico de esclavo en el sistema maestro=**1022**	Dirección de diagnóstico (Ejemplo) dirección de diagnóstico=**444**
Fallo de estación →	La CPU llama el OB 86 a través de, entre otros, los siguientes datos: • OB 86_MDL_ADDR:=**444** • OB86_EV_CLASS:=B#16#38 (evento entrante) • OB86_FLT_ID:=B#16#C4 (fallo de una estación DP) Consejo:También encontrará estos datos en el búfer de diagnóstico de la CPU.

Tiempos de ciclo y de respuesta

3

Introducción

En este capítulo se muestra la composición de los tiempos de ciclo y de respuesta del S7-300.

Con un PG podrá leer el tiempo de ciclo de su programa de aplicación (vea la *Ayuda online de STEP 7*).

Mediante un ejemplo se explica cómo calcular el tiempo de ciclo.

El tiempo de respuesta es de suma importancia para la observación de un proceso. En este capítulo se indica detalladamente cómo se calcula.

Indice del capítulo

Apartado	Tema	Página
3.1	Tiempo de ciclo	3-2
3.2	Tiempo de respuesta	3-3
3.3	Ejemplo de cálculo de los tiempos de ciclo y de respuesta	3-10
3.4	Tiempo de respuesta a alarmas	3-14
3.5	Ejemplo de cálculo del tiempo de respuesta a alarma	3-16
3.6	Reproducibilidad de alarmas de retardo y cíclicas	3-17

Tiempos de ejecución

- para las instrucciones *STEP 7* procesables por las CPU
- para los SFC/SFB integrados en las CPU
- para las funciones IEC solicitables en *STEP 7*

Dichos tiempos de ejecución pueden consultarse en la *Lista de operaciones S7-300*.

3.1 Tiempo de ciclo

Definición del tiempo de ciclo

El tiempo de ciclo es el tiempo que transcurre durante un ciclo de programa.

Elementos del tiempo de ciclo

El tiempo de ciclo se compone de los siguientes factores:

Factores	Observaciones
Tiempo de ejecución del sistema operativo	Consulte el apartado 3.2
Tiempo de transferencia de la imagen del proceso (PAE y PAA)	
Tiempo de ejecución del programa de aplicación	Se calcula a base de los tiempos de ejecución de las distintas operaciones (consulte la *Lista de operaciones S7-300*) y un factor específico para la CPU (consulte la tabla 3-3).
Temporizador S7 (no para CPU 318-2)	Consulte el apartado 3.2
PROFIBUS DP	
Funciones integradas	
Comunicación vía MPI	En *STEP 7* se parametriza, en %, la máxima carga admisible del ciclo debido a la comunicación.
Carga por alarmas	Consulte los apartados 3.4 y 3.5

Los elementos del tiempo de ciclo se representan en la figura 3-1.

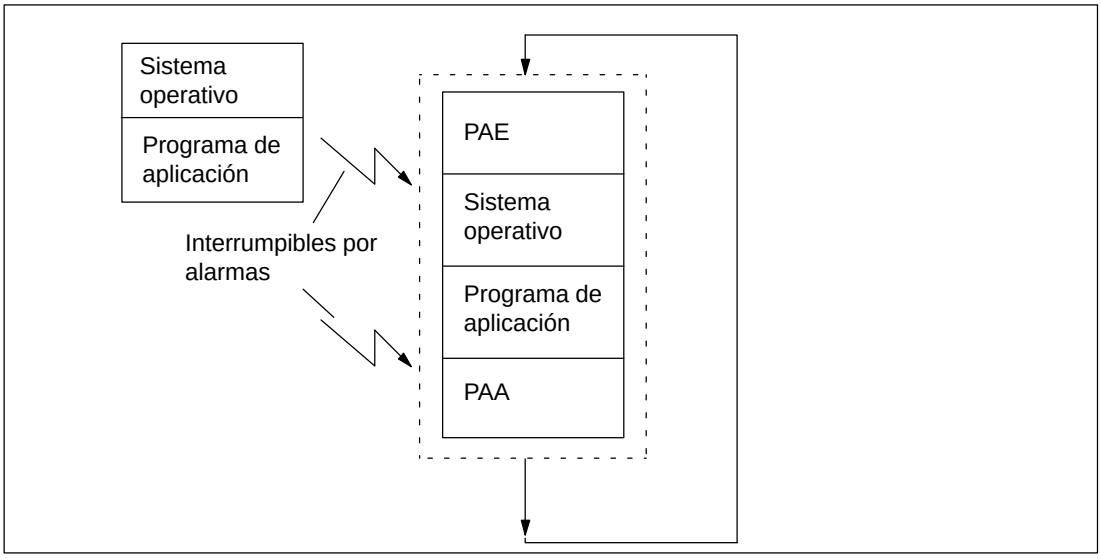


Figura 3-1 Elementos del tiempo de ciclo

Prolongación del tiempo de ciclo

En principio se debe considerar que el tiempo de ciclo de un programa de aplicación es prolongado por:

- el tratamiento de alarmas controlado por tiempo
- ejecución de la alarma de proceso (consulte también el capítulo 3.4)
- el diagnóstico y el tratamiento de errores (consulte también el apartado 3.4)
- la comunicación vía MPI

3.2 Tiempo de respuesta

Definición del tiempo de respuesta

El tiempo de respuesta es el período que transcurre entre el reconocimiento de una señal de entrada y el cambio de estado de la señal de salida correspondiente.

Factores

El tiempo de respuesta depende del tiempo de ciclo y de los factores siguientes:

Factores	Observaciones
Retardo de las entradas y las salidas	Los retardos figuran en los datos técnicos • de los módulos de señales: en el manual de referencia *Datos de los módulos*. • de las entradas/salidas integradas en la CPU 312 IFM: en el capítulo 1.4.1 • de las entradas/salidas integradas en la CPU 314 IFM: en el capítulo 1.4.4
Tiempos de rotación adicionales en la subred PROFIBUS	Sólo en la CPU 31x-2 DP

Margen de fluctuaciones

El tiempo de respuesta efectivo está comprendido entre un tiempo de respuesta mínimo y un tiempo de respuesta máximo. Para configurar su instalación, debe contar siempre con el tiempo de respuesta máximo.

Seguidamente se consideran los tiempos de respuesta mínimo y máximo, para que se haga una idea del margen de fluctuaciones del tiempo de respuesta.

Tiempo de respuesta mínimo

La figura 3-2 presenta las condiciones que deben cumplirse para obtener el tiempo de respuesta mínimo.

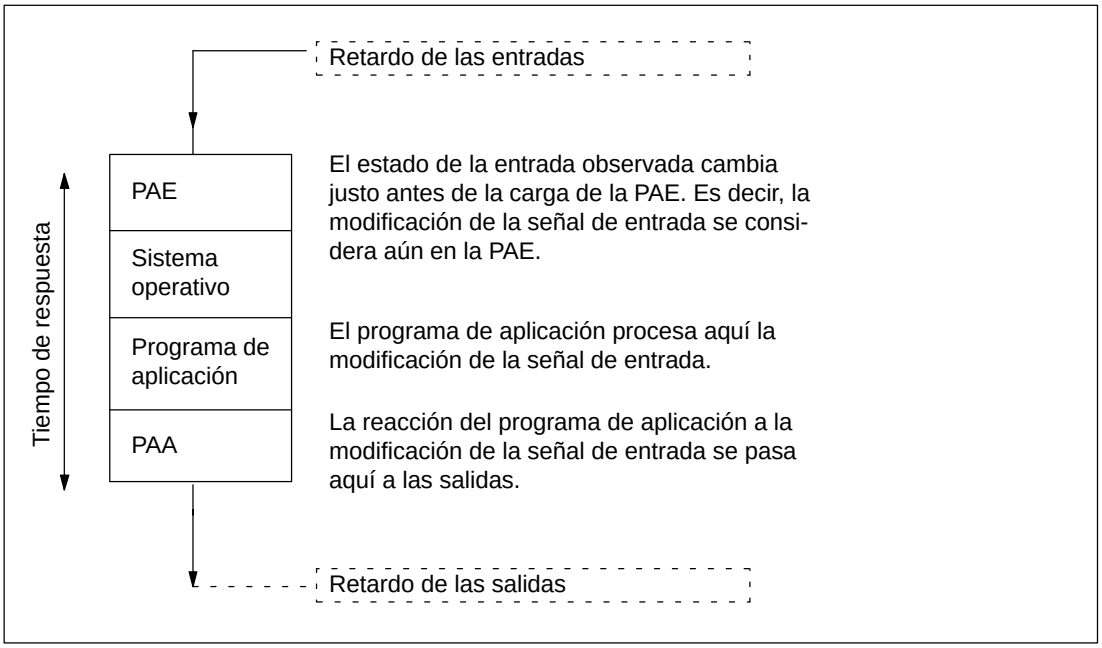


Figura 3-2 Tiempo de respuesta mínimo

Cálculo

El tiempo de respuesta (mínimo) está formado por los tiempos siguientes:

- 1 × tiempo de transferencia de la imagen del proceso de las entradas +
- 1 × tiempo de ejecución del sistema operativo +
- 1 × tiempo de ejecución del programa +
- 1 × tiempo de transferencia de la imagen del proceso de las salidas +
- tiempo de ejecución de los temporizadores S7 +
- retardo de las entradas y las salidas

Esto corresponde a la suma del tiempo de ciclo y el retardo de las entradas y salidas.

Tiempo de respuesta máximo

En la figura 3-3 se representan los elementos que integran el tiempo de respuesta máximo.

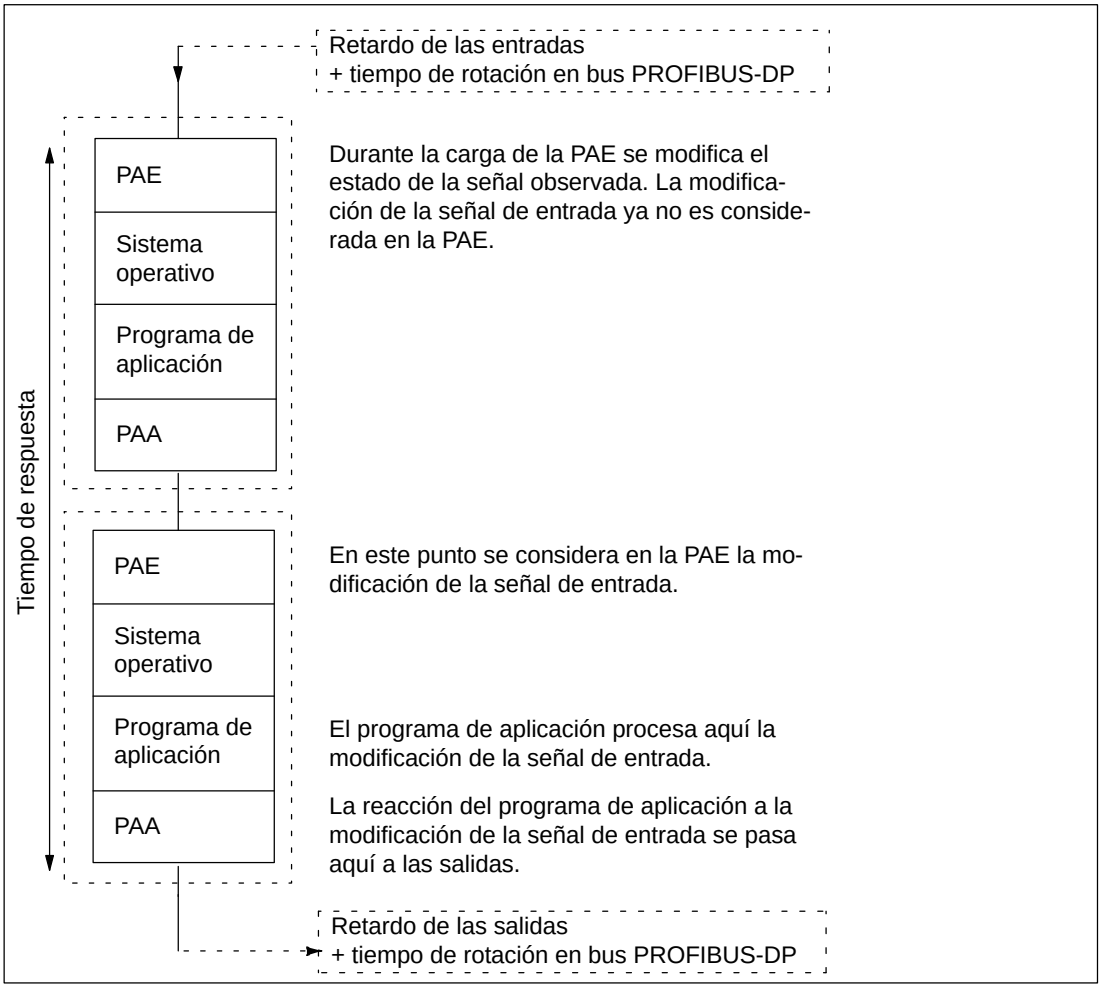


Figura 3-3 Tiempo de respuesta máximo

Cálculo

El tiempo de respuesta (máximo) está formado por los tiempos siguientes:

- 2 × tiempo de transferencia de la imagen del proceso de las entradas +
- 2 × tiempo de transferencia de la imagen del proceso de las entradas +
- 2 × tiempo de ejecución del sistema operativo +
- 2 × tiempo de ejecución del programa +
- 2 × tiempo de ejecución del bus en PROFIBUS-DP (para CPU 31x-2 DP)
- tiempo de ejecución de los temporizadores S7 +
- retardo de las entradas y las salidas

Esto corresponde a la suma de dos veces el tiempo de ciclo y el retardo de las entradas y salidas, más el doble del tiempo de rotación del token.

Tiempo de ejecución del sistema operativo

La tabla 3-1 incluye los tiempos necesarios para calcular los tiempos de ejecución del sistema operativo de las CPU.

Los tiempos indicados se entienden sin

- funciones de test, p.ej. Estado, Control
- las funciones cargar, borrar y comprimir bloques
- comunicación

Tabla 3-1 Tiempos de ejecución del sistema operativo de las CPU

Secuencia	CPU 312 IFM	CPU 313	CPU 314	CPU 314 IFM	CPU 315	CPU 315-2 DP	CPU 316-2 DP	CPU 318-2
Control del ciclo	600 a 1.200 µs	540 a 1.040 µs	540 a 1.040 µs	770 a 1.340 µs	390 a 820 µs	500 a 1.030 µs	500 a 1.030 µs	200 µs

Actualización de la imagen del proceso

La tabla 3-2 contiene los tiempos de las CPU necesarios para la actualización de las imágenes del proceso (tiempo de transferencia de la imagen del proceso). Los tiempos indicados son ”valores ideales” que pueden prolongarse si aparecen alarmas o si la CPU se comunica con otros componentes.
(Imagen del proceso= PA)

El tiempo que la CPU necesita para la actualización de la imagen del proceso se calcula de la siguiente manera:

K + cantidad de bytes en PA en el bastidor “0” × A
+ cantidad de bytes en PA en los bastidores “1 a 3“ × B
+ cantidad de bytes en PA vía DP × D
= tiempo de transferencia de la imagen del proceso

Tabla 3-2 Actualización de la imagen del proceso de las CPU

	Elementos	CPU 312 IFM	CPU 313	CPU 314	CPU 314 IFM	CPU 315	CPU 315-2 DP	CPU 316-2 DP	CPU 318-2
K	Carga base	162 µs	142 µs	142 µs	147 µs	109 µs	10 µs	10 µs	20 µs
S	Por byte en el bastidor “0”	14,5 µs	13,3 µs	13,3 µs	13,6 µs	10,6 µs	20 µs (por palabra)	20 µs (por palabra)	6 µs
B	Por byte en bastidor “1 a 3”	16,5 µs	15,3 µs	15,3 µs	15,6 µs	12,6 µs	22 µs (por palabra)	22 µs (por palabra)	12,4 µs
D	Por byte en área DP para interfase DP integrada	–	–	–	–	–	12 µs (por palabra)	12 µs (por palabra)	1 µs

Tiempo de ejecución del programa de aplicación

El tiempo de ejecución del programa de aplicación se compone de la suma de los tiempos de ejecución de las instrucciones y de los SFB/SFC llamados. Dichos tiempos de ejecución pueden consultarse en la lista de operaciones. Además, el tiempo de ejecución del programa de aplicación debe multiplicarse por un factor específico de la CPU en cuestión. Este factor se especifica en la tabla 3-3 para las distintas CPU.

Tabla 3-3 Factor específico de CPU para el tiempo de ejecución del programa de aplicación

Secuencia	CPU 312 IFM	CPU 313	CPU 314	CPU 314 IFM	CPU 315	CPU 315-2 DP	CPU 316-2 DP	CPU 318-2
Factor	1,23	1,19	1,15	1,15	1,15	1,19	1,19	1,0

Temporizadores S7

En la CPU 318-2, el tiempo de ciclo no es prolongado por la actualización de los temporizadores S7.

Los temporizadores S7 son actualizados cada 10 ms.
En el ejemplo del apartado 3.3 se muestra cómo deben tenerse en cuenta los temporizadores S7 para calcular los tiempos de ciclo y de respuesta.

Tabla 3-4 Actualización de los temporizadores S7

Secuencia	312 IFM	313	314	314 IFM	315	315-2 DP	316-2 DP
Actualización de los temporizadores S7 (cada 10 ms)	Cantidad de temporizadores S7 activos simultáneamente × 10 µs	Cantidad de temporizadores S7 activos simultáneamente × 8 µs					

Interfase PROFIBUS-DP

Si se utiliza la interfase PROFIBUS DP, en la CPU 315-2 DP/316-2 DP se prolongará el tiempo de ciclo en un valor típico de 5 %.

En la CPU 318-2, la utilización de la interfase PROFIBUS DP no repercute en el tiempo de ciclo.

Funciones integradas

Si se utilizan las funciones integradas, en las CPU 312-IFM y CPU 314-IFM se prolonga el tiempo de ciclo en un 10 % como máximo. Dado el caso, deberá considerar además la actualización del DB de instancia en el punto de control del ciclo.

La tabla 3-5 muestra el tiempo de actualización del DB de instancia en el punto de control del ciclo, así como los respectivos tiempos de ejecución de SFB.

Tabla 3-5 Tiempo de actualización y tiempos de ejecución de SFB

CPU 312 IFM/314 IFM	Tiempo de actualización del DB de instancia en el punto de control del ciclo	Tiempo de ejecución de SFB
IF Frecuencímetro (SFB 30)	100 µs	220 µs
IF Contador (SFB 29)	150 µs	300 µs
IF Contador (en paralelo) (SFB 38)	100 µs	230 µs
IF Posicionamiento (SFB 39)	100 µs	150 µs

Retardo de las entradas y las salidas

Según el módulo, es necesario considerar los retardos siguientes:

- para entradas digitales: el tiempo de retardo de entrada
- para salidas digitales: retardos despreciables
- para salidas a relé: retardos típicos de 10 ms a 20 ms.
  El retardo de las salidas de relé depende, entre otras cosas, de la temperatura y de la tensión
- para entradas analógicas: tiempo de ciclo de la entrada analógica
- para salidas analógicas: tiempo de respuesta de la salida analógica

Tiempos de rotación en la subred PROFIBUS

Si se ha configurado la subred PROFIBUS usando *STEP 7*, *STEP 7* calcula el tiempo de rotación del token típico previsto. podrá visualizar en la PG el tiempo de rotación para su configuración (vea el manual del usuario *STEP 7*).

La figura 3-4 muestra la variación de dicho tiempo. En este ejemplo se supone que cada esclavo DP aporta una media 4 bytes de datos.

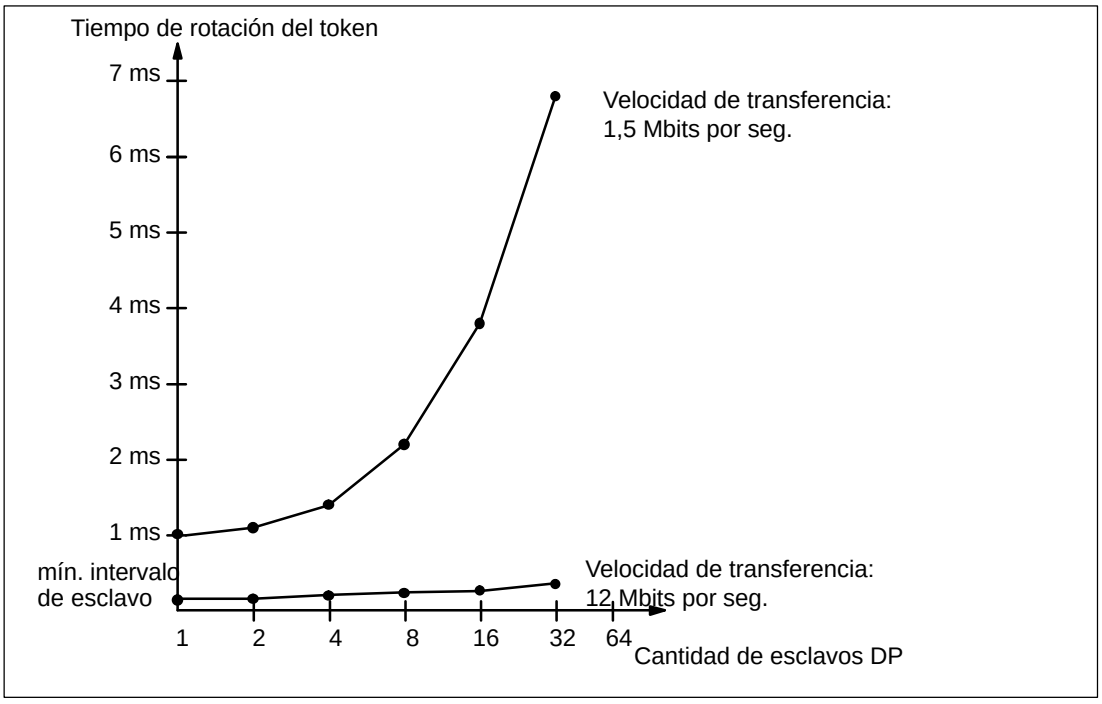


Figura 3-4 Variación del tiempo de rotación en PROFIBUS DP para 1,5 Mbit/s y 12 Mbit/s

Si está utilizando una subred PROFIBUS con más de un maestro, entonces deberá tener en cuenta los tiempos de ejecución correspondientes a cada maestro. Es decir, el tiempo total de ejecución del bus = Tiempo de ejecución del bus × número de maestros.

Prolongación del tiempo de ciclo al intercalarse alarmas

La tabla 3-6 muestra cómo se prolonga el tiempo de ciclo de forma típica debido a las interrupciones por tratamiento de alarmas. A esta prolongación hay que añadir también el tiempo de ejecución del programa en el nivel de tratamiento de alarma. Si se intercala el tratamiento de varias alarmas, se acumulan los tiempos correspondientes.

Tabla 3-6 Prolongación del tiempo de ciclo al intercalarse alarmas

Alarmas	312 IFM	313	314	314 IFM	315	315-2 DP	316-2 DP	318-2
Alarma de proceso	aprox. 840 µs	aprox. 700 µs	aprox. 700 µs	aprox. 730 µs	aprox. 480 µs	aprox. 590 µs	aprox. 590 µs	aprox. 340 µs
Alarma de diagnóstico	–	aprox. 880 µs	aprox. 880 µs	aprox. 1.000 µs	aprox. 700 µs	aprox. 860 µs	aprox. 860 µs	aprox. 450 µs
Alarma horaria	–	–	aprox. 680 µs	aprox. 700 µs	aprox. 460 µs	aprox. 560 µs	aprox. 560 µs	aprox. 350 µs
Alarma de retardo	–	–	aprox. 550 µs	aprox. 560 µs	aprox. 370 µs	aprox. 450 µs	aprox. 450 µs	aprox. 260 µs
Alarma cíclica	–	–	aprox. 360 µs	aprox. 380 µs	aprox. 280 µs	aprox. 220 µs	aprox. 220 µs	aprox. 260 µs
Error de pro– gramación/ Error de acceso/ Error de ejecución del programa	–	aprox. 740 µs	aprox. 740 µs	aprox. 760 µs	aprox. 560 µs	aprox. 490 µs	aprox. 490 µs	aprox. 130/ 155/ 285 µs

3.3 Ejemplo de cálculo de los tiempos de ciclo y de respuesta

Elementos del tiempo de ciclo

Como recordatorio: el tiempo de ciclo se compone de los factores:

- del tiempo de transferencia de la imagen del proceso +
- el tiempo de ejecución del sistema operativo +
- el tiempo de ejecución del programa de aplicación +
- el tiempo de ejecución de los temporizadores S7

Ejemplo de configuración 1

Se ha configurado un S7-300 con los módulos siguientes en un bastidor:

- una CPU 314
- 2 módulos de entradas digitales SM 321; DI 32 × DC 24 V (cada una de 4 bytes en PA)
- 2 módulos de salida digitales SM 322; DO 32 × DC 24 V/0,5A (cada uno de 4 bytes en PA)

Según la lista de operaciones, el programa de aplicación tiene un tiempo de ejecución de 1,5 ms.
No se establece ninguna comunicación.

Cálculo

En este ejemplo, el tiempo de ciclo resulta de las duraciones siguientes:

- tiempo de transferencia de la imagen del proceso

  imagen de proceso de las entradas: 147 µs + 8 bytes × 13,6 µs = aprox. **0,26 ms**

  imagen del proceso de las salidas: 147 µs + 8 bytes × 13,6 µs = aprox. **0,26 ms**
- tiempo de ejecución del sistema operativo

  control del ciclo: aprox. **1 ms**
- tiempo de ejecución del programa de aplicación:

  aprox. 1,5 ms × factor específico de CPU 1,15 = aprox. **1,8 ms**
- el tiempo de ejecución de los temporizadores S7

  supuesto: Funcionan 30 temporizadores S7.

  para 30 temporizadores S7, una actualización dura

  30 × 8 µs = 240 µs.

  Si se aumenta el tiempo de transferencia de la imagen del proceso, el tiempo de ejecución del sistema operativo o el tiempo de ejecución del programa de usuario, entonces se obtiene el intervalo de tiempo que se desea observar:

  0,26 ms + 0,26 ms + 1 ms + 1,8 ms = 3,32 ms.

  Como los temporizadores S7 se solicitan cada 10 ms, en dicho intervalo puede haber aparecido como máximo una llamada, es decir, los temporizadores S7 sólo se puede prolongar el tiempo de ciclo en 240 µs (= 0,24 ms) como máximo.

El tiempo de ciclo resulta de la suma de los tiempos mencionados:

Tiempo de ciclo = 0,26 ms + 0,26 ms + 1 ms + 1,8 ms + 0,24 ms **= 3,56 ms.**

Elementos del tiempo de respuesta

Como recordatorio: El tiempo de respuesta es la suma de:

- 2 × tiempo de transferencia de la imagen del proceso de las entradas +
- 2 × tiempo de transferencia de la imagen del proceso de las entradas +
- 2 × tiempo de ejecución del sistema operativo +
- 2 × tiempo de ejecución del programa +
- tiempo de ejecución de los temporizadores S7 +
- tiempos de retardo de las entradas y las salidas

Sugerencia: Cálculo simple: tiempo de ciclo calculado × 2 + tiempos de retardo.

Para el ejemplo de estructura 1 se aplica, por lo tanto: 3,34 ms × 2 + tiempos de retardo de los módulos de entrada/salida.

Ejemplo de configuración 2

La configuración de su S7-300 consta de los módulos siguientes montados en 2 bastidores:

- una CPU 314
- 4 módulos de entradas digitales SM 321; DI 32 × DC 24 V (cada una de 4 bytes en la imagen del proceso)
- 3 módulos de salidas digitales SM 322; DO 16 × DC 24 V/0,5A (cada una de 2 bytes en la imagen del proceso)
- 2 módulos de entradas analógicas SM 331; AI 8 × 12 bits (no están en la imagen del proceso)
- 2 módulos de salidas digitales analógicas SM 332; AO 4 × 12 bits (no están en la imagen del proceso)

Programa de aplicación

Según la lista de operaciones, el programa de aplicación tiene un tiempo de ejecución de 2,0 ms. Si se considera el factor específico de la CPU de 1,15 resulta un tiempo de ejecución de aprox. 2,3 ms. El programa de aplicación utiliza hasta 56 temporizadores S7 simultáneamente. No es necesario ningún tipo de actividad en el punto de control del ciclo.

Cálculo

Para este ejemplo resulta el tiempo de respuesta siguiente:

- tiempo de transferencia de la imagen del proceso

  imagen de proceso de las entradas: 147 µs + 16 bytes × 13,6 µs = aprox. **0,36 ms**

  imagen del proceso de las salidas: 147 µs + 6 bytes × 13,6 µs = aprox. **0,23 ms**
- tiempo de ejecución del sistema operativo

  control del ciclo: aprox. **1 ms**
- tiempo de ejecución del programa de aplicación: **2,3 ms**

- **1er Cálculo intermedio:** Como base de tiempo para el cálculo del tiempo de ejecución de los temporizadores S7 se tomará la suma de todos los tiempos mencionados hasta ahora:

2 × 0,36 ms	(tiempo de transferencia de la imagen del proceso de las entradas)
+ 2 × 0,23 ms	(tiempo de transferencia de la imagen del proceso de las salidas)
+ 2 × 1 ms	(tiempo de ejecución del sistema operativo)
+ 2 × 2,3 ms	(tiempo de ejecución del programa de usuario) ≈ **7,8 ms**.

- el tiempo de ejecución de los temporizadores S7

  Para los temporizadores 56 S7, el tiempo de actualización único dura
  56 × 8 µs = 448 µs ≈ 0,45 ms.

  Como los temporizadores S7 se solicitan cada 10 ms, en el tiempo de ciclo puede haber aparecido como máximo una llamada, es decir, los temporizadores S7 sólo pueden prolongar el tiempo de ciclo en 0,45 ms como máximo.

- **2º Cálculo intermedio:**El tiempo de respuesta (**sin** tiempos de retardo de las entradas y salidas) se obtiene de la siguiente suma:

8,0 ms	(resultado del primer cálculo intermedio)
+ 0,45 ms	(tiempo de ejecución de los temporizadores S7)
=8,45 ms.	

- retardos de las entradas y salidas
  - el módulo de entradas digitales SM 321; DI 32 × DC 24 V tiene un retardo máximo de **4,8 ms** por canal
  - el retardo de salida del módulo de salidas digitales SM 322; DO 16 × DC 24 V/0,5A puede verse afectado.
  - el módulo de entradas analógicas SM 331; AI 8 × 12 bits ha sido parametrizado para una supresión de frecuencias perturbadoras de 50 Hz. De ello resulta un tiempo de conversión de 22 ms por canal. Como están activados 8 canales, resulta un tiempo de ciclo para el módulo de entrada analógica de **176 ms**.
  - el módulo de salidas analógicas SM 332; AO 4 × 12 bits ha sido parametrizado para el rango de medición 0 ...10 V. El tiempo de conversión es de **0,8 ms** por canal. Como están activados 4 canales, resulta un tiempo de ciclo de 3,2 ms. A esto hay que añadir el tiempo de estabilización de una carga resistiva de 0,1 ms. Para una salida analógica resulta entonces un tiempo de respuesta de **3,3 ms**.
- tiempos de respuesta con retardos de entradas y salidas:
- **caso 1:** con la lectura de una señal de entrada digital se activa un canal de salida del módulo de salidas digitales. De ello resulta un tiempo de respuesta de:

  Tiempo de respuesta = 4,8 ms + 8,45 ms **= 13,25 ms**.

- **caso 2:** se lee un valor analógico y se emite un valor analógico. De ello resulta un tiempo de respuesta de:

  Tiempo de respuesta = 176 ms + 8,45 ms + 3,3 ms **= 187,75 ms**.

3.4 Tiempo de respuesta a alarmas

Definición del tiempo de respuesta a alarma

El tiempo de respuesta a alarma es el tiempo que transcurre desde la primera aparición de una señal de alarma hasta la llamada de la primera instrucción en el OB de tratamiento de alarma.

Por norma general se aplica: Las alarmas de mayor prioridad tienen preferencia. Es decir, el tiempo de respuesta a alarma se prolonga en el tiempo de ejecución del programa de los OB de tratamiento de alarma de mayor prioridad y de los de igual prioridad aún no procesados.

Cálculo

Los tiempos de respuesta a alarma resultan de:

tiempo de respuesta a alarma mínimo =
tiempo de respuesta a alarma mínimo de la CPU +
tiempo de respuesta a alarma mínimo de los módulos de señales +
tiempo de rotación en PROFIBUS DP

tiempo de respuesta a alarma máximo =
tiempo de respuesta a alarma máximo de la CPU +
tiempo de respuesta a alarma máximo de los módulos de señales +
2 $\times$ tiempo de ejecución en PROFIBUS DP

Tiempos de respuesta a las alarmas de proceso de las CPU

La tabla 3-7 contiene los tiempos de reacción a las alarmas de proceso de las CPU (sin comunicación).

Tabla 3-7 Tiempos de reacción a alarmas de proceso de las CPU

CPU	mín.	máx.
312 IFM	0,6 ms	1,5 ms
313	0,5 ms	1,1 ms
314	0,5 ms	1,1 ms
314 IFM	0,5 ms	1,1 ms
315	0,3 ms	1,1 ms
315-2 DP	0,4 ms	1,1 ms
316-2 DP	0,4 ms	1,1 ms
318-2	0,23 ms	0,27 ms

Tiempos de respuesta a alarma de diagnóstico de las CPU

La tabla 3-8 incluye los tiempos de respuesta a alarma de diagnóstico de las CPU (sin comunicación).

Tabla 3-8 Tiempos de respuesta a alarma de diagnóstico de las CPU

CPU	mín.	máx.
312 IFM	–	–
313	0,6 ms	1,3 ms
314	0,6 ms	1,3 ms
314 IFM	0,7 ms	1,3 ms
315	0,5 ms	1,3 ms
315-2 DP	0,6 ms	1,3 ms
316-2 DP	0,6 ms	1,3 ms
318-2	0,32 ms	0,38 ms

Módulos de señales

El tiempo de respuesta a la alarma de proceso del módulo de señales está compuesto de la siguiente manera:

- módulos de entrada digital

  tiempo de respuesta a la alarma de proceso = tiempo interno de preparación de la alarma + retardo de la entrada

  Estos tiempos figuran en la hoja de características del respectivo módulo de entrada digital.

- módulos de entrada analógica

  tiempo de respueta a la alarma de proceso = tiempo interno de preparación de la alarma + tiempo de conversión

  El tiempo de tratamiento interno de alarmas de los módulos de entrada analógica es despreciable. Los tiempos de conversión figuran en las hojas de características del respectivo módulo de entrada analógica.

El tiempo de respuesta a alarma de diagnóstico de los módulos de señales es el tiempo que transcurre entre la detección de un evento de diagnóstico por parte del módulo de señalización hasta el disparo de la alarma de diagnóstico por éste. Este tiempo es tan reducido que se puede ignorar.

Ejecución de la alarma de proceso

Llamando al OB 40 de alarma de proceso, se inicia la ejecución de la alarma de proceso. Las alarmas de mayor prioridad interrumpen la ejecución de la alarma de proceso y los accesos directos a la periferia se llevan a cabo durante el tiempo de ejecución de las instrucciones. Una vez finalizada la ejecución de la alarma de proceso, se prosigue la ejecución cíclica del programa o se procede a llamar a y procesar OBs de igual o menor prioridad.

3.5 Ejemplo de cálculo del tiempo de respuesta a alarma

Elementos del tiempo de respuesta a alarma

Como recordatorio: el tiempo de respuesta a alarmas de proceso está compuesta por:

- tiempo de respuesta a alarmas de proceso de la CPU y
- tiempo de respuesta a alarmas de proceso del módulo de señales.

Ejemplo: Dispone de un S7-300, compuesto de una CPU 314 y 4 módulos digitales. Un módulo de entradas digitales es el SM 321; DI 16 × DC 24V; con alarma de diagnóstico y de proceso. En la parametrización de la CPU y de SM sólo se ha habilitado la alarma de proceso. Se ha renunciado al tratamiento controlado por tiempo, el diagnóstico y el tratamiento de errores. Para el módulo de entrada digital se ha parametrizado un retardo de entrada de 0,5 ms. No se precisan actividades en el punto de control del ciclo. No se establece ninguna comunicación a través de la interfase MPI.

Cálculo

Para este ejemplo se obtiene el tiempo de respuesta a la alarma de proceso de los siguientes tiempos:

- tiempo de reacción a la alarma de proceso de la CPU 314: aprox. 1,1 ms
- tiempo de respuesta a la alarma de proceso de SM 321; DI 16 × DC 24V:
  - tiempo interno de preparación de alarma: 0,25 ms
  - retardo de entrada: 0,5 ms

El tiempo de respuesta a la alarma de proceso es el resultado de la suma de los tiempos mencionados:

tiempo de respuesta a la alarma de proceso = 1,1 ms + 0,25 ms + 0,5 ms = **ca. 1,85 ms**.

Este tiempo de respuesta a la alarma de proceso transcurre desde que aparece una señal en la entrada digital hasta la ejecución de la primera instrucción en el OB 40.

3.6 Reproducibilidad de alarmas de retardo y cíclicas

Definición de ”reproducibilidad”

Alarma retardada:

Es el retraso que aparece desde la llamada de la primera instrucción en el OB con respecto al instante de alarma programado.

Alarma cíclica:

La fluctuación del intervalo entre dos llamadas sucesivas, medido durante la primera instrucción en el OB.

Reproducibilidad

La tabla 3-9 incluye la reproducibilidad de alarmas de retardo y cíclicas de las CPU (sin comunicación).

Tabla 3-9 Reproducibilidad de las alarmas de retardo y cíclicas de las CPU

CPU	Reproducibilidad	
	Alarma retardada	Alarma cíclica
314	aprox. –1/+0,4 ms	aprox. ±0,2 ms
314 IFM	aprox. –1/+0,4 ms	aprox. ±0,2 ms
315	aprox. –1/+0,4 ms	aprox. ±0,2 ms
315-2 DP	aprox. –1/+0,4 ms	aprox. ±0,2 ms
316-2 DP	aprox. –1/+0,4 ms	aprox. ±0,2 ms
318-2	aprox. –0,8/+0,38 ms	aprox. ±0,04 ms

Funciones de CPU dependientes de la versión CPU y *STEP 7*

4

Indice del capítulo

En este capítulo se explican las diferencias funcionales que existen entre las distintas versiones de CPU.

Tales diferencias resultan de:

- las facilidades que ofrecen ciertas CPU, especialmente la CPU 318-2, a diferencia de las demás CPU.
- las funciones de las CPU descritas en este manual, no incluidas en las versiones anteriores.

Apartado	Tema	Página
4.1	Diferencias entre la CPU 318-2 y las CPU 312 IFM a 316-2 DP	4-2
4.2	Diferencias entre las CPU 312 IFM a 318 y sus versiones anteriores	4-6

4.1 Diferencias entre la CPU 318-2 y las CPU 312 IFM a 316-2 DP

4 acumuladores en 318-2

CPU 318-2	CPUs 312 IFM a 316-2 DP
4 acumuladores	2 acumuladores

En la tabla siguiente se indica qué se debe tener en cuenta si desea emplear para la CPU 318-2 el programa de aplicación AWL de una CPU 312 IFM hasta CPU 316-2 DP.

Operaciones	Programa de aplicación de CPU 312 IFM hasta 316-2 DP utilizado en una CPU 318
Aritmética de coma fija (+I, –I, *I, /I; +D, –D, *D, /D,MOD; +R, –R, *R, /R)	Tras estas operaciones, la CPU 318 transfiere el contenido de los acumuladores 3 y 4 a los acumuladores 2 y 3. Al ser evaluado el acumulador 2 en el programa de aplicación asumido, se reciben en la CPU 318-2 valores erróneos, porque ese valor fue sobrescrito con el contenido del acumulador 3.

Configuración

La CPU 318-2 sólo “asume“ un proyecto de una CPU 312 IFM hasta 316-2 DP si el mismo fue generado para dichas CPU mediante *STEP 7* V 5.x.

¡Los programas que contienen datos de configuración para FMs (p.ej. FM 353/354) o CPs (SDB 1xxx) no pueden utilizarse para la CPU 318-2!
En tales casos es necesario actualizar el proyecto o crearlo de nuevo.

Arranque de un temporizador en el programa de aplicación

Si inicia un temporizador en el programa de usuario (p. ej. con SI T), debe haber una cifra en formato BCD en el acumulador de la CPU 318-2.

Forzado peramanente

Las diferencias en cuanto al forzado se describen en el apartado 1.3.1.

Carga del programa de aplicación en una Memory Card

CPU 318-2	CPUs 312 IFM a 316-2 DP
... mediante la función de PG **Cargar programa de aplicación**	... mediante la función de PG **Copiar de RAM en ROM** o **Cargar programa de aplicación**

Código de subsistema (sólo CPU 318-2)

Al configurar la CPU, puede predeterminar un código de subsistema en las propiedades de objetos, en la ficha ”General”. Ésta se puede evaluar en el programa de usuario de la CPU (consulte la ayuda online de la ficha “General” en STEP 7).

Direccionamiento MPI

CPU 318-2	CPUs 312 IFM a 316-2 DP
La CPU direcciona las estaciones MPI dentro del sistema (FM/CP) a través de la **dirección inicial de módulo**.	Las CPU direccionan las estaciones MPI dentro de su estructura a través de la **dirección MPI**.
Si se prevén FM/CP con dirección MPI propia en el sistema centralizado de un S7-300, la CPU configura un bus de comunicación propio (a través del bus de fondo) hacia esos FM/CP, que está separado de las demás subredes. La dirección MPI de dichos FM/CP carece de importancia para las estaciones de otras subredes. La comunicación con estos FM/CP tiene lugar a través de la dirección MPI de la CPU.	Si se prevén FM/CP con dirección MPI propia en el sistema centralizado de un S7-300, los FM/CP se hallan en la misma subred de la CPU que las demás estaciones MPI de ésta.

Dispone de un sistema S7-300 con FM/CP direccionada a través de MPI, y desea sustituir la CPU 312 IFM ... 316 por una CPU 318-2. La figura 4-1 de la página 4-4 contiene un ejemplo.

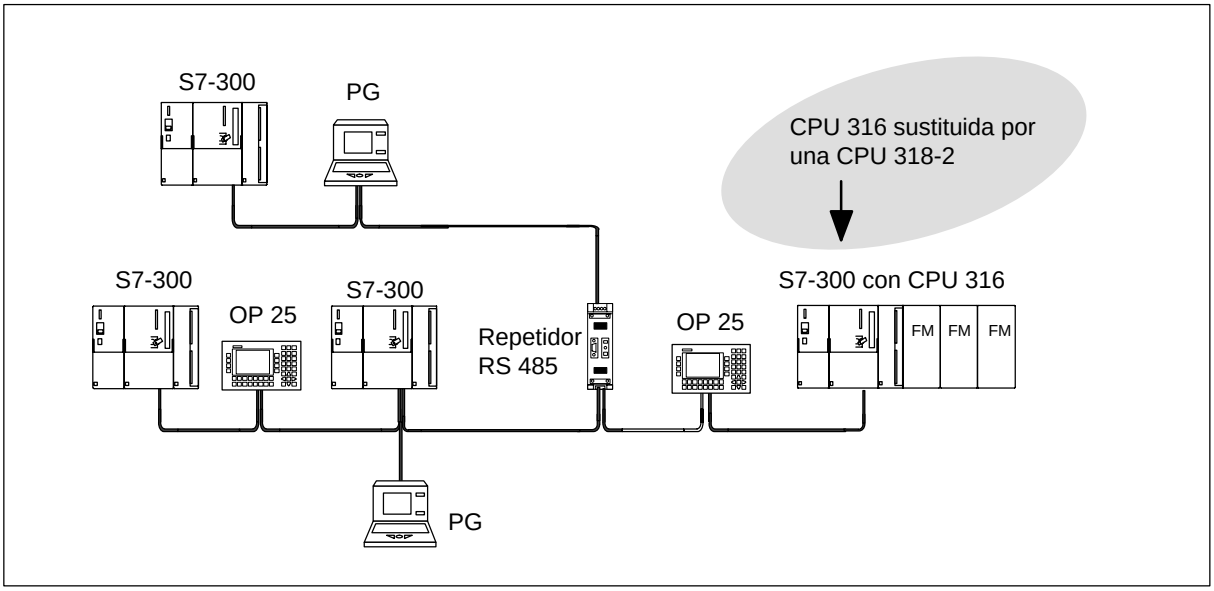


Figura 4-1 Ejemplo de configuración

Tras la sustitución de la CPU, efectue en este ejemplo lo siguiente:

- sustituir la CPU 316 por la CPU 318-2 en el proyecto STEP 7
- reconfigurar la unidad OP/PG, Es decir: asignar de nuevo el autómata, asignar de nuevo la dirección de destino (= dirección MPI de la CPU 318-2 y slot del FM correspondiente)
- configurar de nuevo los datos del proyecto para FM/CP cargados en la CPU

Esto es necesario para que en dicha configuración los FM/CP sigan siendo accesibles por la unidad OP/PG.

Extracción e inserción de una Memory Card (FEPROM)

Si estando desconectada la alimentación eléctrica (CPU respaldada) desenchufa una Memory Card y enchufa otra de contenido idéntico, tras reconectar la red sucede lo siguiente:

CPU 318-2	CPUs 312 IFM a 316-2 DP
La CPU 318-2 pasa a STOP y solicita el borrado total.	La CPU se pone al estado que tenía antes de desconectarse la red, es decir RUN o STOP.

Recursos de enlace

CPU 318-2	CPUs 312 IFM a 316-2 DP
La CPU 318-2 ofrece en total 32 recursos de enlace, 32 de ellos a través de la interfase MPI/DP ó 16 a través de la interfase DP. Dichos recursos de enlace son utilizables discrecionalmente para • funciones PG/OP, • funciones básicas S7, • funciones S7 y • routing de comunicaciones de PG.	Las CPU ofrecen una cantidad específica de recursos de enlace. Para las • funciones PG, • funciones OP y • funciones básicas S7 puede reservar recursos de enlace no utilizables por ninguna de las otras funciones de comunicación. Los recursos de enlace restantes quedan entonces disponibles para las funciones PG/OP/básicas S7 y S7. Para el routing, las CPU 315-/316-2 ofrecen recursos de enlace adicionales para 4 enlaces encaminados.

4.2 Diferencias entre las CPU 312 IFM a 318 y sus versiones anteriores

Tarjetas Memory Card y almacenamiento del firmware en las mismas

A partir de las CPU siguientes:

CPU	Referencia	desde la versión	
		Firmware	Hardware
CPU 313	6ES7313-1AD**03-**0AB0	1.0.0	01
CPU 314	6ES7314-1AE**04-**0AB0	1.0.0	01
CPU 315	6ES7315-1AF**03-**0AB0	1.0.0	01
CPU 315-2	6ES7315-2AF**03-**0AB0	1.0.0	01
CPU 316-2	6ES7316-1AG**00-**0AB0	1.0.0	01

es posible:

- enchufar las Memory Cards de 16 bits:

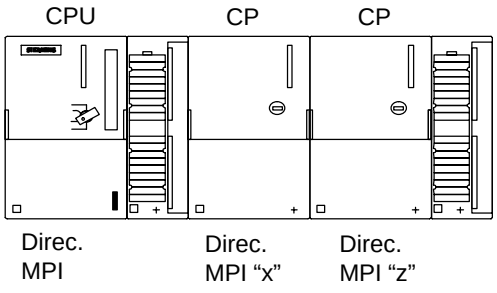
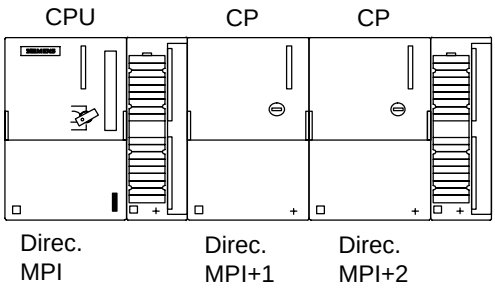
  256 Kbytes FEPROM 6ES7951-1KH00-0AA0

  1 Mbyte FEPROM 6ES7951-1KK00-0AA0

  2 Mbytes FEPROM 6ES7951-1KL00-0AA0

  4 Mbytes FEPROM 6ES7951-1KM00-0AA0
- almacenar el firmware de la CPU en una Memory Card

Direccionamiento MPI

CPU con número de referencia y versión a partir de	Dispone de una CPU inferior a los siguientes números de referencia y versiones:
6ES7312-5AC01-0AB0, versión 01	
6ES7313-1AD02-0AB0, versión 01	
6ES7314-1AE03-0AB0, versión 01	
6ES7314-5AE02-0AB0, versión 01	
6ES7315-1AF02-0AB0, versión 01	
6ES7315-2AF02-0AB0, versión 01	
6ES7316-1AG00-0AB0, versión 01	–
y STEP 7 desde V4.02	y STEP 7 < V4.02
La CPU transfiere las direcciones MPI del CP/FM correspondiente configuradas por el usuario en *STEP 7* a un S7-300 o bien calcula automáticamente la dirección MPI del CP/FM en un S7-300 según el patrón Direc. MPI-CPU; Direc. MPI+1; Direc. MPI+2 etc.  	La CPU calcula automáticamente la dirección MPI del CP/FM en un S7-300 según el patrón Direc. MPI-CPU; Direc. MPI+1; Direc. MPI+2 etc. 

MPI con 19,2 Kbaudios

Mediante STEP 7 desde V4.02 es posible ajustar para la MPI una velocidad de transmisión de 19,2 Kbaudios.

Esta velocidad es soportada por las CPU a partir de los siguientes números de referencia:

6ES7312-5AC01-0AB0, versión 01
6ES7313-1AD02-0AB0, versión 01
6ES7314-1AE03-0AB0, versión 01
6ES7314-5AE02-0AB0, versión 01
6ES7315-1AF02-0AB0, versión 01
6ES7315-2AF02-0AB0, versión 01

CPU 315-2 DP

CPU 315-2 DP	≤ 6ES7 315-2AF03-0AB0 y *STEP 7* < V 5.x	desde 6ES7 315-2AF03-0AB0 y *STEP 7* desde V 5.x
Comunicación directa	no	sí
Equidistancia	no	sí
Activar/desactivar esclavos DP	no	sí
Routing	no	sí
Leer diagnóstico de esclavos	consulte la figura 2-1 de la página 2-8	consulte la figura 2-2 de la página 2-9

Recursos de enlace

A partir de CPU	Referencia	A partir de la versión	
		Firmware	Hardware
CPU 312 IFM	6ES7312-5AC02-0AB0	1.1.0	01
CPU 313	6ES7313-1AD03-0AB0	1.1.0	01
CPU 314	6ES7314-1AE04-0AB0	1.1.0	01
CPU 314 IFM	6ES7314-5AE03-0AB0	1.1.0	01
CPU 314 IFM	6ES7314-5AE10-0AB0	1.1.0	01
CPU 315	6ES7315-1AF03-0AB0	1.1.0	01
CPU 315-2 DP	6ES7315-2AF03-0AB0	1.1.0	01
CPU 316-2 DP	6ES7316-2AG00-0AB0	1.1.0	01

... puede reservar recursos de enlace para las funciones PG, las funciones OP y las funciones básicas S7.
Los recursos de enlace no reservados quedan disponibles para las funciones de comunicación PG/OP/S7 básico o bien S7 (consulte también el apartado 1.2).

Las CPU con versiones inferiores a las antedichas ofrecen para las respectivas funciones de comunicación una cantidad determinada de recursos de enlace.

SFB y SFC nuevos en la CPU 318-2

Bloque	Aplicación	Tiempo de ejecución en µs		Consulte ...
SFB 52	Leer registros en un esclavo DP	Primera llamada	221	Ayuda online de las funciones estándar y del sistema en STEP 7
		Llamada intermedia	111	
		Última llamada	158	
SFB 53	Leer registros en un esclavo DP	Primera llamada	284	
		Segunda llamada	110	
		Última llamada	110	
SFB 54	Alarma de un esclavo DP recibida (en caso de OB no ligados a la periferia, MODE 1, OB1)		90	
	Interface DP integrado, (MODE 1, OB 40, 83, 86)		170	
	(OB 55 a OB 57, OB 82)		176	
	(periferia central, MODE 1, OB 40, OB 82)		140	
SFC 100*	Ajustar la hora y establecer estado horario	MODE 1	274	Ayuda online de las funciones estándar y del sistema en STEP 7
		MODE 2	84	
		MODE 3	275	
SFC 105*	Leer recursos del sistema ocupados de manera dinámica	MODE 0	117–1832	
		MODE 1	138–2098	
		MODE 2	139–1483	
		MODE 3	140–2128	
SFC 106	Habilitar recursos del sistema ocupados de manera dinámica	MODE 1	123–1376	
		MODE 2	126–1334	
		MODE 3	125–1407	
SFC 107	Generar mensajes acusables referidos al bloque	Primera llamada	257	
		Llamada vacía	101	
SFC 108	Generar mensajes no acusables referidos al bloque	Primera llamada	271	
		Llamada vacía	115	

* **MODE 0:**
en función del tamaño del área de destino SYS_INST y de la cantidad de recursos del sistema que todavía haya que leer.
MODE 1 y 2:
en función de la cantidad de mensajes activos (recursos del sistema ocupados).

MODE 3:
en función de la cantidad de mensajes activos (recursos del sistema ocupados) y de la cantidad de instancias ocupadas con el CMP_ID buscado.

Explicación de los diversos tiempos de ejecución SFB

El parámetro de salida BUSY indica el estado actual de la petición.

Primera llamada: la petición comienza con la ejecución, es decir, BUSY pasa del estado 0 al estado 1.

Segunda llamada: la petición se encuentra en la ejecución, es decir, BUSY conserva el estado 1.

Última llamada: la petición se ha ejecutado, es decir, BUSY pasa del estado 1 al estado 0.

Explicación de los diversos tiempos de ejecución SFC

Mediante los modos de las SFC se ajusta el modo de operación deseado. El significado de un modo determinado depende del bloque correspondiente. Encontrará más información en la ayuda online de las funciones estándar y del sistema en STEP 7.

Datos útiles consistentes

Si desea transferir áreas de datos útiles consistentes (áreas de E/S con consistencia sobre la longitud total) a un sistema DP, deberá tener en cuenta lo siguiente:

CPU 315-2 DP **CPU 316-2 DP** **CPU 318-2 DP** (versión de firmware < 3.0)	**CPU 318-2 DP** (versión de firmware > 3.0)
Los datos útiles consistentes no se actualizan de manera automática, incluso si se encuentran en la imagen de proceso. Para leer y escribir datos útiles consistentes hay que utilizar las SFC 14 y 15.	Si el área de direccionamiento de los datos útiles consistentes se encuentra en la imagen de proceso, puede elegir actualizar este área o no. Para leer y escribir datos consistentes se pueden utilizar adicionalmente las SFC 14 y 15. Además, es posible el acceso directo a las áreas de datos útiles (p. ej. L PEW... T PAW...).

Sugerencias y trucos

5

Sugerencia para el parámetro “Tiempo de vigilancia para ...” en STEP 7

Para los parámetros del ”Tiempo de vigilancia para

- transferencia de los parámetros al módulo”
- señal ”ready” de los módulos”

ajuste los valores máximos si no sabe con certeza los tiempos requeridos en el S7-300.

Una CPU 31x-2 DP es el maestro DP	Una CPU 318-2 es el maestro DP
Mediante el parámetro “Transferir parámetros a módulos” se ajusta también la supervisión de inicialización de los esclavos DP.	Mediante **los dos** parámetros antedichos se ajusta la supervisión de inicialización de los esclavos DP.
Es decir, los esclavos DP deben inicializarse y ser parametrizados por la CPU (en calidad de maestro DP) durante el tiempo ajustado.	

Módulo FM descentralizado en un ET 200M (con CPU 31x-2 como maestro DP)

Si emplea un FM 353/354/355 en un ET 200M con el IM 153-2 y enchufa y desenchufa el FM en el ET 200M, tiene que conectar/desconectar en éste a continuación la tensión de alimentación.
Motivo: Sólo después de un “POWER ON” de la ET 200M la CPU escribe de nuevo los parámetros en el FM.

Remanencia en los bloques de datos

Es preciso observar los puntos siguientes para la remanencia de áreas de datos en los bloques de datos:

<table>
<tr><th rowspan="2">Con respaldo por pila</th><th colspan="2">Sin respaldo por pila</th></tr>
<tr><th>Programa de CPU en Memory Card o en memoria no volátil integrada en 312 IFM/314 IFM</th><th>Ninguna Memory Card enchufada</th></tr>
<tr><td rowspan="2">Todos los DB son remanentes independientemente de la parametrización. También son remanentes los DB creados con la SFC 22 ”CREAT_DB”.</td><td>En el arranque, todos los DB (remanentes y no remanentes) se transfieren desde la Memory Card o la memoria no volátil integrada a la memoria central.</td><td>Los DB parametrizados como remanentes conservan su contenido.</td></tr>
<tr><td colspan="2">• no son remanentes los bloques de datos o las áreas de datos creados con la SFC 22 ”CREAT_DB”.
• tras un fallo de red se conservan las áreas de datos remanentes. Nota:estas áreas de datos se guardan en la CPU, no en al Memory Card. Las áreas de datos no remanentes contienen los datos programados en la memoria no volátil.</td></tr>
</table>

Alarma cíclica: Periodicidad > 5 ms

Para una alarma cíclica es conveniente ajustar una periodicidad superior a 5 ms. En caso de valores inferiores existe peligro de que aparezcan frecuentemente errores de alarma cíclica, debido p.ej. a

- el tiempo de ejecución del programa de un OB 35
- la frecuencia y los tiempos de ejecución de programas de prioridad mayor
- las funciones PG.

Alarma de proceso de los módulos de periferia

Conecte los módulos que hacen que se dispare la alarma de proceso lo más cerca posible de la CPU con aplicaciones críticas para la alarma de proceso.
Motivo: el bastidor de módulos 0, slot 4 es el primero en leer la alarma. Le siguen los demás slots en orden ascendente.

CPU 312 IFM y 314 IFM: Borrado del EPROM integrado

Si desea borrar el contenido de la EPROM integrada, proceda tal como sigue:

1. A través del comando de menú **Ver ▸ Online** abra una ventana que contiene la vista online para el proyecto abierto o

   abra la ventana **Estaciones accesibles**. Para ello, haga clic en el botón **Estaciones accesibles** de la barra de herramientas o seleccione el comando de menú **Sistema de destino ▸ Estaciones accesibles** .
2. Elija el número MPI de la CPU de destino (doble clic).
3. Marque la carpeta **Bloques**.
4. Seleccione en el menú **Edición ▸**el comando **Seleccionar todo**.
5. Seleccione el comando de menú **Archivo ▸ Borrar** o pulse la tecla Supr. para borrar los bloques seleccionados en la memoria de destino.
6. Elija el número MPI de la CPU de destino.
7. Seleccione el comando de menú **Sistema de destino ▸ Copiar RAM a ROM** .

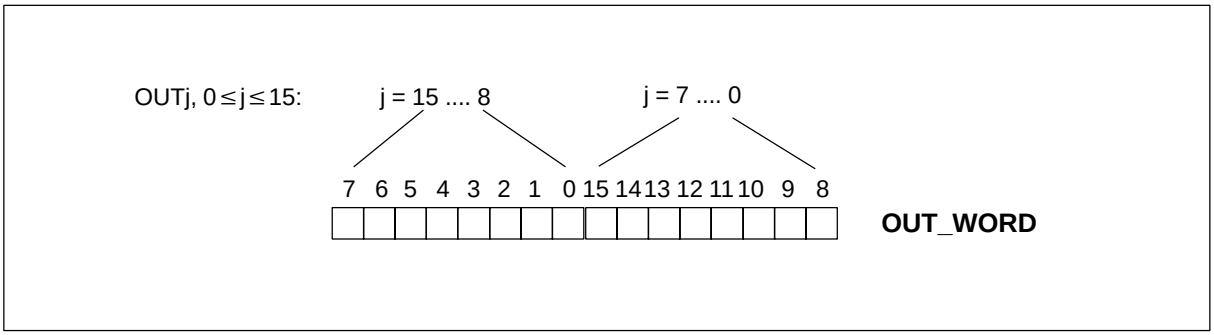
Mediante estos comandos puede borrar “online” todos los bloques y sobrescribir la EPROM con el contenido vacío de la RAM.

SFB “DRUM” – bytes permutados en el parámetro de salida OUT-WORD

¡Las CPU indicadas a continuación proporcionan en el SFB “DRUM” el valor del parámetro de salida OUT_WORD con los bytes permutados!

CPU 312 IFM	hasta	6ES7312-5ACx2-0AB0, firmware V 1.0.0
CPU 313	hasta	6ES7313-1AD03-0AB0, firmware V 1.0.0
CPU 314	hasta	6ES7314-1AEx4-0AB0, firmware V 1.0.0
CPU 314 IFM	hasta	6ES7314-5AEx3-0AB0; firmware V 1.0.0
CPU 315	hasta	6ES7315-1AF03-0AB0, firmware V 1.0.0
CPU 315-2 DP	hasta	6ES7315-2AFx2-0AB0
CPU 316	hasta	6ES7316-1AG00-0AB0

De esta forma se consigue la siguiente asignación frente al parámetro de salida OUTj, $0 \leq j \leq 15$:



Normas y homologaciones

A

Introducción

Este anexo incluye para los módulos y componentes del S7-300 datos relativos a

- las normas más importantes cuyos criterios cumple el S7-300 y
- a los permisos del S7-300.

IEC 1131

El autómata programable S7-300 cumple todos los requisitos y los criterios contenidos en la norma IEC 1131, 2ª parte.

Identificación CE

Nuestros productos cumplen los requisitos y los objetivos de protección estipulados en las directivas CE indicadas a continuación, ateniéndose además a las normas europeas (EN) armonizadas para autómatas programables (PLC) publicadas en los Boletines Oficiales de la Comunidad Europea:

- 89/336/CEE ”Compatibilidad electromagnética” (Directiva EMC/CEM)
- 73/23/CEE ”Material eléctrico utilizable dentro de determinados límites de tensión” (Directiva de baja tensión)

Los certificados de conformidad CE para las autoridades competentes pueden solicitarse a:

Siemens Aktiengesellschaft
Bereich Automatisierungstechnik
A&D AS RD 4
Postfach 1963
D-92209 Amberg

Directiva EMC/CEM

Los productos SIMATIC han sido diseñados para su utilización en el ámbito industrial.

Campo de aplicación	Requisitos en cuanto a:	
	emisión de perturbaciones	inmunidad a interferencias
Industria	EN 50081-2 : 1993	EN 50082-2 : 1995

Si se emplea el S7-300 en zonas residenciales, es necesario asegurar una emisión de perturbaciones radioeléctricas dentro de la clase de valor límite B según EN 55011.

Medidas para obtener un grado de protección antiparasitaria de la clase de valor límite B:

- montaje del S7-300 en armarios/cajas de distribución puestos a tierra
- incorporación de filtros en los cables de alimentación

Homologación UL

UL-Recognition-Mark
Underwriters Laboratories (UL) según
Standard UL 508, File Nr. 116536

Homologación CSA

CSA Certification Mark (Sello de certificación CSA)
Canadian Standard Association (CSA) según
Estándar C22.2 Nº 142, Archivo nº LR 48323

Homologación FM

Factory Mutual Approval Standard Class Number 3611 Class I, Division 2, Group A, B, C, D.



Precaución

Peligro de lesiones corporales y daños materiales.

En zonas con peligro de explosión pueden producirse lesiones corporales y daños materiales si se desenchufan conectores cuando está funcionando un S7-300.

Por ello, es imprescindible desconectar la alimentación eléctrica del S7-300 antes de desenchufar conectores en zonas con peligro de explosión.

PNO

CPU	N° de certificado al emplearse como ...	
	maestro DP	**esclavo DP**
315-2 DP	Z00349	Z00258
316-2 DP	sí *	sí *
318-2	sí *	sí *

* Número no existente aún al imprimirse este manual.

Croquis acotados

B

Introducción

En este anexo encontrará figuras con los croquis acotados de las CPU del S7-300. Necesitará los datos que contienen estos croquis para dimensionar la configuración del sitema S7-300. Los croquis acotados de otros módulos y componentes del S7-300 figuran en el manual de referencia *Datos de los módulos*.

CPU 312 IFM

La figura B-1 contiene el croquis acotado de la CPU 312 IFM.

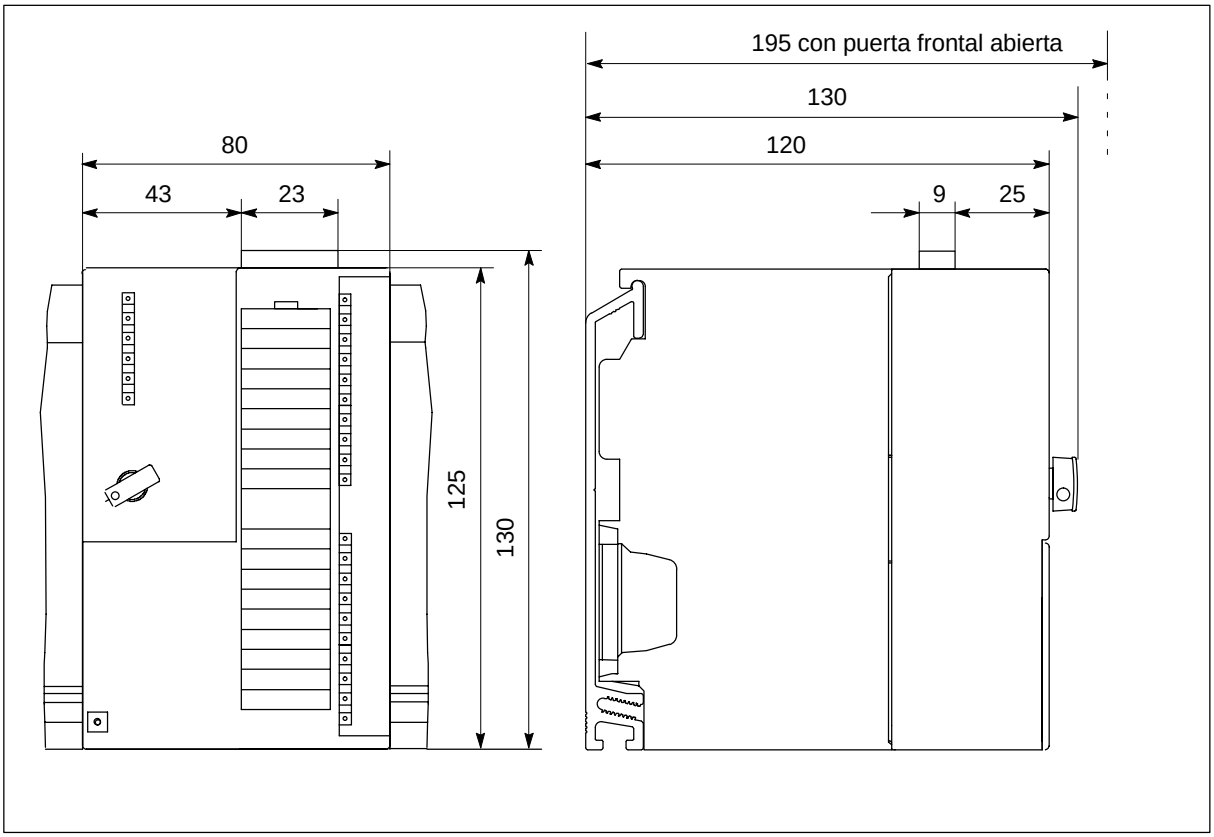


Figura B-1 Croquis acotado de la CPU 312 IFM

CPU 313/314/315/315-2 DP/316-2 DP

La figura B-2 contiene el croquis acotado de las CPU 313/314/315/315-2 DP/316-2 DP. Las dimensiones son idénticas para todas las CPU indicadas. Sin embargo, puede diferir el aspecto de las mismas (consulte el capítulo 1); p.ej., la CPU 315-2 DP tiene dos filas de LED.

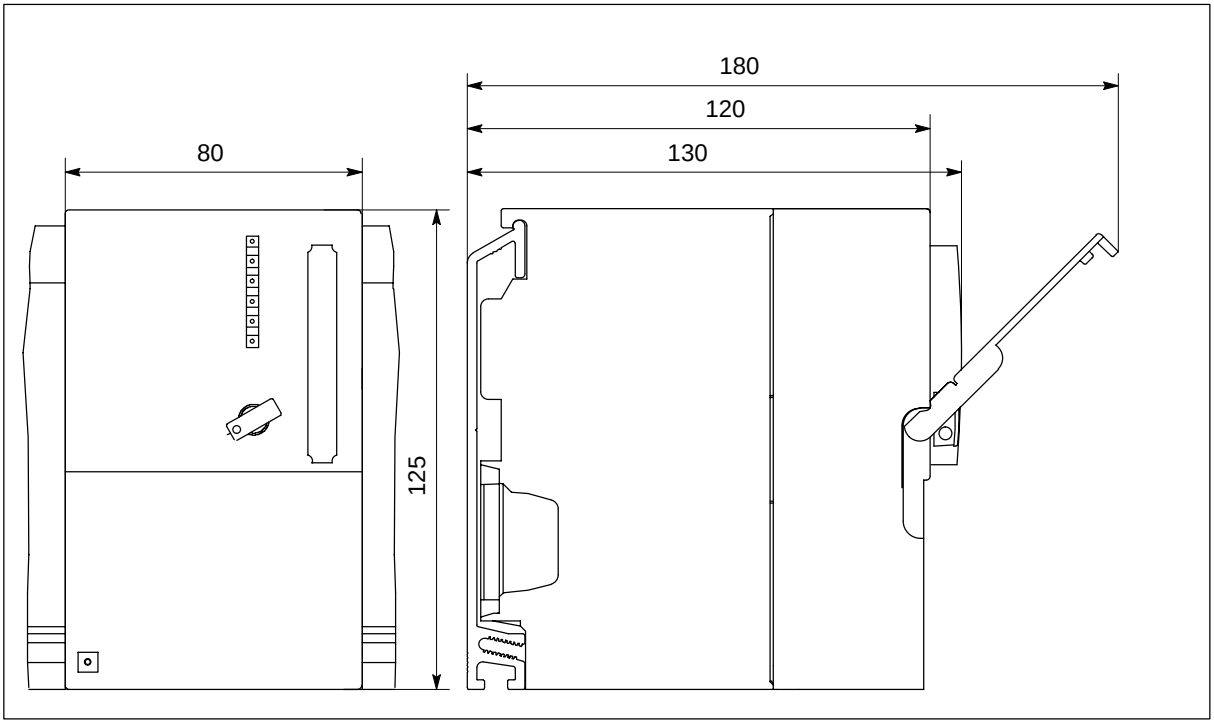


Figura B-2 Croquis acotado de las CPU 313/314/315/315-2 DP/316-2 DP

CPU 318-2

La figura B-3 contiene el croquis acotado de la CPU 318-2, vista frontal. La vista lateral corresponde a la representación de la figura B-2.

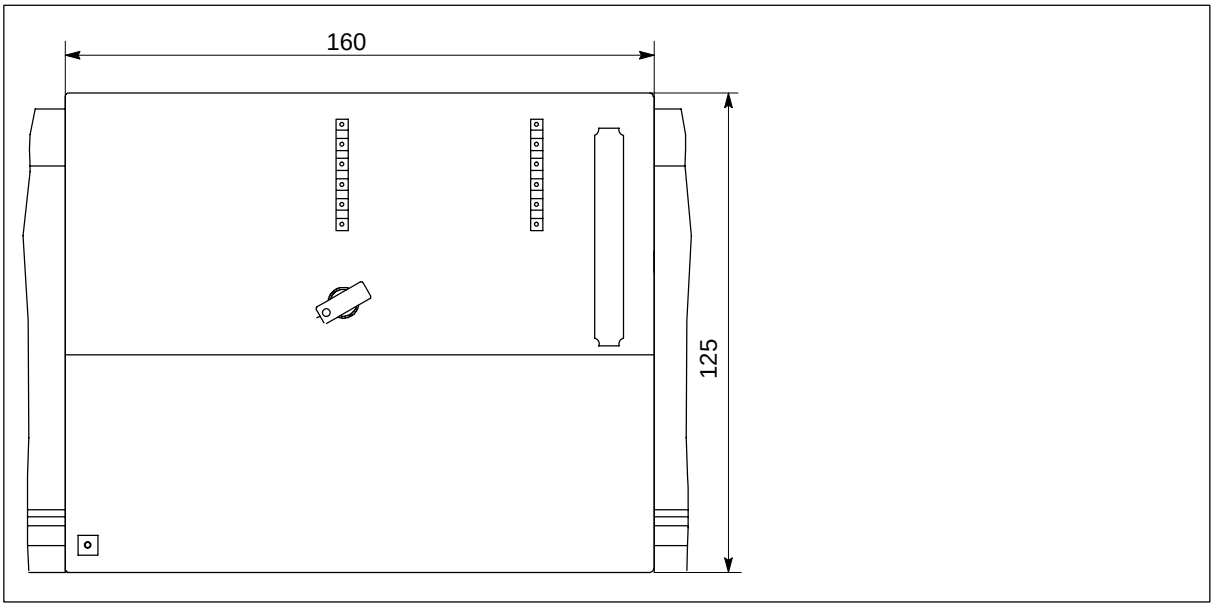


Figura B-3 Croquis acotado de la CPU 318-2

CPU 314 IFM, vista posterior

La figura B-4 contiene el croquis acotado de la CPU 314 IFM, vista frontal. La vista lateral se incluye en la figura B-5.

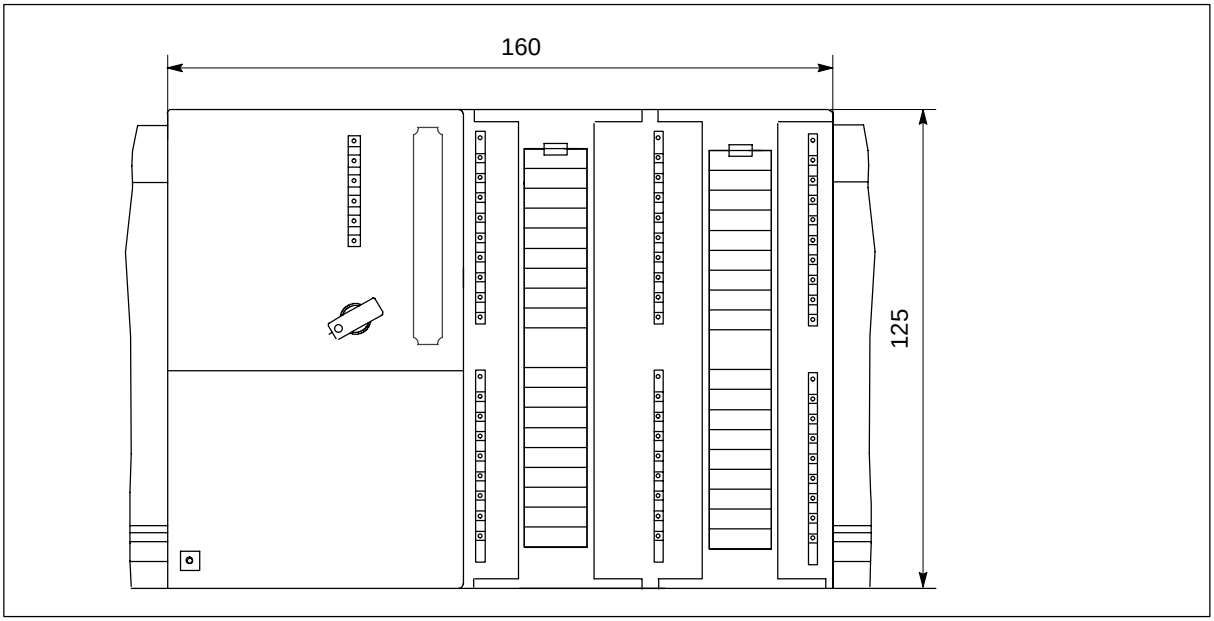


Figura B-4 Croquis acotado de la CPU 314 IFM, vista frontal

CPU 314 IFM, vista lateral

La figura B-5 contiene el croquis acotado de la CPU 314 IFM, vista lateral.

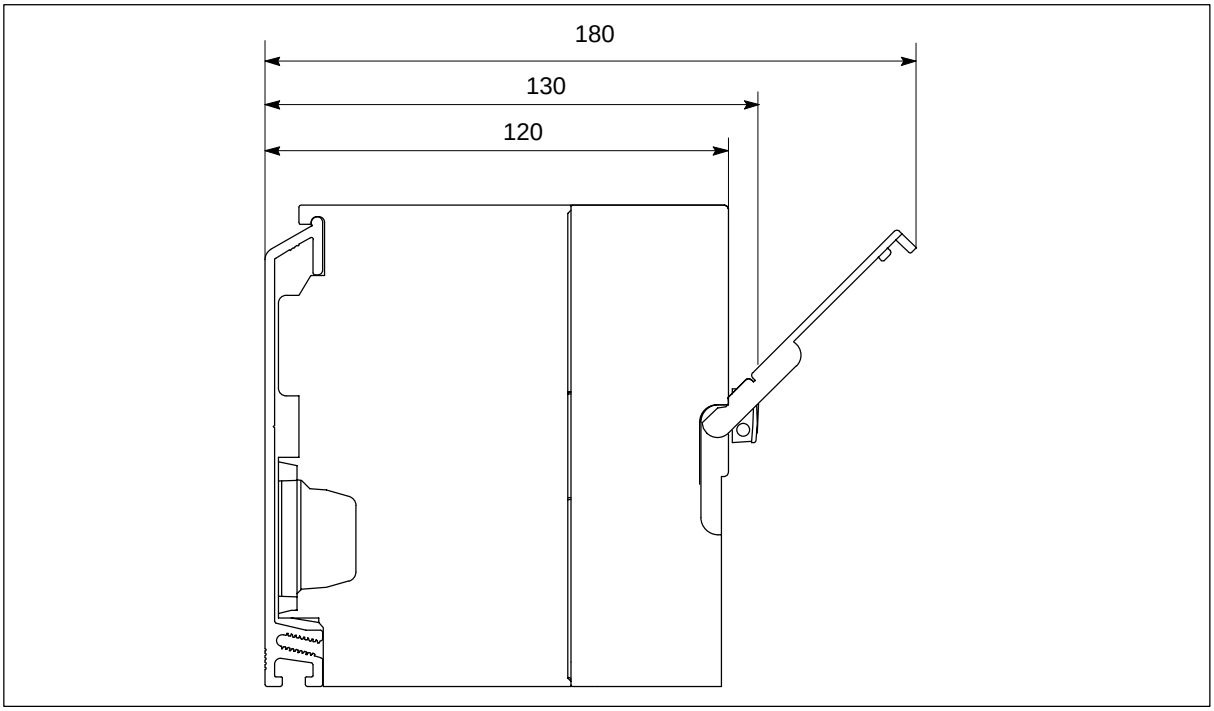


Figura B-5 Croquis acotado de la CPU 314 IFM, vista lateral

Lista de abreviaturas

C

Abreviaturas	Explicaciones
AWL	Lista de instrucciones (lenguaje STEP 7)
CP	Procesador de comunicaciones (Communication Processor)
CPU	Unidad central del autómata (Central Processing Unit)
DB	Bloque de datos
FB	Bloque de función
FC	Función
FM	Módulo de función
GD	Comunicación por datos globales
IM	Módulo de interfase o de interconexión (Interface Module)
IP	Periferia inteligente
KOP	Esquema de contactos (lenguaje STEP 7)
LWL	Fibra óptica (FO)
M	Conexión a masa
MPI	Interfase multipunto (Multipoint Interface)
OB	Bloque de organización
OP	Panel de operador (Operator Panel)
PAA	Imagen del proceso de las salidas
PAE	Imagen del proceso de las entradas
PG	Unidad de programación
PS	Fuente de alimentación (Power Supply)
SFB	Bloque de función del sistema
SFC	Función de sistema
SM	Módulo de señalización (Signal Module)

Glosario

Acumulador

Los acumuladores son registros en la → CPU que sirven de memoria intermedia para las operaciones de carga, transferencia, comparación, cálculo y conversión.

Alarma

El → sistema operativo de la CPU reconoce 10 niveles de prioridad diferentes para regular el procesamiento del programa de usuario. Entre estos niveles de prioridad se encuentran las alarmas, por ejemplo, las alarmas de proceso. Si se produce una alarma, el sistema operativo llama automáticamente un bloque de organización asignado en el que el usuario puede programar la reacción que desee (p. ej. en un FB).

Alarma cíclica

Una alarma cíclica es activada periódicamente por la CPU en una base de tiempo parametrizable. A continuación se procesa el → bloque de organización que corresponda.

Alarma de diagnóstico

Los módulos con aptitud de diagnóstico notifican los errores del sistema detectados a la → CPU a través de alarmas de diagnóstico.

Alarma de hora

→ Horaria, alarma

Alarma de proceso

Una alarma de proceso es activada por los módulos con facultad para ello al presentarse un evento determinado en el proceso. La alarma de proceso se notifica a la CPU. Según la prioridad de dicha alarma, se procesa entonces el → bloque de organización asignado.

Alarma horaria

La alarma horaria pertenece a uno de los niveles de prioridad en el procesamiento del programa de SIMATIC S7. Se genera en función de una fecha (o también a diario) y una hora (p. ej., 9:50 o cada hora, cada minuto) determinadas. A continuación se procesa el bloque de organización que corresponda.

Alarma de retardo

La alarma de retardo pertenece a uno de los niveles de prioridad en el procesamiento del programa de SIMATIC S7. Se genera cuando transcurre un tiempo iniciado en el programa de usuario. Entonces es procesado un bloque de organización asociado.

Archivo GSD

En un archivo GSD (archivo de datos fijos del equipo) están depositadas todas las propiedades específicas de un esclavo. El formato del archivo GSD se especifica en la norma EN 50170, volumen 2, PROFIBUS.

ARRANQUE

El modo ARRANQUE se ejecuta durante la transición del modo STOP al modo RUN. Se puede activar mediante el → selector de modo de operación, tras RED CON u operando la unidad de programación. En el S7-300 se efectúa un → rearranque.

Autómata programable

Un sistema de automatización es un → autómata programable en SIMATIC S7.

Bloque de datos

Los bloques de datos (DB) son áreas de datos en el programa de aplicación que contienen datos del usuario. Existen bloques de datos globales, a los que pueden acceder todos los bloques lógicos, así como bloques de datos de instancia, que están asignados a una determinada llamada FB.

Bloque de datos de instancia

Cada llamada de un bloque de función en el programa de aplicación **STEP 7** lleva asignada un bloque de datos, que es generado automáticamente. Este bloque de datos de instancia contiene los valores de los parámetros de entrada, salida y entrada/salida, así como los datos locales del bloque.

Bloque de función

Según IEC 1131-3, un bloque de función (FB) es un → bloque lógico con → datos estáticos. Un FB ofrece la posibilidad de transferir parámetros al programa de aplicación. Por consiguiente, los bloques de función resultan apropiados para programar operaciones complejas que se repiten frecuentemente, p.ej. regulaciones y selección de modo de operación.

Bloque de función del sistema

Un bloque de función del sistema (SFB) es un → bloque de función integrado en el sistema operativo de la CPU que, en caso necesario, se puede llamar en el programa de usuario STEP 7.

Bloque de organización

Los bloques de organización (OB) constituyen la interfase entre el sistema operativo de la CPU y el programa de aplicación. En los bloques de organización se estipula el orden de procesamiento del programa de aplicación.

Bloque lógico

Un bloque lógico es en SIMATIC S7 un bloque que contiene una parte del programa de aplicación **STEP 7** (en contraposición a un → bloque de datos, que sólo contiene datos).

Búfer de diagnóstico

El búfer de diagnóstico es una zona de memoria respaldada en la CPU, donde se depositan los eventos de diagnóstico en el orden en que van apareciendo.

Bus

Un bus es un medio o soporte de transmisión que interconecta varias estaciones. Los datos pueden transmitirse en serie o en paralelo, a través de conductores eléctricos o de fibras ópticas.

Bus de fondo

El bus posterior o de fondo es un bus de datos en serie a través del cual los módulos pueden comunicarse entre sí y son abastecidos con la tensión necesaria. La conexión entre los módulos se establece mediante conectores de bus.

Círculo GD

Un círculo GD abarca una cantidad de unidades CPU que intercambian datos por comunicación de datos globales y son utilizadas como sigue:

- Una CPU envía un paquete GD a las demás CPU.
- Una CPU envía y recibe un paquete GD desde otra CPU.

Cada círculo GD se identifica mediante un número de círculo GD.

Clase de prioridad

En el sistema operativo de una CPU S7 se prevén un máximo de 26 clases de prioridad (denominadas también ”niveles de elaboración de programa”), las cuales llevan asignados diferentes bloques de organización. Mediante las clases de prioridad se determina qué bloques OB interrumpen a otros OB. Si una clase de prioridad abarca varios bloques OB, éstos no se interrumpen recíprocamente, sino que son procesados secuencialmente.

Compensación de potencial

Conexión eléctrica (conductor equipotencial) que lleva a un potencial igual o aproximadamente igual los cuerpos de los medios operativos eléctricos y los cuerpos conductores ajenos, a fin de impedir las tensiones perturbadoras o peligrosas entre estos cuerpos.

Comprimir

Mediante la función online de la PG ”Comprimir” son desplazados todos los bloques válidos en la RAM de la CPU de forma continua e ininterrumpida hasta el principio de la memoria de aplicación. De esta manera desaparecen todos los espacios que hubieran surgido al borrar o corregir bloques.

Comunicación por datos globales

La comunicación por datos globales es un procedimiento utilizado para transferir → datos globales entre las CPU (sin bloques CFB).

Con separación galvánica

En los módulos de entrada/salida con separación galvánica están separados galvánicamente los potenciales de referencia de los circuitos de control y de carga, p.ej. mediante optoacoplador, contacto de relé o transformador. Los circuitos eléctricos de entrada y salida se pueden poner a tierra.

Configuración

Asignación de módulos a los bastidores/slots y (p.ej. en los módulos de señales) las direcciones.

Contador

Los contadores forman parte de la → memoria de sistema de la CPU. El contenido de las ”celdas del contador” se puede modifcar mediante instrucciones **STEP 7** (p. ej. contar adelante/atrás).

Controlador de memoria programable

Los controladores de memoria programable o autómatas programables (PLC) son mandos electrónicos cuyas funciones están almacenadas como programa en el equipo de control. Por consiguiente, la estructura y el cableado del equipo no dependen de las funciones del autómata. El autómata programable tiene la estructura de un ordenador; está formado por una → CPU (módulo central) con memoria, módulos de entrada/salida y un sistema de bus interno. La periferia y el lenguaje de programación están orientados a los requisitos de la técnica de control.

CP

→ Procesador de comunicación

CPU

Central Processing Unit = Módulo central del autómata programable S7 con unidad de control y cálculo, memoria, sistema operativo e interfase para la unidad de programación.

Datos consistentes

Se designan datos consistentes o coherentes a los datos cuyo contenido está vinculado y que no pueden separarse.

Así p.ej., los valores de los módulos analógicos tienen que tratarse siempre de forma coherente, es decir, el valor de un módulo analógico no deberá ser falseado por su lectura en dos instantes diferentes.

Datos estáticos

Se designan datos estáticos a los utilizados únicamente dentro de un bloque de función. Estos datos se almacenan en un bloque de datos de instancia perteneciente al bloque de función. Los datos almacenados en el bloque de datos de instancia se conservan hasta la próxima llamada del bloque de función.

Datos globales

Los datos globales son datos accesibles desde cualquier → bloque lógico (FC, FB, OB). Éstos son: marcas M, entradas E, salidas S, temporizadores, contadores y bloques de datos DB. Se tiene acceso a los datos globales de forma absoluta o simbólica.

Datos locales

→ Datos temporales

Datos temporales

Se designan datos temporales a los datos locales de un bloque que se depositan en la pila LSTACK durante el procesamiento de ese bloque y ya no están disponibles después del procesamiento.

Diagnóstico

→ Diagnóstico del sistema

Diagnóstico del sistema

Se entiende por diagnóstico del sistema la detección, evaluación y notificación de anomalías en el autómata programable. Algunos ejemplos de este tipo de error son: errores del programa o fallos en los módulos. Los errores del sistema se pueden visualizar mediante diodos LED o en el **STEP 7**.

Diagnóstico, alarma

→ Alarma de diagnóstico

Dirección

Una dirección es la denominación de un operando concreto o de un área de operandos, ejemplos: entrada E 12.1; palabra de marcas MW 25; bloque de datos DB 3.

Dirección MPI

→ MPI

Elemento GD

Un elemento GD se forma al asignar los → datos globales que se van a intercambiar y se caracteriza inequívocamente en la tabla de datos globales mediante la identificación GD.

Error de tiempo de ejecución

Error que se produce durante el procesamiento del programa de usuario en el sistema de automatización (no en el proceso).

Esclavo

Un esclavo sólo puede intercambiar datos con un → maestro, previa solicitud de éste.

Esclavo DP

Todo → esclavo que opera en PROFIBUS mediante el protocolo PROFIBUS-DP y se comporta según la norma EN 50170, parte 3, Se denomina esclavo DP.

Factor de ciclo

El factor de ciclo determina la frecuencia con que se envían y reciben los → paquetes GD en base al ciclo de la CPU.

FB

→ Bloque de función

FC

→ Función

FEPROM

La propiedad que tienen las memorias FEPROM de conservar los datos en caso de un fallo de alimentación equivale a la de las memorias EEPROM borrables eléctricamente, pero las primeras se pueden borrar con mayor rapidez (FEPROM = Flash Erasable Programmable Read Only Memory). Se emplean en las tarjetas → Memory Card.

Forzado permanente

La función “Forzado permanente” sobrescribe una variable (p.ej. marca, salida) con un valor definido por el usuario S7. Al mismo tiempo, activa un bloqueo de escritura para dicha variable, de forma que no pueda alterarse su valor desde ninguna parte (o sea, tampoco desde el programa de aplicación STEP 7). Este valor se conserva incluso si se desenchufa la unidad de programación. Sólo tras solicitar la función “Desforzar” se anula el bloqueo de escritura, y la variable puede sobrescribirse nuevamente con el valor predefinido en el programa de aplicación. La función “Forzado permanente” permite –p.ej. durante la fase de puesta en marcha– dejar determinadas salidas en estado ”ON” por períodos de duración discrecional, aunque no se cumplan las combinaciones lógicas del programa de usuario (p.ej. por faltar el cableado en las entradas).

Fuente de alimentación de carga

Fuente de alimentación para el suministro de los módulos de señal y de función y de la periferia de proceso conectada a ellos.

Función

Según IEC 1131-3, una función (FC) es un → bloque lógico sin → datos estáticos. Una función ofrece la posibilidad de transferir parámetros al programa de aplicación. Las funciones resultan, por tanto, apropiadas para programar operaciones complejas que se repiten frecuentemente, p.ej. cálculos.

Función de sistema

Una función de sistema (SFC) es una → función integrada en el sistema operativo de la CPU que, en caso necesario, se puede llamar en el programa de usuario STEP 7.

Imagen de proceso

La imagen de proceso forma parte de la → memoria de sistema de la CPU. Al principio del programa cíclico se transfieren los estados de señal de los módulos de entrada a la imagen de proceso de las entradas. Al final del programa cíclico se transfiere la imagen de proceso de las salidas como estado de señal a los módulos de salida.

Indicación de error

La indicación de error es una de las posibles reacciones del sistema operativo frente a un → error de tiempo de ejecución. Las demás reacciones posibles son: → reacción de error en el programa de usuario, estado STOP de la CPU.

Interfase multipunto

→ MPI

Lista de estado del sistema

La lista de estado del sistema incluye los datos que describen el estado actual de un S7-300. Ella ofrece en todo momento una vista de conjunto sobre:

- la capacidad del S7-300
- la parametrización actual de la CPU y de los módulos de señalización parametrizables
- los estados y secuencias actuales en la CPU y los módulos de señalización parametrizables.

maestro

Si están en posesión del → Token, los maestros pueden enviar datos a otras estaciones y solicitar datos de otras estaciones (= estación activa).

Maestro DP

Todo → maestro que se comporta según la norma EN 50170, parte 3, se denomina maestro DP.

Marca

Las marcas son parte integrante de la → memoria del sistema de la CPU y sirven para almacenar resultados intermedios. Puede accederse a las mismas a nivel de bit, de byte, de palabra o de palabra doble.

Marcas de ciclo

Marcas utilizables para la generación de cadencias en el programa de aplicación (1 byte de marcas).

Nota

¡En las CPU del S7-300 debe evitarse que se sobreescriba el byte de marcas de ciclo en el programa de aplicación!

Masa

Se considera como masa la totalidad de las piezas inactivas de un medio operativo unidas entre sí, que no pueden admitir una tensión de contacto peligrosa ni siquiera en caso de anomalía.

Memoria auxiliar

La memoria de backup permite salvaguardar áreas de memoria de la→ CPU sin pila de respaldo. Se salvaguarda una cantidad parametrizable de temporizadores, contadores, marcas y bytes de datos, así como los temporizadores, contadores, marcas y bytes de datos remanentes.

Memoria central

La memoria de trabajo es una memoria RAM (de acceso aleatorio) que reside en la → CPU y a la que accede el procesador durante la ejecución del programa de usuario.

Memoria de aplicación

La memoria de usuario contiene los → bloques lógicos y los → bloques de datos del programa de usuario. La memoria de aplicación puede hallarse o bien integrada en la CPU o bien en tarjetas Memory Card o módulos de memoria enchufables. No obstante, el programa de usuario se procesa fundamentalmente a partir de la → memoria de trabajo de la CPU.

Memoria de carga

La memoria de carga forma parte integrante del módulo central. Contiene los objetos generados por la unidad de programación. Está diseñada como Memory Card enchufable o como memoria integrada fijamente.

Memoria del sistema

La memoria del sistema está integrada en el módulo central y diseñada como memoria RAM. En la memoria de sistema residen las áreas de operandos (p. ej. temporizadores, contadores o marcas) así como las áreas de datos que necesita el → sistema operativo de forma interna (p. ej. búfer para comunicación).

Memory Card

Las Memory Card son medios de almacenamiento en formato de tarjetas de crédito para procesadores CPU y CP. Están diseñadas como memoria → RAM o → FEPROM.

Modo operativo

Los sistemas de automatización de SIMATIC S7 distinguen los siguientes estados operativos: STOP, → ARRANQUE, RUN.

Módulo analógico

Los módulos analógicos convierten valores de proceso analógicos (p.ej. la temperatura) en valores digitales que pueden seguir siendo procesados por el módulo central, o bien convierten valores digitales en magnitudes de ajuste analógicas.

Módulo de señalización

Los módulos de señalización (SM) constituyen el interface entre el proceso y el sistema de automatización. Existen módulos digitales de entrada y de salida (módulo de entrada/salida, digital), así como módulos analógicos de entrada y de salida (módulo de entrada/salida, analógico).

MPI

El interface multipunto (MPI) es el interface de la unidad de programación de SIMATIC S7. Permite el funcionamiento simultáneo de varias estaciones (unidades de programación, pantallas de texto, paneles de operador) en uno o varios módulos centrales. Cada estación se identifica mediante una dirección (dirección MPI) unívoca.

No puesto a tierra

Sin unión galvánica hacia tierra

OB

→ Bloque de organización

Paquete GD

Un paquete GD puede constar de uno o varios → elementos GD, que se transfieren conjuntamente en un telegrama.

Parámetro

1. Variable de un bloque lógico **STEP 7**.
2. Variable para ajustar el comportamiento de un módulo (una o varias por módulo). Cada módulo se suministra con un ajuste básico coherente, que se puede modificar mediante la configuración en **STEP 7**.

Existen → parámetros estáticos y → parámetros dinámicos.

Parámetro dinámico

Al contrario que los parámetros estáticos, los parámetros dinámicos de los módulos se pueden modificar durante el funcionamiento a través de la llamada de una SFC en el programa de usuario, p. ej. valores límite de un módulo de entrada de señales analógico.

Parámetro estático

Al contrario que los parámetros dinámicos, los parámetros estáticos de los módulos no se pueden modificar a través del programa de usuario, sino sólo a través de la configuración en **STEP 7**,p. ej., retardo de entrada de un módulo de entrada de señales digital.

Parámetros de módulo

Los parámetros de módulo son ciertos valores que permiten ajustar el comportamiento de un módulo. Se hace distinción entre parámetros de módulo estáticos y dinámicos.

PG

→ Unidad de programación

Pila tampón

La pila de respaldo garantiza el almacenamiento a prueba de fallos de red del → programa de usuario en la → CPU, así como la conservación remanente de las áreas de datos definidas, las marcas, los temporizadores y los contadores.

PLC

→ Autómata programable

Potencial de referencia

Potencial a partir del que se consideran y/o miden las tensiones de los circuitos eléctricos implicados.

Prioridad de OB

El → sistema operativo de la CPU distingue entre varios niveles de prioridad, p. ej., procesamiento cíclico del programa o procesamiento del programa controlado por alarmas de proceso. Cada nivel de prioridad tiene asignados unos → bloques de organización (OB), donde el usuario S7 puede programar una reacción. Los bloques OB cuentan regularmente con diferentes prioridades, según las cuales los mismos son procesados o se interrumpen recíprocamente si aparecieran varios a la vez.

Procesador de comunicaciones

Los procesadores de comunicación son módulos para acoplamientos punto a punto y acoplamientos de bus.

Proceso, alarma

→ Alarma de proceso

PROFIBUS-DP

El sistema de automatización permite instalar in situ en el proceso – a una distancia de hasta 23 km– módulos digitales, analógicos e inteligentes, así como una amplia gama de aparatos de campo según EN 50170, parte 3, como p.ej. accionamientos o conjuntos de válvulas.

A tal efecto, los módulos y la instrumentación de campo se conectan al autómata a través del bus de campo PROFIBUS-DP, y se direccionan como unidades periféricas centralizadas.

Profundidad de anidado

Mediante las llamadas de bloque es posible solicitar un bloque desde otro bloque. Se entiende por profundidad de anidado la cantidad de → bloques lógicos llamados simultáneamente.

Programa de aplicación

En SIMATIC se distingue entre el → sistema operativo de la CPU y los programas de usuario. Estos programas se crean mediante el software de programación → **STEP 7** en los lenguajes de programación posibles (esquema de contactos y lista de instrucciones) y se almacenan en bloques lógicos. Los datos se almacenan en bloques de datos.

Puesta a tierra

Poner a tierra significa enlazar una pieza conductora eléctricamente con el electrodo de tierra a través de un sistema de puesta a tierra (una o varias piezas conductoras que hacen perfecto contacto con tierra).

Puesta a tierra funcional

Puesta a tierra que solamente tiene como fin asegurar la función prevista de un medio operativo eléctrico. Mediante la puesta a tierra funcional se cortocircuitan las tensiones perturbadoras que de lo contrario originarían interferencias inadmisibles en el medio operativo.

RAM

Una RAM (Random Access Memory) es una memoria de semiconductores con acceso aleatorio (memoria de lectura/escritura).

Reacción ante errores

Reacción ante un → error de tiempo de ejecución. El sistema operativo puede reaccionar de las siguientes maneras: pasando el sistema de automatización al estado STOP, llamando un bloque de organización en el que el usuario puede programar una reacción o indicando el error.

Rearranque

Cuando arranca un módulo central (p. ej. una vez activado el selector de STOP a RUN o si se conecta la tensión de la red), antes del procesamiento cíclico del programa (OB 1) se procesa el bloque de organización OB 100 (rearranque completo). Durante el rearranque se lee la imagen de proceso de las entradas y se ejecuta el programa de usuario **STEP 7** comenzando por el primer comando del OB 1.

Remanencia

Se dice que un área de memoria es remanente si conserva su contenido incluso tras fallar la tensión de red y tras el paso de STOP a RUN. Las áreas no remanentes de las marcas, temporizadores y contadores se reponen a ”0” tras un corte de la tensión de red y tras un paso de STOP a RUN.

Pueden ser remanentes:

- marcas
- ℜos temporizadores S7 (**salvo** en la CPU 312 IFM)
- contadores S7
- las áreas de datos (sólo con Memory Card o memoria no volátil integrada)

Resistencia terminal

La resistencia terminal es la resistencia a la conexión de una línea de transferencia de datos para evitar reflexiones.

Segmento

→ Segmento de bus

Segmento de bus

Un segmento de bus es la sección independiente de un sistema de bus en serie. Los segmentos de bus se acoplan entre sí a través de repetidores.

SFB

→ Bloque de función del sistema

SFC

→ Función de sistema

Sin separación galvánica

En los módulos de entrada/salida sin separación galvánica están unidos eléctricamente los potenciales de referencia de los circuitos de control y de carga.

Sistema operativo de la CPU

El sistema operativo de la CPU organiza todas las funciones y operaciones de ésta no relacionadas con una tarea de control específica.

STEP 7

Lenguaje de programación para redactar programas de aplicación para autómatas SIMATIC S7.

Temporizadores

Los temporizadores forman parte de la → memoria de sistema de la CPU. El contenido de las ”celdas de tiempo” es actualizado automáticamente por el sistema operativo de forma asíncrona al programa de aplicación. Mediante instrucciones **STEP 7** se determina la función exacta de la celda del temporizador (p. ej. retardo a la conexión) y se activa su procesamiento (p. ej. Iniciar).

Testigo token

Derecho de acceso al bus

Tiempo de ciclo

El tiempo de ciclo es el periodo que tarda la → CPU en procesar una vez el → programa de usuario.

Tierra

La tierra conductora cuyo potencial eléctrico puede ponerse a cero en cualquier punto.

En el sector de electrodos de tierra, la tierra puede presentar un potencial distinto a cero. Para este estado se emplea frecuentemente el concepto de ”tierra de referencia”.

Tierra de referencia

→ Tierra

Timer

→ Temporizadores

Tratamiento de errores mediante un OB

Si el sistema operativo detecta un error determinado (p. ej., un error de acceso en **STEP 7**), llama el bloque de organización previsto para este caso (OB de error), en el que se puede determinar el comportamiento subsiguiente de la CPU.

Unidad de programación

Las unidades de programación son esencialmente ordenadores PC aptos para aplicaciones industriales, compactos y portátiles. Estas unidades se caracterizan por contar con un equipamiento de hardware y de software especial para los autómatas programables SIMATIC.

Valor sustitutivo

Los valores de sustitución son valores parametrizables emitidos por los módulos de salida en estado STOP de la CPU al proceso.

En caso de errores de acceso a la periferia en los módulos de entrada, pueden inscribirse en el acumulador valores sustitutivos en vez del valor de entrada ilegible (SFC 44).

Varistor

Resistencia dependiente de la tensión

Versión

La versión sirve para distinguir versiones diferentes de un producto con número de referencia idéntico. La versión se incrementa si hay ampliaciones funcionales compatibles, modificaciones debidas a la fabricación (utilización de nuevas piezas/componentes) o eliminación de errores.

Velocidad

Velocidad a que se transfieren los datos (en bit/s).

Índice alfabético

A

Actualización, de los temporizadores S7, 3-7
Actualización-imagen del proceso, tiempo de ejecución, 3-6
Acumulador, Glosario-1
  respaldo en tampón, 1-5
Alarma, Glosario-1
  de hora, Glosario-2
  de retardo, Glosario-2
  periódica, Glosario-1
  prolongación del ciclo, 3-10
Alarma cíclica, Glosario-1
  reproducibilidad, 3-17
Alarma de diagnóstico, Glosario-1
  CPU 31x-2 como esclavo-DP, 2-30
Alarma de proceso, Glosario-1
  CPU 312 IFM, 1-25
  CPU 314 IFM, 1-43
  CPU 31x-2 como esclavo-DP, 2-30
Alarma de retardo, Glosario-2
Alarma horaria, Glosario-2
Alarma retardada, reproducibilidad, 3-17
Alarmas, CPU 315-2 DP como esclavo-DP, 2-31
Area de direccionamiento, CPU 31x-2, 2-4
Arranque, Glosario-2

B

Batería, Glosario-11
BATF, 1-22
Bloque de datos, Glosario-2
Bloque de datos de instancia, Glosario-2
Bloque de función, FB, Glosario-3
Bloque de función del sistema, SFB, Glosario-3
Bloque de organización, Glosario-3
Bloque lógico, Glosario-3
Borrado total, con selector de modo, 1-4
Búfer de diagnóstico, Glosario-3
Bus, Glosario-3
  posterior, Glosario-3
Bus de fondo, Glosario-3
BUSF, 2-6, 2-19

C

Cálculo, tiempo de respuesta, 3-3
Carga del ciclo, comunicación vía MPI, 3-2
CE, identificación, A-1
Ciclos de transmisión, para datos globales, 1-18
Círculo GD, Glosario-4
  condiciones de recepción, 1-18
  condiciones de transmisión, 1-18
  factor de ciclo, 1-18
Clase de prioridad, Glosario-4
Compensación de potencial, Glosario-4
Comportamiento en cortocircuito, CPU 312 IFM, 1-35
Comprimir, Glosario-4
Comunicación
  CPU, 1-12
  CPU 318-2, 1-69
  datos globales, 1-12
  directa, 2-32
  PG/OP, 1-12
Comunicación directa
  Véase intercambio directo de datos
  CPU 31x-2, 2-32
  diagnóstico, 2-33
Comunicación PG/OP, 1-12
Comunicación por datos globales, 1-12
Comunicación vía MPI, carga del ciclo, 3-2
con separación galvánica, Glosario-4
Condiciones de recepción, círculo GD, 1-18
Condiciones de transmisión, círculo GD, 1-18
Configuración, Glosario-4
consistentes, datos, Glosario-5
CONT_C, CPU 314 IFM, 1-43
CONT_S, CPU 314 IFM, 1-43
Contador, Glosario-5
  CPU 312 IFM, 1-25
  CPU 314 IFM, 1-43
Contador A/B, CPU 314 IFM, 1-43
Contador de horas de funcionamiento, CPU, 1-10
Control del ciclo, tiempo de ejecución, 3-6

CPU
comunicación, 1-12
contador de horas de funcionamiento, 1-10
croquis acotado, B-1
diferencias entre las versiones, 4-6
elementos de indicación, 1-2
elementos de manejo, 1-2
funciones de prueba, 1-19
indicaciones de error, 1-3
indicaciones de estado, 1-3
recursos de enlace, 1-13
reloj, 1-10
selector de modo de operación, 1-4
sistema operativo, Glosario-14
CPU 312 IFM, 1-25
comportamiento en cortocircuito, 1-35
conexión de la fuente de alimentación, 1-35
datos técnicos, 1-28
esquema de conexiones, 1-34
esquema de principio, 1-36
funciones integradas, 1-25
instalación puesta a tierra, 1-34
CPU 313, 1-37
datos técnicos, 1-37
CPU 314, 1-40
datos técnicos, 1-40
CPU 314 IFM, 1-43
datos técnicos, 1-47
esquema de conexiones, 1-56
esquema de principio, 1-57
funciones integradas, 1-43
CPU 315, 1-59
datos técnicos, 1-59
CPU 315-2 DP, 1-62
Véase CPU 31x-2
datos técnicos, 1-62
maestro-DP, 2-5
CPU 316-2 DP, 1-65
Véase CPU 31x-2
datos técnicos, 1-65
CPU 318-2, 1-68
Véase CPU 31x-2
comunicación, 1-69
datos técnicos, 1-70
diferencias respecto a otras CPU de la serie 300, 4-2
CPU 31x-2
áreas de direccionamiento DP, 2-4
cambios de estado operativo, 2-11, 2-23, 2-33
Comunicación directa, 2-32
direcciones de diagnóstico para PROFIBUS, 2-10, 2-22
esclavo DP, diagnóstico, 2-18
esclavo-DP, 2-13
diagnóstico mediante LED, 2-19
diagnóstico mediante STEP 7, 2-19
interrupción del bus, 2-11, 2-23, 2-33
maestro -DP, diagnóstico mediante LEDs, 2-6
maestro-DP, diagnóstico mediante STEP 7, 2-7
memoria intermedia, 2-14
Croquis acotado, CPU, B-1
CSA, A-2

D

Datos
estáticos, Glosario-5
temporales, Glosario-6
Datos consistentes, Glosario-5
Datos globales, Glosario-5
ciclos de transmisión, 1-18
Datos locales, Glosario-5
Diagnóstico
alarma, Glosario-1
comunicación directa, 2-33
CPU 31x-2 como esclavo DP, 2-18
de estación, CPU 31x-2 como esclavo DP, 2-29
del identificador, CPU 315-2 DP como esclavo-DP, 2-28
indicación-LED, 1-22
mediante STEP 7, 1-22
Diagnóstico de esclavo DP, estructura, 2-24
Diagnóstico de estación, CPU 31x-2 como esclavo DP, 2-29
Diagnóstico del identificador, CPU 31x-2 como-esclavo DP, 2-28
Diagnóstico del sistema, Glosario-6
Diferencias, entre 318-2 y otras CPU, 4-2
Dirección, Glosario-6

Dirección PROFIBUS del maestro, 2-27
Direcciones de diagnóstico, CPU 31x-2, 2-10, 2-22
Directiva EMC/CEM, A-2

E

Ejecución de la alarma del proceso, 3-15
Ejemplo de cálculo, tiempo de respuesta a alarma, 3-16
Elemento GD, Glosario-6
Elementos de indicación, CPU, 1-2
Elementos de manejo, CPU, 1-2
Encaminamiento de funciones PG, 1-12
Entradas, retardo, 3-8
Entradas/salidas
  integradas, CPU 312 IFM, 1-25
  integradas, CPU 314 IFM, 1-43
Entradas/salidas integradas
  de la CPU 312 IFM, 1-25
  de la CPU 314 IFM, 1-43
Error de tiempo de ejecución, Glosario-6
Esclavo DP, Glosario-6
Esclavo-DP
  CPU 31x-2, 2-13
  diagnóstico mediante LED, 2-19
  diagnóstico mediante STEP 7, 2-19
Esquema de principio, CPU 312 IFM, 1-36
Estado de estación 1 a 3, 2-25
Estado de producto, Glosario-15

F

Factor de ciclo, Glosario-7
  círculo GD, 1-18
Fichero de datos fijos del equipo, Glosario-2
Fichero GSD, Glosario-2
FM, Permiso, A-2
Forzado permanente, 1-20
Forzar de forma permanente, Glosario-7
Frecuencímetro
  CPU 312 IFM, 1-25
  CPU 314 IFM, 1-43
Función, FC, Glosario-7
Función de sistema, SFC, Glosario-8
Funciones básicas S7, 1-12
Funciones de prueba, 1-19
Funciones integradas, CPU 314 IFM, 1-43

I

Identificador del fabricante, CPU 31x-2 como esclavo-DP, 2-27
IEC 1131, A-1
Imagen de proceso, Glosario-8
Indicación de error, Glosario-8
Indicaciones de error, CPU, 1-3
Indicaciones de estado, CPU, 1-3
Información de arranque para entradas/salidas integradas, OB 40, 1-26, 1-44
Instalación, puesta a tierra, CPU 312 IFM, 1-34
Interface, CPU, 1-7
Interfase MPI, 1-7
Interfase PROFIBUS-DP, 1-7
Interruptor de llave. *Véase* selector de modo de operación

M

Maestro -DP, diagnóstico mediante LEDs, 2-6
Maestro DP, Glosario-8
Maestro-DP
  CPU 31x-2, 2-5
  diagnóstico mediante STEP 7, 2-7
Marca, Glosario-9
Masa, Glosario-9
Memoria
  de carga, Glosario-9
  de trabajo, Glosario-9
  de usuario, Glosario-9
  respaldo, Glosario-9
Memoria auxiliar, Glosario-9
Memoria central, Glosario-9
Memoria de aplicación, Glosario-9
Memoria de carga, Glosario-9
Memoria del sistema, Glosario-10
Memoria intermedia
  CPU 31x-2, 2-14
  para transferencia de datos, 2-14
Memory Card, 1-6, Glosario-10
  finalidad, 1-6
Modo operativo, Glosario-10
Módulo analógico, Glosario-10
Módulo de señalización, Glosario-10
MPI, Glosario-10
MRES, 1-4

N

No puesto a tierra, Glosario-10
Normas, A-1

O

OB, Glosario-3
  prioridad, Glosario-12
OB 40, información de arranque para entradas/salidas integradas, 1-26, 1-44

P

Paquete GD, Glosario-10
Parámetro, Glosario-11
Parámetros, de un módulo, Glosario-11
Parámetros de módulo, Glosario-11
Permisos, A-1
Pila tampón, Glosario-11
  respaldo en tampón, 1-5
PNO, certificado, A-3
Poner a tierra, Glosario-12
Posicionamiento, CPU 314 IFM, 1-43
Prioridad de OB, Glosario-12
Proceso, alarma de-, Glosario-1
PROFIBUS-DP, Glosario-12
Profundidad de anidado, Glosario-12
Programa de aplicación, Glosario-12
  tiempo de ejecución, 3-2, 3-7
Prolongación del ciclo, por alarmas, 3-10
Puesta a tierra funcional, Glosario-13
PULSEGEN, CPU 314 IFM, 1-43

R

Reacción ante errores, Glosario-13
Rearranque, Glosario-13
Recursos de enlace, 1-13
Reloj, CPU, 1-10
Remanencia, Glosario-13
Reproducibilidad, alarmas retardadas y cíclicas, 3-17
Resistencia terminal, Glosario-13
Respaldo en tampón, 1-5
Retardo, entradas/salidas, 3-8
RUN, 1-4

S

Salidas, retardo, 3-8
Segmento de bus, Glosario-14
Selector de modo de operación, 1-4
SF, 1-22
SFB para comunicaciones para enlaces S7 configurados. *Véase* funciones S7
SFCs para comunicaciones para enlaces S7 no configurados. *Véase* funciones básicas S7
sin separación galvánica, Glosario-14
SINEC L2-DP. *Véase* PROFIBUS DP
Sistema
  diagnóstico, Glosario-6
  memoria del, Glosario-10
Sistema operativo
  de la CPU, Glosario-14
  tiempo de ejecución, 3-6
STOP, 1-4
  LED, 1-22
Subred PROFIBUS-DP, tiempos de rotación, 3-9

T

Telegrama de configuración. *Véase* en Internet bajo http://www.ad.siemens.de/simatic-cs
Telegrama de parametrización. *Véase* en Internet bajo http://www.ad.siemens.de/simatic-cs
Tempo de respuesta a alarma de proceso, de los módulos de señales, 3-15
Temporizadores, Glosario-14
Temporizadores S7, actualización, 3-7
Tiempo de ciclo, 3-2, Glosario-14
  ejemplo de cálculo, 3-10
  prolongación, 3-3
Tiempo de ejecución
  actualización-imagen del proceso, 3-6
  control del ciclo, 3-6
  programa de aplicación, 3-7
  sistema operativo, 3-6
Tiempo de ejecución del programa de aplicación, 3-2
Tiempo de respuesta, 3-3
  alarma-, 3-14
  cálculo, 3-3, 3-6
  ejemplo de cálculo, 3-10
  máximo, 3-5
  mínimo, 3-4
Tiempo de respuesta a alarma, 3-14
  ejemplo de cálculo, 3-16
Tiempo de respuesta a alarma de diagnóstico, de las CPU, 3-15
Tiempo de respuesta a la alarma de proceso, de las CPU, 3-14
Tiempos de rotación, subred PROFIBUS DP, 3-9
Tierra, Glosario-15

U

UL, A-2

V

Valor sustitutivo, Glosario-15
Versión. *Véase* estado de producto